

JANI SERVINI  
ZHANETA SERVINI

---

# ELEKTRONIKA DIGJITALE DHE MIKROPROCESORËT

---

Viti II dega e elektroteknikës  
technik i elektronikës dhe telekomunikacionit

Manastir, 2012

**Autorë:**

Jani Servini, inxh. i dipl. i elektoteknikës  
Mr. Zhaneta Servini, inxh. e dipl. elektoteknikës

**Recensentë:**

Prof. dr. Mirka Popnikolova Radevska  
Pece Petrov, inxh. i dipl. i elektoteknikës  
Ilçe Acevski, inxh. i dipl. i elektoteknikës

**Redaktor i botimit në gjuhën shqipe:**

Prof. dr. Abdyl Koleci  
Mr. sc. Festim Halili

**Lektor:** Abdulla Mehmeti

**Përgatitja kompjuterike:** Jani Servini

**Përgatitja e ilustrimeve dhe rregullimi grafik:**

Jani Servini

**Zgjidhja ideore e ballinës:**

Jani Servini

**Dizajni i kopertinës:**

Nikolla Sotirovski

**Përkthyes:**

Riza Etemi, inxh. i dipl. i elektroteknikës

**Botues:**

Ministria e Arsimit dhe Shkencës e RM,  
Rruga Mito Haxhi-Vasilev Jasmin pn, Shkup

**Shtypi:**

Qendra grafike Shpk, Shkup

Me vendimin e Ministrisë për arsim dhe shkencë të Republikës së Maqedonisë nr. 22-293/3më 15.03.2011 lejohet përdorimi i këtij teksti.

CIP - Каталогизација во публикација  
Национална и универзитетска библиотека "Св.Климент Охридски", Скопје  
АВТОР: Сервини, Јани - автор  
ОДГОВОРНОСТ: Сервини, Жанета - автор  
НАСЛОВ: Дигитална електроника и микропроцесори : II(втора) година - електротехничка струка : електротехничар за електроника и телекомуникации  
ИМПРЕСУМ: Скопје : Министерство за образование и наука на Република Македонија, 2011  
ФИЗИЧКИ ОПИС: 266 стр. : илустр. ; 29 см  
ISBN: 978-608-226-317-5  
УДК: 621.38.049.77(075.3), 004.31(075.3)  
ВИД ГРАЃА: монографска публикација, текстуална граѓа, печатена  
ИЗДАВАЊЕТО СЕ ПРЕДВИДУВА: 08.11.2011  
COBISS.MK-ID: 89132298

*Përfitimi më i rëndësishëm gjatë zgjidhjes së një problemi të dhënë nuk është fitimi i zgjidhjes së tij, por energjia që fitohet gjatë zbulimit të kësaj zgjidhje.*

*Autor i panjohur*



# PËRMBAJTJA

Parathënie.....	ix
<b>1. Sistemet numerike dhe kodet .....</b>	<b>1</b>
<b>I) HYRJE NË ELEKTRONIKËN DIGJITALE .....</b>	<b>3</b>
1.1. Konceptet themelore .....	3
1.2. Informacioni dhe kodimi i tij .....	6
1.3. Njësitë për matjen e sasisë së informacionit.....	7
1.4. Llojet e informacionit .....	8
1.5. Ndarja e qarqeve dhe rrjetave digjitale.....	9
<b>II) SISTEMET NUMERIKE DHE KODET .....</b>	<b>12</b>
1.6. Konceptet themelore .....	12
1.7. Sistemet numerike.....	13
1.7.1. Konvertimi i numrave nga cilindo sistem në sistemin numerik decimal.....	14
1.7.2. Konvertimi nga sistemi binar në sistemin numerik heksadecimal dhe oktal dhe anasjelltas.....	16
1.7.3. Konvertimi i numrave nga sistemi decimal në cilindo sistem numerik.....	17
1.7.4. Aritmetika në sistemin numerik binar .....	18
1.7.5. Shënimi i numrave pozitiv dhe negativ .....	20
1.7.6. Shënimi me komplement të dyfishtë.....	22
1.8. Kodet binare .....	24
1.8.1. Kodet numerike.....	25
1.8.2. Kodet alfanumerike.....	28
1.9. Vlerat eksplicite dhe implicite .....	30
Pyetje dhe detyra për përsëritje .....	31
<b>2. Algjebra e Bulli-t .....</b>	<b>35</b>
2.1. Hyrje .....	37
2.2. Aksiomat dhe operacionet logjike .....	37
2.3. Teorema dhe ligje.....	39
2.4. Funksiomet komutuese dhe paraqitja e tyre.....	41
2.4.1 Paraqitja tabelore .....	42
2.4.2 Paraqitja analitike .....	43
2.4.2.1 Funksiomet plotësisht të përcaktuara .....	44
2.4.2.2 Funksiomet joplotësisht të përcaktuara.....	45
2.4.3 Kalimi nga njëra formë në tjetrën.....	46

2.5	Funksionet logjike standarde .....	49
2.6	Minimizimi i funksioneve komutuese .....	50
2.6.1	Metoda analitike e minimizimit .....	51
2.6.2	Metoda e minimizimit e Karnoit .....	51
2.6.2.1	Zbatimi i metodës së Karnoit .....	56
2.6.2.2	Minimizimi i funksioneve të dhëna në FND/FNK .....	60
2.6.2.3	Minimizimi i funksioneve joplotësisht të përcaktuara.....	61
2.7.	Rrjetat komutuese .....	63
2.7.1	Qarqet logjike themelore .....	63
2.7.2	Qarqet logjike themelore tjera .....	65
2.7.2.1	Qarqet Bufer .....	66
2.7.2.2	Qarqet Bufer me tre gjendje .....	66
2.7.2.3	Porta bilaterale (e transmisionit .....	69
2.7.3	Analiza e rrjetave komutuese.....	70
2.7.4	Sinteza e rrjetave komutuese.....	74
	Pyetje dhe detyra për përsëritje .....	79
<b>3.</b>	<b>Rrjetat kombinatorë .....</b>	<b>85</b>
I)	Qarqet për realizimin e funksioneve aritmetike-logjike.....	87
3.1	Hyrje .....	87
3.2	Qarqet për mbledhje dhe zbritje .....	87
3.2.1	Mbledhësit binar .....	87
3.2.2	Qarku për komplementim .....	90
3.2.3	Qarku për zbritje.....	91
3.3.	Krahasuesi digjital.....	92
II)	Matricat komutuese .....	93
3.4	Hyrje .....	93
3.5	Koduesit dhe dekoduesit .....	94
3.5.1	Koduesi.....	94
3.5.2	Koduesi prioritar.....	97
3.5.3	Dekoduesi.....	98
3.5.4	Dekoduesi NBCD-në-7 segmentesh .....	100
3.6.	Multiplekseri dhe demultiplekseri.....	101
3.6.1	Multiplekseri .....	102
3.6.2	Demultiplekseri.....	104
III)	Strukturat logjike të programueshme.....	107
3.7	Hyrje dhe ndarja.....	107
3.8	PROM .....	108
	Pyetje dhe detyra për përsëritje .....	112

<b>4. Bistabilat .....</b>	<b>115</b>
4.1 Hyrje dhe konceptet bazë .....	117
4.2 Bistabili SR.....	120
4.2.1 Bistabili SR i llojit JOOSE.....	120
4.2.2 Bistabili $\bar{S}\bar{R}$ i llojit JOEDHE .....	122
4.2.3 Bistabili SR i akorduar me takt-sinjalin .....	123
4.2.4 Bistabili SR i akorduar me tehun e takt-sinjalit .....	126
4.2.5 Bistabili SR me strukturë master-slave .....	127
4.3 Bistabili JK.....	130
4.4 Bistabili T.....	132
4.5 Bistabili D .....	133
4.5.1 Qarku për mbyllje .....	135
4.5.2 Celula themelore memoruese .....	136
4.5.3 Transformimi i logjikës së bistabilit D .....	137
4.6 Bistabilat e integruara .....	138
Pyetje dhe detyra për përsëritje .....	139
<b>5. Regjistrat.....</b>	<b>143</b>
5.1. Hyrje, konceptet dhe nocionet bazë.....	145
5.1. Regjistri stacionar.....	147
5.2. Regjistri zhvendosësh .....	150
5.3. Regjistri rrethor.....	153
5.4. Regjistri zhvendosësh dy-drejtimesh .....	154
5.5. Regjistri zhvendosësh me hyrje serike dhe dalje të kombinuar .....	155
5.6. Regjistri zhvendosësh me hyrje të kombinuar dhe dalje serike .....	156
5.7. Regjistri universal.....	157
Pyetje dhe detyra për përsëritje .....	158
<b>6. Numëruesit .....</b>	<b>161</b>
6.1 Hyrje, konceptet dhe nocionet bazë.....	163
6.2 Baza dhe kapaciteti i numëruesve .....	164
6.3 Ndarja e numëruesve .....	165
6.4 Numëruesit asinkron.....	166
6.4.1 Numëruesi binar asinkron .....	166
6.4.2 Numëruesi binar asinkron zvogëlues .....	169
6.4.3 Numëruesi binar asinkron dy-drejtimesh .....	171
6.4.4 Projektimi i numëruesit asinkron me bazë arbitrare.....	172
6.4.4.1 Numëruesi asinkron me bazë 5 (kuinar).....	173
6.5. Numëruesit sinkron.....	175
6.5.1 Numëruesi binar sinkron.....	175
6.5.2 Numëruesi binar sinkron zvogëlues .....	177

6.5.3 Numëruesi binar sinkron dydrejtimësh .....	177
6.5.4 Projektimi i numëruesit sinkron me bazë arbitrare.....	178
6.5.4.1 Numëruesi sinkron me bazë 10 (decimal) .....	179
<b>6.6 Numëruesit rrethor .....</b>	<b>181</b>
6.6.1 Numëruesi rrethor me bazë 5 .....	182
6.6.2 Numëruesi rrethor me bazë 10 .....	183
<b>Pyetje dhe detyra për përsëritje .....</b>	<b>185</b>
<b>7. Komponentët për memorim .....</b>	<b>189</b>
7.1 Hyrje .....	191
7.2 Hierarkia e memorieve.....	191
7.3 Organizimi i brendshëm i memories dhe konceptet dhe nocionet bazë me shembuj të zgjidhur.....	192
7.4 Ndarja e komponenteve memoruese.....	201
7.5 Komponentet memoruese ROM .....	203
7.6 RAM-i .....	203
7.6.1 Celula memoruese RAM.....	204
7.6.2 Leximi dhe incizimi asinkron .....	210
7.6.3 Cikli memorues i leximit sinkron.....	211
7.6.4 Cikli memorues i incizimit sinkron.....	213
<b>Pyetje dhe detyra për përsëritje .....</b>	<b>214</b>
<b>8. Konvertimi analog-digjital dhe digjital-analog.....</b>	<b>217</b>
8.1 Hyrje .....	219
8.2 Konvertimi digjital-analog.....	220
8.3 Ekuacionet bazë, nocione dhe karakteristika e transmetimit.....	221
8.4 Konvertorët D/A.....	222
8.4.1 Konvertori D/A me rrjetë rezistencash të peshuara $R/2^n R$ .....	223
8.4.2 Konvertori D/A me rrjetë rezistencash të shkallëzuara $R/2R$ .....	225
8.5 Konvertimi analog-digjital.....	227
8.6 Nocionet dhe konceptet bazë .....	228
8.7 Parametrat karakteristikë dhe karakteristika e transmetimit .....	231
8.8 Ndarja dhe lloje të konvertorëve A/D .....	235
8.8.1 KAD paralel.....	236
8.8.2 Konvertorët A/D të bazuar në konvertimin D/A .....	238
8.8.2.1 KAD me devijim numërues.....	239
8.8.2.2 KAD me përafrim të njëpasnjëshëm.....	241
8.8.3 KAD i bazuar në qark të integruar .....	243
8.8.3.1 Konvertori A/D me pjerrësi njësi .....	243
8.8.3.2 Konvertori A/D me pjerrësi të dyfishtë.....	245
8.8.4 Konvertorët A/D Delta-Sigma .....	247
<b>Pyetje për përsëritje.....</b>	<b>249</b>
<b>Literatura .....</b>	<b>253</b>



## PARATHËNIE

Libri “Elektronika digjitale dhe mikroprocesorët” është shkruar në përputhje me planet dhe programet ekzistuese arsimore për lëndën e njëjtë, e cila mësohet në vitin e dytë në paralelet në degën e elektroteknikës për profilin arsimor elektroteknik për elektronikë dhe telekomunikacion. Dorëshkrimi në tërësi i mbulon përmbajtjet e parashikuara mësimore, të ndara në tetë tërësi tematike. Materiali i prezantuar është thelbësor, sepse i analizon elementet dhe komponentet, të cilat janë pjesë funksionale themelore dhe të pandashme të instrumenteve elektronike, pajisjeve dhe aparateve, si dhe të sistemeve bazë kompjuterike dhe të mikroprocesorëve.

- (1) Tërësia e parë tematike SISTEMET NUMERIKE DHE KODET fillon me paraqitjen e mënyrës së kodimit të informacionit në formë digjitale, matja e sasisë së informacionit dhe ndarja e qarqeve dhe rrjetave digjitale sipas kriterëve të ndryshme. Në tekstin e mëtejshëm është vënë theksi në sistemin numerik binar dhe heksadecimal, të cilët janë sisteme bazë për elektronikën digjitale dhe teknikën kompjuterike. Më konkretisht, përpunohet konvertimi i numrave mes sistemit numerik binar, heksadecimal dhe decimal, nga njëri në tjetrin, pastaj rregullat për realizimin e operacioneve themelore në aritmetikën binare: mbledhjen, zbritjen, shumëzimin dhe pjesëtimin, shënimin e numrave negativ në formë binare, si dhe kodet binare për të dhënat numerike dhe tekstuale (alfa-numerike).
- (2) Në tërësinë e dytë tematike, ALGJEBRA E BULLIT (BOOLEAN), vëmendje u kushtohet aksiomave rrjedhëse, operacioneve logjike, ligjeve dhe teoremave të algjebërës logjike. Pastaj sqarohen funksionet themelore komutuese, format e tyre analitike, tabelore dhe grafike, si dhe kalimi nga njëra formë në tjetrën. Pjesë e rëndësishme e kësaj pjese është minimizimi i funksioneve komutuese me metodën e hartës së Karnaugh-it (K-map), për përvetësimin më të lehtë të të cilave janë dhënë një numër më i madh i shembujve të zgjidhur. Përveç kësaj që u përmend më parë, në këtë tërësi tematike janë dhënë edhe simbolet e qarqeve logjike standarde: EDHE, OSE, JO, JOEDHE, JOOSE, XOSE, XJOOSE dhe qarku i buferit me tre gjendje. Theks i veçantë është vendosur në analizën e diagrameve logjike më të thjeshta për përcaktimin e funksionit që ata e kryejnë, si dhe sintezën e rrjetave logjike në dy nivele nga EDHE-OSE (JOEDHE) dhe llojit OSE-EDHE (JOOSE).
- (3) Në tërësinë e tretë tematike, RRJETAT KOMBINATORE, analizohet struktura logjike dhe parimi i funksionimit të krahasuesit digjital, pastaj i qarkut për mbledhje, komplementim, zbritje, si dhe i koduesit komutues matricor, dekoduesit, multiplekserit dhe demultiplekserit. Në fund është dhënë ndarja e strukturave logjike të programueshme, kurse përshkruhet edhe mënyra e funksionimit të strukturës memoruese PROM.
- (4) Në tërësinë e katërt tematike, FLIP-FLOPET, mësohet funksionimi i qarqeve sekuenciale elementare asinkron dhe sinkron (të akorduar) me konfiguracion standard dhe master-slave, të cilët reagojnë në nivelin e sinjalit-takt, edhe atë më konkretisht në bistabilat SR, JK, T dhe D, por njëkohësisht edhe të bistabilave komutuese të cilët aktivizohen me paraqitjen e tehut rritës ose zvogëlues të sinjalit-takt. Këtu janë përpunuar edhe qarqet për mbyllje (latch) dhe celula memoruese elementare RAM. Gjatë kësaj përdoren tabelat e vërtetësisë, ekuacionet logjike dhe diagramet e kohës. Theks i veçantë i është dhënë

transformimit të ndërsjellë të bistabilave, si dhe në mundësinë e zbatimit të tyre në realizimin e komponentëve sequenciale komplekse.

- (5) Në tërësinë e pestë tematike REGJISTRAT përpunohet struktura logjike e regjistrave, parimet bazë të punës së tyre si dhe ndarja e tyre sipas metodës së futjes (mbushjes) dhe leximit të të dhënave. Regjistri stacionar, regjistri zhvendosësh, regjistri me hyrje të kombinuar, me dalje të kombinuar, si dhe regjistri universal, sipas funksionit dhe zbatimit dallohen njëri nga tjetri dhe në sistemet digjitale përdoren si komponente standarde.
- (6) Tërësia e gjashtë tematike NUMËRUESIT na njeh me ndarjen e numëruesve në asinkron dhe sinkron, me strukturën e tyre logjike dhe parimin e funksionimit. Në këtë tërësi tematike përmes diagrameve të kohës në hollësi më të mëdha është sqaruar sjellja e numëruesve binar, numëruesve zvogëlues dhe numëruesve dydrejtimësh. Këtu janë dhënë edhe dy shembujt për projektimin e numëruesve të thjeshtë asinkron dhe sinkron me bazë arbitrare (modul) të numërimit. Në fund analizohen edhe numëruesit rrethor me bazë 5 dhe 10 (numëruesi kuinar dhe decimal).
- (7) Tërësia e shtatë tematike KOMPONENTET MEMORUESE na çon në termet dhe konceptet bazë të cilat kanë të bëjnë me komponentet për memorizim dhe me organizimin e memorieve. Ndarja e memorieve mundëson krahasimin e llojeve të ndryshme të memorieve: ROM, PROM, EPROM, EEPROM, RAM, e me këtë edhe të kuptuarit e ngjashmërive dhe dallimeve në mes të qarqeve të integruara memoruese. Vëmendje e veçantë i kushtohet shpjegimit të strukturës logjike të celulës memoruese statike RAM (SRAM), rolit të sinjaleve të kontrollit, e me këtë edhe parimit të funksionimit duke përdorur tabelën funksionale të saj. Këtu bëhet fjalë edhe për mënyrën e adresimit të memories, kurse përmes analizës së diagrameve të kohës në mënyrë të thjeshtë prezantohet rrjedha e proceseve të leximit dhe shkrimit në memorie.
- (8) Në temën e tetë KONVERTIMI ANALOG-DIGJITAL DHE DIGJITAL-ANALOG (KAD DHE KDA) njihemi me termet bazë, të cilët kanë të bëjnë me proceset e KAD dhe KDA, si dhe me parimet e metodave të ndryshme të KAD dhe KDA. Në fund të kësaj tërësie tematike është dhënë parimi i punës së: konvertorëve A/D, konvertorëve A/D me tregues për numërim, me përafrim të njëpasnjëshëm, konvertorët KA/D të bazuar në qark të integruar dhe konvertorët A/D delta-sigma.

Autor i pjesës më të madhe të materialit të përpunuar në tërësitë tematike është Jani Servini, inxh. i dipl. i elektroteknikës, arsimtar në shkollën e mesme komunale teknike (SHMKT) "Gjorgji Naumov" nga Manastiri, ndërsa autor i pyetjeve dhe detyrave për përsëritje, të cilat janë pjesë përbërëse e tyre është Mr. Zhaneta Servini, inxh. e dipl. e elektroteknikës, gjithashtu arsimtare në SHMKT, Gjorgji Naumov,, në Manastir.

Materiali i shkruar është i përgatitur në bazë të literaturës profesionale e cila është aktuale në vitet e fundit. Si autorë, në tekst këmbëngulim që sqarimet të jenë të qarta, të kuptueshme, gjithëpërfshirëse dhe të hollësishme, të përshtatshme për moshën e nxënësve, por njëkohësisht të orientuara kah plotësimi i qëllimeve të programit mësimor të kësaj lënde. Në këtë drejtim kemi bërë përpjekje të konsiderueshme dhe kemi pasur kujdes të përdorim stilin e duhur të shkruarit, pa e zvogëluar sasinë dhe cilësinë e përmbajtjeve mësimore të prezantuara në gjerësi dhe thellësi, si në aspektin shkencor ashtu edhe në aspektin pedagogjik dhe metodologjik.

Gjatë sqarimit të mënyrës së funksionimit të qarqeve kemi përdorur sisteme të qëndrueshme për shënim, ekuacione logjike dhe formula me numërim përkatës, skema parimore logjike dhe elektrike, duke përdorur në këtë rast simbole standarde për qarqet logjike dhe elementet elektronike, si dhe diagrame kohore të tensioneve në pikat karakteristike të skemave.

Duke pasur parasysh se bëhet fjalë për lëndë profesionale në vitin e dytë dhe nxënësit, për të cilët është i destinuar ky libër i kanë njohuritë themelore të nevojshme nga matematika, theksin e kemi vënë në sqarimin e mëtejme dhe të detajuar të parimit të punës dhe analizën e qarqeve, ndërsa aparati matematikor jemi përpjekur të mbahet në minimum.

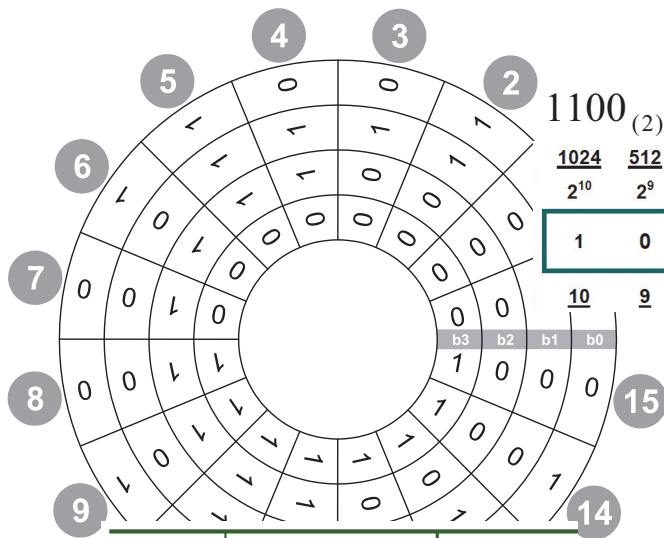
Në tekstin e librit, për çdo tërësi tematike në mënyrë të veçantë, janë zgjedhur dhe zgjidhur më tepër shembuj karakteristikë me qëllim që më lehtë të kuptohet thelbi i njësive metodike që përpunohen. Përveç kësaj, në fund të çdo tërësie tematike janë dhënë një numër i madh i pyetjeve dhe detyrave për përsëritje me peshë të ndryshme. Duke u dhënë përgjigje dhe me zgjidhjen e tyre nxënësi do të mund të verifikojë dhe kontrollojë njohurinë e fituar dhe në të njëjtën kohë në mënyrë të dukshme të ris nivelin e cilësisë, për çka konsiderojmë se pyetjet dhe detyrat janë pjesë shumë e rëndësishme e librit.

Duke pasur parasysh se materiali i përpunuar është mjaft i madh në gjerësi dhe thellësi mësuesit kanë mundësi të kryejnë selektimin dhe të vendosin theks më të madh në përmbajtje mësimore të veçanta, varësisht nga nevojat për realizimin e programit në këtë lëndë, si dhe nga kapaciteti i nxënësve në klasat ku lënda ligjërohet. Për më tepër, futja e pyetjeve dhe detyrave u le hapësirë mësuesve për zbatimin e metodave të ndryshme mësimore, me të cilat nxënësit do të mund në mënyrë plotësuese të zhvillojnë kreativitetin e tyre.

Sinqerisht shpresojmë se kjo qasje do tu ndihmojë kolegëve mësime të cilët e ligjërojnë këtë lëndë në mënyrë cilësore do ta realizojnë procesin arsimor në funksion të transferim përkatës të njohurive dhe realizim të detyrave të përditshme.

Së fundi u shprehim mirënjohje recensentëve të cilët me sugjerimet dhe vërejtjet e tyre konstruktive dhe qëllim mira kanë kontribuar ndjeshëm në përmirësimin e cilësisë së versionit përfundimtar të librit.





$$1100_{(2)} = 1 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 8 + 4 + 1 = 12_{(10)}$$

$$\begin{array}{r} \underline{1024} \quad \underline{512} \quad \underline{256} \quad \underline{128} \quad \underline{64} \quad \underline{32} \quad \underline{16} \quad \underline{8} \quad \underline{4} \quad \underline{2} \quad \underline{1} \\ 2^{10} \quad 2^9 \quad 2^8 \quad 2^7 \quad 2^6 \quad 2^5 \quad 2^4 \quad 2^3 \quad 2^2 \quad 2^1 \quad 2^0 \end{array}$$

1	0	0	1	1	0	1	0	0	0	1
10	9	8	7	6	5	4	3	2	1	0

Dekad	Heksadecimal	Binar
0	0	0000
1	1	0001
2	2	0010
3	3	0011
4	4	0100
5	5	0101
6	6	0110
7	7	0111
8	8	1000
9	9	1001
10	A	1010
11	B	1011
12	C	1100
13	D	1101
14	E	1110
15	F	1111

# 1. SISTEMET NUMERIKE DHE KODET

Pas studimit të kësaj tërësie tematike:

- do të njihni përparësitë e transmetimit digjital të sinjalit;
- do të njihni mënyrën e kodimit të informacionit në formë digjitale;
- do të mund të sqaroni matjën e sasisë së informacionit;
- do të njihni ndarjen e qarqeve digjitale dhe rrjetave dhe do t'i përshkruani sipas kriterëve të ndryshme;
- do të njihni dhe dalloni sistemet numerike;
- do të shpjegoni dhe zbatoni konvertimin e numrave nga njëri sistem numerik në tjetrin;
- do të zbatoni aritmetikën binare;
- do të kuptoni shënimin e numrave negativ në formë binare dhe të zgjidhni detyra në lidhje me ta;
- do të shpjegoni kodet binare për të dhënat numerike dhe alfa-numerike.



# I) HYRJE NË ELEKTRONIKËN DIGJITALE

## 1.1. KUPTIMET THEMELORE

Të gjitha dukuritë natyrore dhe proceset ndryshojnë me kalimin e kohës, prandaj, ato analitikisht dhe grafikisht, përshkruhen me funksione të varura në kohë. Në varësi të madhësisë që vëzhgohet dhe hulumtohet këto funksione mund të jenë të vazhduara (të pandërprerë) ose të ndërprerë – diskret (me ndërprerje).

Shikuar në aspektin makroskopik, pothuajse të gjitha dukuritë natyrore janë të karakterit të vazhduar (kontinual), sepse ndryshimet e tyre me kalimin e kohës janë pa kërcime momentale (të shpejta). Shembuj të këtyre madhësive fizike ka shumë: temperatura, presioni shpejtësia, drita natyrore, gjatësia etj. Këto dukuri përshkruhen me funksione kohore të cilat në cilin do interval kohor marrin vlera pafundësisht shumë vlera të ndryshme. Në fig. 1-1 është treguar grafiku i një funksioni të vazhdueshëm në kohë. Është e qartë se amplituda e këtij funksioni po ndryshon gradualisht, sepse në çdo interval kohe të fundme amplituda e tij me merr pafundësisht shumë vlera.

Megjithatë, në natyrë ekzistojnë edhe dukuri diskrete. Për to karakteristike është paraqitja e ndryshimeve të shpejta në amplitudë sepse në një ose më tepër momente funksioni i varur në kohë, i cili e përshkruan funksionin diskret, papritmas kalon nga njëra vlerë në tjetrën.

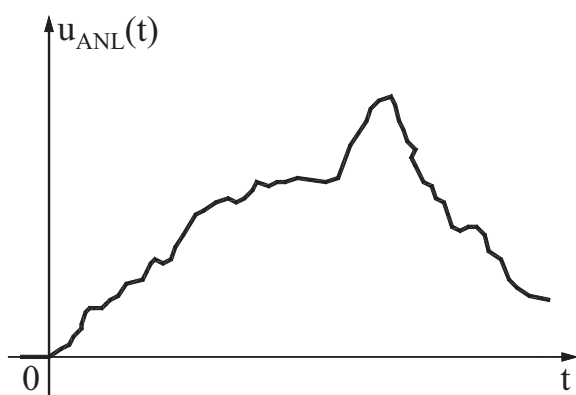


Fig. 1-1. Diagrami kohor i një funksioni të vazhdueshëm

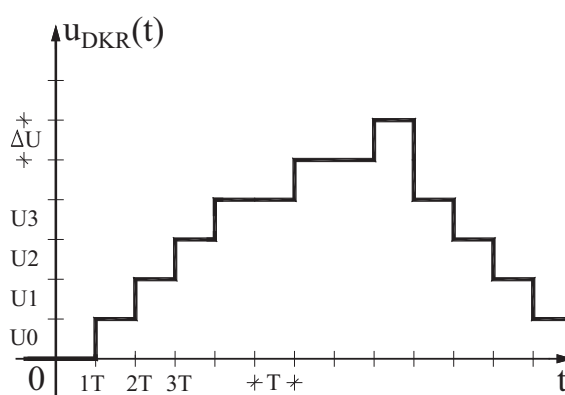


Fig. 1-2. Diagrami kohor i një funksioni diskret

Për njeriun me interes të veçantë janë ato dukuri që kanë karakter *diskret*. Ato janë funksione të tilla diskontinuale të cilat mund të marrin një varg të caktuar të vlerave nga një grup i mundshëm. Me to për shembull, mund të paraqiten energjia e elektroneve në atom, shkronjat e alfabetit të gjuhës së folur, shifrat nga sistemet numerike etj. Në çdo interval kohor të fundmë funksioni diskret ka një numër të fundmë të vlerave të cilat mund të numërohen - çdo vlerë me numër të përcaktuar unik. Në Fig. 1-2 është dhënë një shembull i një funksioni të tillë nga ku shihet se amplituda e tij fiton nivele diskrete.

Dëshira e njeriut për ti njohur dhe shfrytëzuar dukuritë ka shkaktuar që ai të përpunoj pajisje të ndryshme me të cilat do ti et e fituara. Pajisjet që i mësojmë janë elektrike. Ato punojnë me sinjale elektrike: rryma dhe tensione. *Pajisjet teknike madhësitë hyrëse dhe dalëse të të cilave janë sinjale të cilat ndryshojnë sipas analogjisë (ngjashmërisë) me dukuritë natyrore të vazhduara quhen pajisje analoge (lineare)*. Pasi që secili nivel i madhësisë diskrete mund të paraqitet me numër të caktuar, *pajisjet që punojnë me sinjale diskrete quhen pajisje digjitale*. Termi *digjitale* rrjedh nga fjala latine digitus, që do të thotë gisht, ose domethënie më konkrete do të ishte, „numërim me gishta”. Kjo në fakt është mënyra e parë e shfaqjes së numrave në shoqërinë njerëzore, por sot është e lidhur me fjalën angleze digit që do të thotë shifër ose numër. Si shembull për të ilustruar mënyrën analoge dhe digjitale të punës mund të merret shembulli i matjes së kohës me orë. Gjegjësisht, nëse shigjetat e orës lëvizin në mënyrë të vazhduar, kjo është llogaritje analoge e kohës, kurse një orë e tillë punon si pajisje analoge. Por nëse ora e tregon kohën nëpërmjet numrave të cilët ndryshojnë çdo sekondë ose çdo minutë, kjo është matje digjitale e kohës, kurse një orë e tillë është pajisje digjitale. Ngjashëm me këtë, nëse ndonjë instrument e tregon vlerën e matur të madhësisë elektrike nëpërmjet zhvendosjes së shigjetës ai është instrument analog, ndërsa nëse vlera lexohet në formë të numrit, ai është instrument digjital.

Paraqitja fizike e numrave në pajisjen digjitale shkon me ndërmjetësimin e një lloji të veçantë të sinjaleve të cilët kanë formë valore specifike. Këto janë sinjale *digjitale*, kurse një shembull i një sinjali të tillë është dhënë në fig. 1-3. Nga figura shihet se sinjali digjital ka formë binare, d.m.th. dy nivele: e lartë dhe të ulët dhe në fakt paraqet një varg prej impulseve dhe pauzave të tensionit dhe shumë më rrallë të rrymës. Pra, më poshtë do të tregojmë se çdo numër mund të prezantohet (kodohet) me kombinimin e vetëm dy shifrave: 1 dhe 0, për të cilat është i nevojshme pikërisht sinjal me dy nivele të ndryshme.

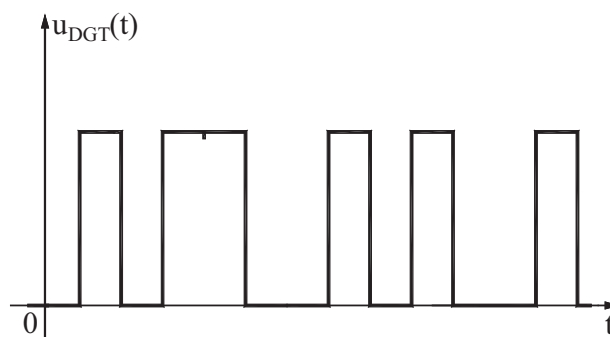


Fig. 1-3. Diagrami kohor i sinjalit digjital të tensionit

Arsyeja për përdorimin e sinjaleve digjitale është përpunimi i thjeshtë dhe i lirë i elementeve dhe qarqeve elektronike të cilat i gjenerojnë këto sinjale. Qarqet digjitale mund të ndodhen në njërin nga dy gjendjet e mundshme. Prandaj, elementet përbërëse themelore të çdo pajisje digjitale janë qarqet elektronike me dy gjendje. Përveç realizimit të thjeshtë dhe kostos së ulët të qarqeve digjitale të cilët i realizojnë sinjalet elektrike në formë digjitale, një faktor shumë i rëndësishëm është ndjeshmëria e tyre e ulët ndaj ndikimit të zhurmave dhe pengesave, pastaj rezistenca e tyre ndaj tyre, me çka transmetimi i tyre në distanca të larta është me një siguri shumë të madhe. Të supozojmë se sinjali analog i paraqitur në fig. 1-1 dhe sinjali digjital i treguar në fig. 1-3, pavarësisht njëri nga tjetri, dërgohen deri të një marrës përmes rrugës transmetuese në të cilën ndikojnë sinjale parazite të padëshiruara.



Sinjalet që merren pas transmetimit të kryer janë dhënë në fig. 1-4 dhe fig. 1-5, nga ku shihet se ato janë shtrembëruar për shkak të veprimit të zhurmës. Restaurimi i sinjalit origjinal është shumë më e thjeshtë për sinjalin digjital nga fig. 1-4, se sa për sinjalin analog nga fig. 1-5. Pra, është shumë më e vështirë të largohen të gjitha ndryshimet e padëshiruara të amplitudës në sinjalin analog të marrë, se sa më thjeshtë të përcaktohet nëse është dërguar impuls ose pauzë, për sinjalin digjital të marrë.

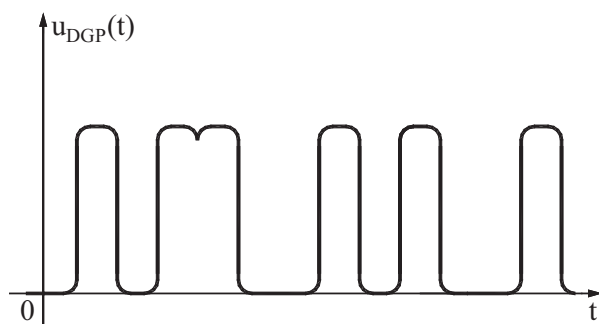


Fig. 1-4. Forma kohore e sinjalit digjital të marrë pas transmetimit të tij

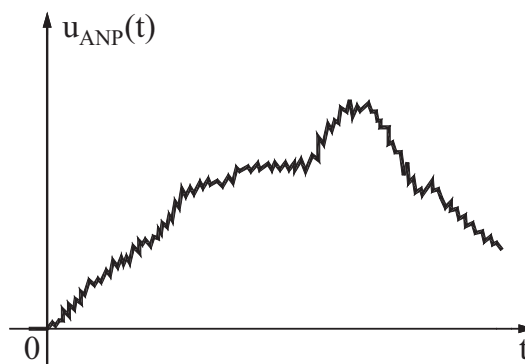


Fig. 1-5. Forma kohore e sinjalit analog të marrë pas transmetimit të tij

Shembuj të pajisjeve të ndryshme analoge janë të gjitha instrumentet matëse analoge, makinat llogaritëse analoge, etj., kurse shembuj për pajisje digjitale janë kalkulatorët, instrumentet digjitale si dhe si pajisje më komplekse, makinat llogaritëse digjitale - kompjuterët.

Edhe pse mënyra analoge e punës duket më e saktë nga ajo digjitale, saktësia e sinjaleve të vazhduara rrallë mundet plotësisht të shfrytëzohet për shkak se instrumentet dhe pajisjet me të cilat ato maten nuk mund të matin, lexojnë, përpunojnë, transmetojnë ose në çfarëdo mënyre tjetër ti interpretojnë rezultatet e fituara me saktësi shumë të madhe. Nga ana tjetër, sinjalet digjitale janë prezent në formë numerike, kështu që më lehtë shprehen në mënyrë sasiore, përpunohen, transmetohen, memorohen dhe lexohen. Me një fjalë, ata për njeriun janë shumë më të afërta, sepse ai mundet lehtë të manipulojnë dhe të punojnë me ta. Në frymë të këtij konstatimi është edhe fakti se në praktikë një numër i madh i madhësive analoge paraqiten si shumë e një numri të fundmë të vlerave diskrete, gjegjësisht konvertohen në madhësi diskrete, d.m.th. ato diskretizohen. Shembull shumë i thjeshtë dhe i zakonshme për këtë do të ishte matja e peshës kur ajo shprehet si shumë e peshave me peshë njësi të ndryshme: kilogram, hektogram, dekagram dhe gram.

Përveç pajisjeve analoge dhe digjitale, gjithnjë e më shumë zbatohen edhe pajisje të cilat i shfrytëzojnë anët pozitive edhe të formës analoge dhe digjitale të punës, d.m.th. që funksionojnë në na *parimin hibrid*. Pra, sinjalet hyrëse reale analoge konvertohen në sinjale diskrete “artificiale” mbi të cilat kryhen operacionet e nevojshme, dhe pastaj në dalje sinjalet e përpunuara digjitale përsëri konvertohen në formë analoge. Ky konvertim realizohet me ndërmjetësimin e qarqeve që quhen **konvertor analog-digjital** (KAD), dhe **konvertorëve digjital-analog** (KDA). Falë tyre, është mundësuar zbatimi shumë i gjerë i pajisjeve digjitale me të gjitha përparësitë e tyre madje edhe në fushat ku sinjali në thelb është i natyrës analoge.

Megjithatë, gjatë shprehjes së madhësive të vazhduara me diskrete, me vetëdije bëhet një gabim më i vogël ose më i madh i cili quhet *gabim i diskretizimit* ose *gabim i kuantizimit*. Të themi se, për shembullin e përmendur më parë çdo peshë e cila ka vlera të pjesëve të gramit, ose më të vogla, nuk do të mundet të matet saktë. Që të arrihet saktësi më e madhe gjatë matjes, duhet të përdoren njësi matëse sa më të vogla, gjegjësisht *kuante* ose *nivele të diskretizimit* për madhësinë e vazhduar. Pra në **pajisje elektronike hibride** problemi i kuantizimit, d.m.th. diskretizimi sipas niveleve i madhësisë analoge do të jetë i një rëndësie vendimtare nga fakti se me të përcaktohet edhe gabimi, gjegjësisht saktësia gjatë punës.

**Elektronika digjitale** i studion qarqet digjitale, si dhe qarqet për konvertim A/D dhe D/A nga aspekti i analizës së tyre, sintezës, projektimit dhe zhvillimit.

## 1.2. INFORMACIONI DHE KODIMI I TIJ

Në komunikimin e ndërsjellë, si dhe me zbatimin e pajisjeve të ndryshme njerëzit fitojnë njohuri të reja, marrin njoftime, lajme për botën që i rrethon, shkëmbejnë dhe transmetojnë lajme. Fjala **informacion** në jetën e përditshme ka kuptim të njëjtë si edhe *lajmërim* për çka ky term më së shumti përdoret në sistemet për transmetim, në sistemet e telekomunikacioneve. Megjithatë, përparimi i shpejtë i shkencës dhe teknologjisë shtroi kërkesa jo vetëm për transmetim dhe dërgim të shpejtë dhe të saktë të informacioneve, por edhe nevojën për përpunimin e tyre dhe rruajtjen (memorimin).

Për lehtësimin e punës, dhe transmetimin dhe përpunimin e informacioneve njeriu dëshiron të ti bëjë të automatizuara, me anë të makinës. Janë kërkuar mënyra të ndryshme për paraqitjen e informacioneve në formë të thjeshtë për transmetim, rruajtje dhe përpunim. Gjatë kësaj bartës i informacionit është sinjali elektrik, i cili përfshihet në ndryshimin e njërit prej parametrave të tij, kurse më i shpeshtë është ndryshimi i amplitudës së tij. Kështu është mundësuar që informacionet e shënuara në “mënyrë abstrakte” me simbole, “fizikisht” të prezantohen me anë të sinjaleve elektrike. Numri i madh i studimeve kanë treguar se formë më e lirë, më e sigurt, më e përshtatshme dhe më cilësore për punë është paraqitja e tyre me sinjale elektrike digjitale  $\square$  sinjale me vetëm dy nivele të ndryshme. Në këtë mënyrë informacioni është shfaqur në formë binare me vargje të përbëra vetëm nga dy simbole. Pra gjatë transmetimit, përpunimit dhe rruajtjes së informacioneve, paraqitja e tyre është në formë ndryshe nga mënyra që është më e afërt për njeriun, d.m.th. nuk përdoren simbole alfabetike dhe numerike (shkronja dhe shifra), por sinjale binare.

Paraqitja e informacionit me ndihmën e simboleve, të cilat janë elemente të një grupi të fundmë quhet **kodim i informacionit**. Grupi i të gjitha simboleve që janë në dispozicion për kodimin e informacionit quhet **alfabet i kodit**, kurse çdo simbol i veçantë i alfabetit të kodit quhet **simbol i kodit**. Çdo grup i simboleve të kodit i cili paraqet informacion, ose ndonjë pjesë të tij, quhet **fjalë koduese**. Informacionet e koduara binare do të përbëhen nga fjalët koduese që paraqesin grupe të simboleve binare, simbole që mund të marrin vetëm dy vlera të ndryshme dhe i përkasin grupit binar B. Është e zakonshme që për këto dy simbole të pranohen shenjat 1 dhe 0, kështu që vlen  $B=\{1,0\}$ . Tashmë është e qartë pse kodet binare dhe sistemi numerik binar kanë rëndësi thelbësore në elektronikën digjitale dhe në përpunimin digjital të informacionit.

### 1.3. NJËSITË PËR MATJEN E SASISË SË INFORMACIONIT

Kur bëhet fjalë për transmetimin e informacioneve, shikuar në aspektin subjektiv nga ana e njeriut që e pranon lajmërimin, më e rëndësishme është përmbajtja e tij, gjegjësisht sa befasi ka në këtë lajmërim, dh pothuajse fare nuk është e rëndësishme forma dhe mënyra e transmetimit. Sipas kësaj, informacioni i marrë pra, ngjarja që ka gjasa të mëdha të ndodh, vërtet ka ndodhur, përmban një sasi të vogël të informacionit. Përkundrazi, lajmërimi për ndodhjen e ngjarjeve të papritura të cilat kishin gjasa të vogla se do të ndodhin, do të përmbanin sasi shumë më të madhe të informacionit. Nga këtu rrjedh edhe raporti mes sasisë së informacionit dhe gjasave - probabilitetit të ndodhjes së ngjarjeve.

Por, kur bëhet fjalë për njësitë për matje të sasisë së informacionit në teknikën digjitale, probabilitetit nuk ka ndikim direkt. Gjegjësisht, si njësi për matjen e sasisë së informacionit definohet një bit, d.m.th. *paraqitja e një simboli me grupin binar*  $B = \{1,0\}$ . Ky term rrjedh si shkurtesë e termit në anglisht Binary digit (**bit**) që do të thotë **shifër binare** dhe shënohet me **b**. Vlera e bitit mund të jetë 1 ose 0, gjegjësisht në sinjalin digjital kjo do të jetë paraqitja e nivelit të lartë ose ulët të tensionit me të cilin ky bit paraqitet. Kjo qasje vjen nga ajo se në elektronikën digjitale më i rëndësishëm është transmetimi korrekt, përpunimi i parashikuar dhe memorizimi i saktë i simboleve binare, dhe nuk është i rëndësishëm probabiliteti me të cilin ato paraqiten. Në sistemet në të cilat përpunohen informacionet vlerësohet mundësia e mënyrave dhe shpejtësive të ndryshme të përpunimit, si dhe madhësia e kapacitetit për memorim të informacioneve. Prej këtu bëhet e qartë se nëse një mesazh është i përbërë nga një numër më i madh i fjalëve koduese, dhe nëse çdo fjalë është e përbërë nga më tepër bit, më e madhe do të jetë edhe sasia e informacionit që ndodhet në këtë mesazh.

Në lidhje me këtë si njësi më e madhe se biti përcaktohet 1 **bajt** 1 (byte), i cili përmban tetë bit dhe paraqet shpërndarje të rastit të 1-va dhe/ose 0-ve dhe zakonisht shënohet me [B]. Në figurën në vazhdim (fig. 1-6) tregohen shembuj të dy bitëve.



Fig. 1-6. Shembuj të dy fjalëve memoruese me gjatësi prej një bajti.

Në të kaluarën si njësi më e mëdha se biti është përdorur 1 **nibël** (ang. nibble) edhe atë për grup (varg) prej katër bitëve, por sot nibël përdoret më rrallë ose zëvendësohet me termin tet-rada.

Pasi që edhe bajti është njësi e vogël, në praktikë janë futur njësi më të mëdha se bajti, edhe atë: 1 **kilobajt**, që është grupi prej  $2^{10} = 1024$  bit që shënohet me [KB], pastaj 1 **megabajt** [MB] i cili përmbajnë  $2^{10}$  [KB] =  $2^{20}$  [B], 1 **gigabajt** [GB] i cili është i formuar prej  $2^{10}$  [MB] =  $2^{20}$  [KB] =  $2^{30}$  [B] dhe 1 **terabajt** [TB] i cili është i formuar prej  $2^{10}$  [GB] =  $2^{20}$  [MB] =  $2^{30}$  [KB] =  $2^{40}$  [B]. Nga kjo që u përmendur më lart rrjedh se në zhargonin e përpunimit digjital të të dhënave prefiksi “kilo” ka një përdorim pak të pazakontë, sepse shënon  $2^{10} = 1.024$  njësi prandaj edhe është shënuar me [K] dhe nga kjo dallohet nga shënimi i zakonshëm me prefiksin [k] i cili ka të bëjë me 1000 njësi. Sipas kësaj 1 [MB] = 1024 x 1024 [KB], etj. koeficienti shumëzues do të jetë 1024, jo 1000, siç jemi mësuar deri tani.

Si shembull do të zgjidhim problemin e mëposhtëm të thjeshtë. Të marrim se një, çfarë do qoftë, simbol tekstual (shkronjë, shifër ose shenjë pikësimi) mund të kodohet me 1 bajt [B] dhe se duhet të llogarisim se sa hapësirë memoruese është e nevojshme që ta rruajmë një libër prej 200 faqeve, me supozimin se një faqe përmban nga 3.000 simbole.

Zgjidhja: 200 fq. x 3.000 simbole = 200 faqe x 3.000 [B] = 600.000 [B]. Pasi që 1 [KB] =  $2^{10}$  [B] = 1024 [B] » 1000 [B], për të ruajtur librin do të na duhet komponentë memoruese prej 600 [MB].

Këtu është shumë e rëndësishme të theksojmë edhe atë që në varësi të numrit të bitëve  $n$  në një fjalë koduese, mundet të llogaritet edhe numri i përgjithshëm i kombinimeve të ndryshme prej 0-ve dhe 1-ve  $N$  të cilët mund të paraqiten, sipas ekuacionit të mëposhtëm:

$$N = 2^n \quad (1-1)$$

Kështu për shembull nëse në dispozicion kemi 1 [B] bajt, atëherë ai mund të shprehet në  $2^8=256$  kombinime të ndryshme, që do të thotë se me 1 bajt mund të paraqesim 256 informacione të ndryshme, si për shembull numrat e plotë prej 0-255, ose të gjitha shkronjat e vogla dhe të mëdha të alfabetit anglez, shifrat decimale, shenjat e pikësimit, shkronjat e vogla dhe të mëdha të alfabetit shqip, etj. të gjithë së bashku 256 simbole të ndryshme.

## 1.4. LLOJET E INFORMACIONIT

Në procesin e punës së kompjuterëve vjen deri në shkëmbimin dhe rrjedhën e të dhënave të cilat bartin informacione të ndryshme dhe specifike që janë të rëndësishme për mbajtjen e vazhdueshme të funksionimit të drejtë të kompjuterit. Këtu përfshihen llojet e ndryshme të **urdhrave** (komanda, udhëzime), **të dhënave** dhe **adresave**.

**Instruksionet** përmbajnë informacion për kompjuterin çka ai duhet të punojë. Vargu i komandave që nënkuptojnë një tërësi logjike, paraqet një program sipas të cilit punon kompjuteri.

**Të dhënat** përmbajnë informacione për ndonjë dukuri të veçantë nga bota e jashtme, ose për vlerën e cila është fituar si rezultat i ndonjë përpunimi brenda në kompjuter. Si të dhëna mund të konsiderohen vlerat e ndryshoreve të ndryshme kohore madhësi, diskrete ose të vazhduara. Të dhënat futen në kompjuter, përpunohen varësisht nga instruksionet e programit, me ç' rast gjenerohen disa të dhëna të reja.

Krahas të dhënave dhe komandave, në kompjuter dallohen edhe një lloj i veçantë i informacioneve, dhe ato janë adresat. **Adresat** përmbajnë informacione për atë se cila është vendndodhja e saktë e të dhënave mbi të cilat duhet të ekzekutohen instruksionet e dhëna.

Në kompjuter të gjitha informacionet futen në formë binare që ai të mund ti përpunojë. Në nivel abstrakt ato janë vargje të 0-ve dhe 1-ve, por fizikisht më shpesh ato janë sinjale elektrike në formë të vargjeve ose grupeve nga impulset ose pauzat e tensionit.

Pasi në kompjuter ekzekutohen programe të caktuara të cilët krahas të dhënave numerike si të dhëna hyrëse mund të pranojnë edhe programe tjera ose adresa, mund të merret se edhe programet edhe të dhënat edhe adresat, **në kuptimin më të gjerë të fjalës, paraqesin të dhëna**.

Përfundimi është se edhe instruksionet edhe të dhënat edhe adresat, në fakt janë informacione, të koduar në formë binare dhe të paraqitura me sinjale elektrike të duhura. Falë organizimit intern të kompjuterit dhe të programit që ekzekutohet, ai i dallon të parët nga të tjerët.

## 1.5. NDARJA E QARQEVË DHE RRJETAVE DIGJITALE

Përmendëm se qarqet digjitale operojnë me sinjale elektrike të cilët mund të kenë vetëm dy nivele të ndryshme. Sinjalet e tilla paraqesin të dhëna të përcaktuara të cilat janë të koduara në formë binare, kurse secili nga këto të dhëna në vete përmban informacion të caktuar për botën reale.

Element bazë, themelor përbërës në teknikën digjitale janë qarqet logjike (*dyert, porta*). Ata janë të realizuar duke përdorur elemente komutuese gjysmëpërçuese, dhe çdo komponentë tjetër digjitale, rrjetë, ose element mund të realizohet me lidhjen përkatëse të një numri të caktuar të qarqeve logjike. Në varësi të punës, të gjitha komponentet elementare nga të cilat realizohen pajisjet digjitale mund të ndahen në dy grupe: *komponente logjike kombinatorë (komponentet logjike)* dhe *komponentet memoruese (sekuenciale)*. Strukturat logjike i realizojnë gjendjet logjike 1 ose 0, gjegjësisht kombinimet e tyre, por pa mundësinë e të mbajturit mend të gjendjeve të tyre të mëparshme. *Të gjitha rrjetat elektrike të cilat i kanë këto veti quhen rrjeta kombinatorë logjike-komutuese, ose shkurt vetëm rrjeta kombinatorë.* Për shkak të mungesës së lidhjes së kundërt nga dalja drejt hyrjes, tek to sinjalet e daljes ekzistojnë vetëm deri sa ekzistojnë sinjalet e hyrjes. Nëse sinjalet e hyrjes humben, atëherë zhduken edhe sinjalet e daljes. Megjithatë, në përpunimin digjital të të dhënave paraqitet nevoja që të memorohen të dhëna të caktuara, të cilët më herët apo më vonë përsëri do të përdoren. Për këtë qëllim përdoren elementet memoruese që shërbejnë për mbajtjen mend të gjendjeve logjike paraprake. *Multivibratori bistabil, i cili zakonisht quhet flip-flop është qark elektrik me dy gjendje stabile, i cili mundet të përdoret për memorimin e të dhënës një bitëshe.* Pasi që bistabili mund të mbaj mend sasinë më të vogël të informacionit vetëm prej një biti, ai paraqet element memorues themelor, d.m.th. celulë memoruese elementare në elektronikën digjitale. Bistabilat realizohen me zbatimin e qarqeve logjike elementare në të cilat është realizuar lidhja e kundërt pozitive.

*Rrjetat elektrike të cilat kanë karakteristika të tilla të të mbajturit mend quhen rrjeta sekuenciale logjike-komutuese, ose shkurt vetëm rrjeta sekuenciale, ose automate sekuenciale.* Në këto elemente dhe rrjeta, ekzistojnë sinjale në dalje edhe atëherë kur pushon veprimi i sinjaleve eksituese hyrëse. Pikërisht për këtë, gjendjet dalëse vijuese do të varen edhe nga sinjalet hyrëse momentale, por edhe nga paraprakët, d.t.th. sekuenca e gjendjeve të mëparshme nëpër të cilat ka kaluar qarku.

Disi në mënyrë intuitive na bëhet e qartë se rrjetat kombinatorë kryejnë operacione të ndryshme me të dhënat të cilat vijnë nga rrjetat sekuenciale, ku janë të ruajtura. Për realizimin e rrjetave kombinatorë përdoren qarqe logjike, ndërsa në rrjetat sekuenciale elemente ndërtuese themelore janë bistabilat, kurse krahas tyre përdoren edhe lloje të ndryshme të qarqeve logjike. Në tekstin e mëtejshëm do të numërojmë kombinimet më tepër të përdorura dhe komponentet sekuenciale me të cilat realizohen strukturat digjitale komplekse.

**Qarku për realizimin e funksioneve aritmetike-logjike:** Të gjitha operacionet themelore aritmetike, madje edhe diferencimi dhe integrimi mund të kryhen me procedura të ndryshme të mbledhjes nga ku rrjedh fakti se *mbledhësi binar* është i një rëndësie themelore në pajisjet digjitale aritmetike. Përndryshe, ai i takon grupit të rrjetave kombinatorë. Krahas tij këtu përfshihen edhe *qarku për zbritje, qarku për komplementim, qarku për krahasim* etj.

Këtu vend të veçantë të rëndësishëm zënë edhe të ashtuquajturat *njësitë aritmetike-logjike*. Ato janë komponente të integruara të cilat realizojnë funksione aritmetike-logjike nga më të ndryshmet.



**Matricat komutuese:** *matricat komutuese* janë rrjeta kombinatorë komplekse, në të cilat elementet komutuese janë të rregulluar në rreshta she kolona, duke formuar strukturë matricore. Secila nga këto matrica funksionon në mënyrë të ndryshme, prandaj ato i dallojmë sipas emrave të tyre funksional:

**1. Koduesi:** me këtë rrjet logjik realizohet procedura e kodimit. Në hyrjet e tij paraqiten sinjale të cilët prezantojnë shifra të një sistemi numerik ose shkronja dhe shenja speciale (simbole, karaktere) të ndonjë alfabeti, kurse në dalje fitohen fjalë të koduara në sistemin numerik binar ose në ndonjërin nga kodet binare.

**2. Dekoduesi:** Gjatë përpunimit digjital të të dhënave paraqitet nevoja për konvertimin e të dhënave binare të koduara në ndonjë formë tjetër, siç është, për shembull, sistemi numerik decimal, ose në ndonjë tjetër sistem me bazë të ndryshme nga dy. Kjo procedurë është e kundërt me kodimin, kurse realizohet duke përdorur rrjetin kombinator dekodues.

**3. Multiplekseri (përzgjedhësi):** Ai është një rrjet i tillë kombinator i cili zgjedh një të dhënë nga një numër më i madh i të dhënave, të pranishme në hyrjet e rrjetës, dhe të njëjtin e transmeton deri te dalja e vetme. Cila e dhënë do të përcillet deri në dalje, përcaktohet nëpërmjet hyrjeve të veçanta seleksionuese (adresuese). Ekzistojnë edhe multiplekserë të tillë të cilët kryejnë zgjedhjen e një grupi të të dhënave hyrëse, nga më tepër grupe hyrëse të mundshme, dhe atë e përcjellin deri te linjat e vetme dalje.

**4. Demultiplekseri:** Ky rrjet komutues funksionon në mënyrë inverse në krahasim me multiplekserin. Pra, demultiplekseri e merr të dhënë e cila vjen në hyrjen e vetme, pastaj kryen transmetimin e saj deri te njëra nga hyrjet e shumta. Edhe në këtë rast, si edhe te multiplekseri, ekzistojnë linja selektuese për adresimin në daljen e duhur. Hasen edhe demultiplekserë të cilët grupin e vetëm të sinjaleve hyrëse, e përcjellin deri te njëra nga grupet dalje të linjave.

**Struktura e programueshme logjike:** Rrjetat e tilla kombinatorë kanë një strukturë matricore komplekse, kurse karakteristika e tyre më e rëndësishme është fakti që japin mundësinë e *programimit të lidhjeve mes elementeve komutuese*, d.t.th. për lidhjen e elementeve komutuese në atë mënyrë që do të jepet nga ana e përdoruesit. Këto janë komponente të integruara të cilët gjejnë përdorim gjithnjë e më të gjerë në sistemet digjitale.

**Regjistrat:** Këto janë elementet më shpesh të përdorur në pajisjet digjitale, edhe atë veçanërisht në kombinim me njësitë aritmetike-logjike. Regjistrat janë të përbërë nga një numër i caktuar i bistabilave. Çdo bit i informacionit rruhet në një bistabila të veçantë, prandaj regjistrat i përkasin grupit të rrjetave sekuenciale. Ekzistojnë lloje të ndryshme të regjistrave, por më të njohur janë ato stacionar dhe zhvendosësh. Në regjistrin stacionar, si përmbajtje e tij, përkohësisht mund të rruhet e dhënë binare me gjatësi të kufizuar, si për shembull. 1 nibël ose 1 bajt. Në regjistrat zhvendosësh mund të bëhet zhvendosja bit për bit në të djathtë, ose në të majtë të përmbajtjes së regjistrit, d.m.th. të të dhënës që ndodhet në të.

**Numëruesit:** Edhe numëruesit bien në grupin e rrjetave sekuenciale, sepse si element themelor përbërës përdorin element memorues, bistabil. Me çdo shfaqje të impulsit në hyrje të numëruesit, vjen deri te ndryshimi i njëpasnjëshëm i gjendjes së numëruesit. Çdo gjendje e numëruesit paraqet varg prej disa bitëve, d.m.th. numër decimal i koduar në binar, që do të thotë se ky qark i numëron impulset hyrëse. Pas një numri të caktuar të impulseve, numëruesi kthehet në gjendjen fillestare dhe numërimi përsëritet në mënyrë ciklike.

**Memoriet:** Memoriet rruajnë të dhëna binare në formë të pandryshuar, kështu që pas një periode kohore të caktuar këto të dhëna mundet përsëri të përdoren. Memoria mund të kuptohet si një grup i rregulluar i regjistrave, ku çdo regjistër është paraqet një *lokacion memorues* në të cilin mund të rruhet një e dhënë. E dhëna e cila vendoset në lokacionin memorues paraqet *përmbajtjen* e saj, me çka thuhet se në një lokacion mund të vendoset një *fjalë memoruese*. Fjalët memoruese kanë gjatësi fikse të bitëve, e cila zakonisht shprehet me bajt. Çdo lokacion memorues ka pozicionin e vet në memorie e cila karakterizohet me numër përkatës: *adresën e lokacionit*. Adresa shërben për identifikimin e pozitës së lokacionit në memorie. Me vendosjen (specifikimin) e adresës mund të kemi qasje në çdo lokacion të memories dhe të manipulohet me përmbajtjen e saj, d.m.th. të dhënën e mbajtur mend: të lexohet e dhëna e memoruar ose të shkruhet i ri. Numri i përgjithshëm i të gjitha lokacioneve memoruese e jep *kapacitetin* e memories, dhe ai jepet në kilobajt ose megabajt.

Kritere për vlerësimin e cilësisë së memorieve janë: shpejtësia e punës, e cila më së shumti varret nga organizimi i memories, pastaj koha mesatare e qasjes deri te lokacioni memorues, pastaj fuqia e disipacionit dhe kostoja e memories.

**Qarqet digjitale për konvertim A/D dhe D/A:** Ekzistojnë një numër i madh i informacioneve me natyrë të vazhduar të cilat duhet të përpunohen me pajisje digjitale, si për shembull: temperatura, presioni, shpejtësia, koha etj. Transformimi i dukurive të vazhduara nga bota reale në sinjale digjitale bëhet gjithnjë e më e rëndësishme me zhvillimin e teknikës digjitale. Dukuritë e vazhduara transformohen në sinjale elektrike të cilët janë analog ndaj tyre me ndihmën e senzoreve. Sinjalet e marra analoge konvertohen në sinjale digjitale me qarqe elektronike të cilët quhen *konvertor analog-digjital (A/D)* dhe si të tillë mund të përpunohen në pajisjet digjitale. Procedura inverse realizohet me *konvertorët digjital-analog (D/A)*. Në hyrje të konvertorit D/A vjen sinjal digjital, kurse në dalje fitohet sinjali analog përkatës. Ky sinjal analog me anë të konvertuesit transformohet në sinjal me natyrë të vazhduar.

Gjatë studimit të qarqeve në elektronikën digjitale paraqiten dy probleme themelore: njëri problem është kryerja e *analizës* së qarqeve digjitale, kurse problemi tjetër është problemi i *sintezës*, d.m.th. projektimi, zhvillimi ose dizajnimi i qarqeve digjitale me veti paraprakisht të dhëna.

*Analiza* ka të bëjë me planin konstruktiv dhe funksional. Detyra e saj është të përcaktojë konstruksionin dhe mënyrën e funksionimit të një strukture të dhënë digjitale. Gjatë kësaj është e njohur logjika, skema elektrike ose montuese e pajisjes dhe ndryshoret hyrëse (ngacmimi, eksitimi), kurse duhet të përcaktohet dalja, d.m.th. daljet nga qarku. Analiza është e nevojshme sidomos gjatë ekspluatimit, riparimit ose mirëmbajtjes së pajisjeve digjitale.

Gjatë *sintezës*, janë të njohura vetitë e qarkut i cili duhet të fitohet, si për shembull funksionet që ai duhet ti kryejë dhe varësia e tyre nga sinjalet hyrëse. Së pari definohet bllok-skema e qarkut, roli dhe detyra e çdo blloku, hyrjet dhe daljet nga çdo bllok, si dhe kapaciteti i memories kur ka nevojë për të mbajtur mend të dhënat apo rezultatet. Pastaj bëhet zgjedhja e elementeve kombinatorore dhe memoruese me të cilat pajisja mundet teknikisht të realizohet. Ky problem praktikisht shkon drejt realizimit, gjegjësisht në projektimin dhe zhvillimin e pajisjeve digjitale.

## II) SISTEMET NUMERIKE DHE KODET

### 1.6. KONCEPTET THEMELORE

Në teknikën digjitale informacionet paraqiten dhe përpunohen në mënyrë numerike, si numra, kështu që është normale që të shtrohet pyetja cila formë e paraqitjes së numrave është më e përshtatshme që ata të jenë “të kuptueshëm” për strukturat digjitale. *Në këtë kapitull do të përqendrohemi në paraqitjen e informacioneve në mënyrën që është më e afërt me mënyrën reale të paraqitjes së të dhënave në sistemet digjitale.* Ky problem është shumë i rëndësishëm dhe ai në vete përfshin studimin e procesit të kodimit edhe atë në veçanti në të ashtuquajturit kode binare, si dhe analizën e sistemeve të ndryshme numerike nga të cilët më i rëndësishëm është sistemi numerik binar.

Paraqitja binare e informacioneve është vështirë të mendohet si pjesë e të shprehurit të njeriut sepse të dhënat e shkruara në formë binare, në fakt, janë *vargje të vetëm dy simboleve të ndryshme*. Prandaj *simbolizimi binar (shënimi binar)* është “normal” për pajisjet digjitale në të cilat të gjitha qarqet elementare janë komutuese dhe daljet e të cilëve, siç dimë tashmë, mund të ndodhen vetëm në njërin nga dy gjendjet e mundshme. *Me termin **kodim** nënkuptohet mënyra e paraqitjes së informacioneve me ndihmën e simboleve të cilat janë elemente të një grupi* siç janë, për shembull, shkronjat e ndonjë alfabeti, ose, shifrat e ndonjë sistemi numerik. Në tekstin në vazhdim do të përpunohen ata kode që gjejnë zbatim të duhur gjatë analizës së punës të pajisjeve digjitale, edhe atë veçanërisht në makinat llogaritëse digjitale, d.m.th. kompjuterët.

Të bëjmë një analogji me *gjuhët kombëtare*. Në shoqërinë njerëzore, çdo gjuhë kombëtare paraqet mjet me të cilin realizohet komunikimi në mes të njerëzve. Domethënë, duke folur ne, praktikisht, kryejmë “kodim” të informacioneve në fjalë, kështu që ato bëhen të kuptueshme për çdo anëtar të popullit të caktuar. Teksti i shkruar, në fakt, paraqet një mënyrë me të cilën ruhen (memorohen) termet e “koduara”. Çdo termi i korrespondon një fjalë e cila mundet të ndahet në tinguj, kurse për çdo tingull ekziston simbol përkatës, d.t.th. shkronjë e alfabetit kombëtar. Që të shkruhen (kodohen) ose lexohen (dekodohen) fjalët, duhet të njihet sintaksa e gjuhës kombëtare përkatëse. Kjo është një grup i rregullave dhe rregulloreve të cilat duhet të zbatohen në mënyrë të saktë edhe gjatë leximit edhe gjatë shkrimit.

**Sistemet e numërimit (numerike)** *paraqesin sisteme të simboleve, të cilat quhen shifra, dhe me të cilat shënohen numrat.* Ekzistojnë sisteme numerike të peshuar (pozicional) dhe sisteme numerike të peshuar, kurse ne do të përqendrohemi vetëm në sistemet numerike të peshuar. *Çdo sistem numerike i peshuar e ka bazën e tij (bazën, rrënjën), që shënohet me  $b$ .* Ajo është në fakt numri i përgjithshëm i shifrave të ndryshme në sistem. Në rastin e përgjithshëm, për bazë e sistemit numerik mund të mret cilido numër i barabartë ose më i madh se një. *Sistemi i numërimit decimal* është i njohur nga më herët dhe ne e përdorim çdo ditë: ai ka 10 shifra të ndryshme dhe bazë  $b=10$ . Por, në këtë tërësi tematike në vija të shkurtra do të shqyrtohen edhe sistemi numerik *heksadecimal* i cili ka 16 shifra të ndryshme dhe bazë  $b=16$ , pastaj *sistemin e numërimit oktal* i cili ka 8 shifra, kështu që baza e tij është  $b=8$ , dhe në fund si më i rëndësishëm, *sistemi numerik binar* i cili ka vetëm dy shifra dhe bazë  $b=2$ .



## 1.7. SISTEMET NUMERIKE

Me futjen e sistemeve të ndryshme të numërimit (numerike) do të duhet të definohet regjistri-mi dhe shënimi i numrave. Për këtë qëllim së pari do të definojmë formën e shifrave për secilin sistem numerik. Pra, sistemi numerik decimal ka në dispozicion dhjetë shifra të ndryshme **0, 1, 2, 3, 4, 5, 6, 7, 8, 9**, të cilat merren si simbole për shifrat edhe të sistemeve tjera numerike, nëse sistemi ka më pak se dhjetë shifra. Kështu, për shembull sistemi numerik oktal ka tetë shifra: **0, 1, ..., 6, 7**, kurse ai binar vetëm dy: **0** dhe **1**. Nëse baza e sistemit numerik është më e madhe se dhjetë atëherë shtohen edhe shkronjat e para të alfabetit anglez: A, B, C, ..., kështu që sistemi numerik heksadecimal ka 16 shifra edhe atë: **0, 1, 8, 9, A, B, C, D, E, F**.

Numrat do ti shkruajmë në ashtu që së pari do të shkruajmë numrin e parë duke përdorur shifra, dhe pastaj në kllapa ose si indeks do të shkruajmë bazën e sistemit numerik në të cilin ai numër është shkruar. Për numrat decimal ai është 10, DEC ose D, për numrat heksadecimal shtohet 16, HEX ose vetëm X, për oktal 8, OCT ose vetëm Q, kurse për binarë 2, BIN ose vetëm B.

Shpesh herë shtrohet si problem pyetja në vazhdim: Sa numra të ndryshëm  $N$  mund të shkruhen në një sistem numerik me bazë  $b$  nëse janë dhënë  $n$  shifra. Numri  $N$  llogaritet ashtu që baza e sistemit numerik  $b$  fuqizohet me fuqinë  $n$ :

$$N = b^n \quad (1-2)$$

Nga kjo bëhet e qartë se me numër të barabartë të shifrave  $n$ , në sisteme të ndryshme numerike, më shumë numra mund të shkruhen në atë sistem që është me bazë më të madhe. Për shembull, me tre shifra në sistemin numerik decimal mund të shkruhen gjithsej  $10^3 = 1000$  numra të ndryshëm, në sistemin numerik heksadecimal ky numër është më i madh dhe është  $16^3 = 4096$ , në sistemin numerik oktal mundet gjithsej të shkruhen  $8^3 = 512$  numra, kurse në sistemin numerik binar vetëm  $2^3 = 8$ .

Në sistemet numeriket peshuar çdo shifër në numër ka *peshë* të caktuar, (*vlera e peshës*) e cila varet nga pozita (vendndodhja) e shifrës në numër në raport me pikën pozicionale (ndarëse) (deri tani kemi thënë pika decimale). **Pesha në fakt është një shkallë e plotë (potencë) e bazës  $b$  të sistemit numerik.** Pesha e shifrës së parë në të majtë të pikës (pozita zero) (vlera e peshës e shifrës në vendin e numërimit zero) është  $b^0$ , në shifrën e dytë (pozita e parë) peshën e ka  $b^1$  etj. Peshë më të lartë (shkallë më të lartë të bazës, nivel më të lartë) ka ajo shifër e numrit e cila ndodhet më majtas nga pika dhe e njëjta shënohet me MSD (*ang. Most Significant Digit*) d.m.th. shifra më e rëndësishme (më tepër e rëndësishme). Shifra e parë djathtas nga pika (minus pozita e parë) ka peshë  $b^{-1}$ , e dyta  $b^{-2}$  etj. Pra, peshë më të vogël (shkallë më të ulët të bazës) do të ketë shifra më djathtas në numër dhe ajo shënohet me LSD (*ang. Last Significant Digit*), d.m.th. shifra me e parëndësishme (më pak e rëndësishme).

Përcaktimi i vlerës së ndonjë numri  $X$  i cili është dhënë në cilindo sistem numerik të peshuar me bazë  $b$ , dhe ka  $n$ -shifra numra të plotë dhe  $m$ -racional-të ndarë, mund të kryhet nëpërmjet të ashtuquajturës *formulë peshuese* në vijim:

$$X = X_{(10)} = \sum_{i=-m}^{i=n-1} c_i t_i = \sum_{i=-m}^{i=n-1} c_i b^i = c_{n-1} b^{n-1} + c_{n-2} b^{n-2} + \dots + c_1 b^1 + c_0 b^0 + c_{-1} b^{-1} + \dots + c_{-m} b^{-m} \quad (1-3)$$

Në formulën (1-3) me  $c_i$  është shënuar shifra e cila ndodhet në vendin e  $i$ -të duke e llogaritur nga pika e pozicionit, ku vendi 0 është i pari në të majtë, pastaj është i 1-ri, mandej i 2-ti, etj.,

ndërsa vendi i parë në të djathtë të pikës është i (-1)-ti, pastaj (-2)-ti, mandej (-3)-ti, etj. Me  $t_i$  është paraqitur vlera pozicionale (pesha) e shifrës përkatëse. Në sistemet natyrore të peshuar gjithmonë vlen ekuacioni i mëposhtëm:

$$t_i = b^i \quad (1-4)$$

ku  $b$  është konstantë e cila e paraqet bazën e sistemit numerik. Me formulën (1-3) praktikisht bëhet konvertimi i cilit do sistem numerik në decimal.

Gjatë analizës së numrave të plotë në sisteme të ndryshme numerike, ngjashëm si edhe për numrat e plotë decimal, nuk shkruhet pika ndarëse ose presja, por nënkuptohet se ajo vjen menjëherë afër shifrës më djathtas, d.m.th. shifrës me peshë më të vogël.

Për çdo sistem numerik, përveç vlerave të vërteta (të drejtpërdrejta, nominale) të numrave, definoen edhe komplementet e tyre. Komplementi i një numri  $X$  shënohet me  $\overline{X}$ , kurse përcaktohet me definicionin e mëposhtëm:

$$\overline{X} = K - X \quad (1-5)$$

ku  $K$  është një konstante e cila mund të ketë vlerën  $b^n$  ose  $b^n - 1$ , me çka  $b$  është baza e sistemit numerik, kurse  $n$  numri i shifrave në numrin e dhënë.

Kur  $K = b^n - 1$ , fitohet komplement deri te numri më i madh në sistemin numerik të aplikuar. Kështu për shembull, për numrat decimal katërshifror ( $b = 10$ ,  $n = 4$ ) konstanta do të ketë vlerën  $K = 10^4 - 1 = 9999$ . Nëse është dhënë numri  $X = 1234$ , komplementi i tij deri në 9 do të jetë  $\overline{X^9} = 9999 - 1234 = 8765$ . Nëse bëhet fjalë për sistemin numerik binar, atëherë do të flasim për komplement deri në një, d.m.th. për komplementin njësi (e parë) i cili shënohet me  $\overline{X^1}$ ,  $X^1$  ose vetëm  $\overline{X}$ .

Kur konstanta  $K$  ka vlerën  $K = b^n$ , atëherë bëhet fjalë për komplement deri në brezin e numrave në sistemin numerik. Kështu për shembull, për numrat decimal katërshifror ( $b = 10$ ,  $n = 4$ ), konstanta  $K$  do të ketë vlerën  $K = 10^4 = 10000$ , kështu që komplementi deri në 10 i numrit  $X=1234$  do të jetë  $\overline{X^{10}} = 10000 - 1234 = 10000 - 1234 = 8766$ . Nëse bëhet fjalë për sistemin numerik binar, atëherë komplementi është deri në dy, d.m.th. komplementi i dytë (i dyfishtë) i cili shënohet me  $\overline{X^2}$ ,  $X^2$ .

Duke i krahasuar vlerat e konstantave  $K$  për komplement deri te numri më i madh  $K=b^n-1$  dhe komplement deri në brezin e numrave  $K=b^n$ , për konstantën e dytë mund të shkruajmë se  $K=(b^n-1)+1$ , që do të thotë se komplementi i dytë i numrit mund të fitohet nga i pari nëse komplementit të parë i shtohet 1-shi.

Vlera komplementare të numrave, siç do të shohim më vonë, janë të një rëndësie fundamentale në përpunimin digjital të të dhënave. Pra, me ato është mundësuar paraqitja e numrave me shenjë (numrat negativ dhe pozitiv), kurse me këtë edhe ekzekutimi i operacioneve themelore aritmetike mbledhjes dhe zbritjes.

### 1.7.1. KONVERTIMI I NUMRAVE NGA CILIDO SISTEM NË SISTEMIN NUMERIK DECIMAL

Së pari do të bëhet fjalë për sistemin numerik decimal në të cilin njerëzit janë mësuar dhe i cili është në përdorim të përditshëm. Ky sistem numërimi ka dhjetë shifra të ndryshme, dhe ato janë:  $c = \{0,1,2,3,4,1,6,7,8,9\}$  dhe bazë  $b=10$ . Zbatimi i formulës së peshimit do ta sqarojmë në numrin  $5387_{(10)}$ .

Duke zbatuar formulën fitojmë:

$$5387_{(10)} = 5 \cdot 10^3 + 3 \cdot 10^2 + 8 \cdot 10^1 + 7 \cdot 10^0 = 5000 + 300 + 80 + 7 = 5387_{(10)}$$

Nga zgjidhja vërehet se numri i shkruar në sistemin numerik decimal ka vlerë të njëjtë dhe sipas formulës së peshimit (1-3) sepse kjo formulë e jep vlerën numrit pikërisht në sistemin numerik decimal i cili është i kuptueshëm për njeriun.

Sistemi numerik heksadecimal posedon me 16 shifra të ndryshme të cilat shënohen me:  $c=\{0,1,2,3,4,5,6,7,8,9, A, B, C, D, E, F\}$  dhe bazë  $b=16$ . Ky sistem ka në dispozicion gjashtë shifra tjera shtesë për shënimin e gjashtë numrave të sistemit numerik decimal. Gjegjësisht, me shifrën A shënohet numri  $10_{(10)}$ , me B numri  $11_{(10)}$ , me C numri  $12_{(10)}$ , me D është  $13_{(10)}$ , E është  $14_{(10)}$  dhe me shifrën F numri  $15_{(10)}$ .

Llogaritja e vlerës, ose konvertimi në sistemin numerik decimal - që është e njëjtë, i një numri heksadecimal është dhënë me shembullin që vijon. Përsëri zbatohet formula e peshimit kështu që fitohet:

$$A2B_{(16)} = A \cdot 16^2 + 2 \cdot 16^1 + B \cdot 16^0 = 10 \cdot 16^2 + 2 \cdot 16^1 + 11 \cdot 16^0 = 2560 + 32 + 11 = 2603_{(10)}$$

Sistemi numerik oktal ka 8 shifra:  $c = \{0,1,2,3,4,5,6,7\}$  dhe bazë  $b=8$ . Tash pesha e çdo shifre do të jetë fuqi e numrit 8, sepse ky është baza e tij. Konvertimin e numrit oktal në decimal përsëri do ta shqyrtojmë me një shembull, kurse ky është numri  $157_{(8)}$ .

$$157_{(8)} = 1 \cdot 8^2 + 5 \cdot 8^1 + 7 \cdot 8^0 = 64 + 40 + 7 = 111_{(10)}$$

Dekad	Heksadecimal	Binar	Oktal
0	0	0000	0
1	1	0001	1
2	2	0010	2
3	3	0011	3
4	4	0100	4
5	5	0101	5
6	6	0110	6
7	7	0111	7
8	8	1000	10
9	9	1001	11
10	A	1010	12
11	B	1011	13
12	C	1100	14
13	D	1101	15
14	E	1110	16
15	F	1111	17

Tab. 1-1. Pasqyrë e shifrave të sistemeve të ndryshme numerike

Sistemi numerik binar natyror ka vetëm dy shifra: 0 dhe 1. Cilado nga këto dy shifra quhet *bit* sepse paraqet shkurtësë të fjalës angleze *Binary digiT*, që në përkthim do të thotë **shifër binare**. Në sistemin binar shifra me peshë më të madhe shënohet si *MSB (Most Significant Bit)*, që do të thotë bit më i rëndësishëm ose *më tepër i rëndësishëm*, kurse biti me peshë më të vogël shënohet me *LSB (Last Significant Bit)*, që do të thotë bit më i parëndësishëm ose *më pak i rëndësishëm*. Kallimi nga sistemi binar në sistemin decimal, përsëri shkon nëpërmjet formulës së peshimit (1-3), që tregohet me konvertimin e numrit binar  $10010010_{(2)}$ :

$$10010011_{(2)} = 1 \cdot 2^7 + 0 \cdot 2^6 + 0 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 128 + 16 + 2 + 1 = 147_{(10)}$$

Në tab. 1-1 janë dhënë shenjat dhe vlerat e barasvlershme të të gjitha shifrave të sistemeve të ndryshme numerike.

### 1.7.2. KONVERTIMI NGA SISTEMI BINAR NË SISTEMIN NUMERIK HEKSADECIMAL DHE OKTAL DHE ANASJELLTAS

Konvertimi nga sistemi numerik heksadecimal në binar, dhe anasjelltas, shumë lehtë kryhet se  $16=2^4$  edhe atë me aplikimin e drejtpërdrejtë të tabelës tab. 1-1. Gjatë konvertimit nga sistemi heksadecimal në binar çdo shifër heksadecimale shumë thjesht zëvendësohet me nibël përkatëse (katërshen e bitëve), siç është dhënë me shembullin e mëposhtëm, ku nëse paraqiten zero udhëheqëse në pozicionet më majtas, ata thjesht eliminohen sepse nuk kanë peshë.

$$5C_{(16)} = 0101\ 1100 = 01011100_{(2)} = 1011100_{(2)}$$

Gjatë detyrës së kundërt, kur duhet të bëhet konvertimi nga binar në heksadecimal numri i dhënë binar ndahet në grupe me nga katër bajt edhe atë majtas dhe djathtas nga pika pozicionale. Nëse gjatë kësaj ndarje më majtas dhe më djathtas nuk fitohen katërshen atëherë, në grupin përpara më majtas, kurse grupit më djathtas bajt prapa u shtohen aq zero sa është e nevojshme që të firohen katërshen. Pasi që shqyrtojmë vetëm *numra të plotë* formojmë katërshen nga majtas në të djathtë. Nëse në fund nuk krijohet nibël, atëherë përpara shtohen 0 aq sa duhet të formohet katërshja e bitëve. Pastaj çdo nibël zëvendësohet me shifrën heksadecimale koresponduese sipas tabelës Tab. 1-1. Në vazhdim është dhënë konvertimi i numrit binar  $101010_{(2)}$  në heksadecimal:

$$101010_{(2)} = 0010.1010 = 2A_{(16)}$$

Konvertimi nga oktal në binar, dhe anasjelltas, është identike me procedurën e përdorur gjatë konvertimit nga heksadecimal-binar, vetëm se tash kemi të bëjë me treshe të bajtve sepse  $8=2^3$ . Kjo do të ilustruhet me shembujt e mëposhtëm.

$$421_{(8)} = 100.010.001 = 110010001_{(2)}$$

$$10110011_{(2)} = 010.110.011 = 263_{(8)}$$

Konvertimi nga oktal në sistemin numerik heksadecimal, dhe anasjelltas, më lehtë bëhet nëse numri i dhënë në një sistem numerik së pari konvertohet në sistemin numerik binar, dhe pastaj nga sistemi numerik binar në konvertohet në sistemin numerik tjetër, siç është dhënë në shembujt që pasojnë.

$$BC_{(16)} = 1011.1100 = 10111100_{(2)} = 010.111.100 = 274_{(8)}$$

$$762_{(8)} = 111.110.010 = 111110010_{(2)} = 0001.1111.0010 = 1F2_{(16)}$$



Numri decimal/2	155	77	38	19	9	4	2	1	0
Mbetja:		1	1	0	1	1	0	0	1

Numri binar: 1 0 0 1 1 0 1 1

Pasi që konvertimin nga decimal në sistemin binar do të duhet ta bëjnë zakonisht shpesh, në vazhdim do të prezantojmë edhe një procedurë të shpejtë të cilën do ta zbatojmë në shembullin e dhënë më parë. Së pari supozojmë se në dispozicion kemi fjalë memoruese me gjatësi prej më shumë bitëve dhe se mbi çdo bit është shkruar pesha e tij. Tash shohim nëse numri i dhënë i përgjigjet ndonjëres nga peshat e shkruara, ose nga e cila është më i vogël. Për shembullin konkret  $155 < 256$  që do të thotë se pesha 128 është më e madhe dhe e shënojmë me 1. Ky është biti b7 i cili për numrin 155 në formë binare do të ketë peshë më të madhe (MSB) e cila tregon se gjatë konvertimit nga të dhjetë bitët do të përdorim vetëm 8 bit (1 bajt), ndërsa bitët tjerë me pesha më të mëdha nuk janë të nevojshëm, ata do të jenë 0. Tani, duke filluar nga ajo pozitë e poshtë, bëjmë mbledhje e 128 me peshën e ardhshme, e kjo është 64. Pasi që  $(128 + 64) > 155$ , këtë peshë nuk e marrim parasysh, gjegjësisht në atë pozicion shkruajmë bitin 0. Vazhdojmë më tutje me peshën 32. Pasi që edhe shuma  $(128 + 32) = 160 > 155$ , edhe këtu shkruajmë 0. Vazhdojmë me 16. Pasi që  $(128 + 16) = 144 < 155$  nën peshën 16 shkruajmë 1 dhe shkojmë më tutje me testimin, por tash kemi vlerën 144 dhe peshën në vazhdim 8. Pasi që  $(144 + 8) = 152 < 155$ , e marrim edhe këtë bit. Tani e testojmë  $152 + 4$  që është më e madhe se 155 dhe bitin nën peshën 4 nuk e marrim, por pasi që na mungojnë saktësisht edhe 3 për këtë shkak do ti marrim dy bitët e fundit të cilët kanë pesha 2 dhe 1 me çka përfundimisht do të fitojmë  $152 + 2 + 1 = 155$ . Kur para nesh ndodhet një tabelë e tillë me peshat binare konvertimi nga sistemi decimal në binar është shumë më i shpejtë se sa me metodën e mëparshme kur duhej që të pjesëtojmë me mbetjet dhe pastaj ti kthejmë që të marrim numrin binar të kërkuar.

Peshat:	<u>1024</u>	<u>512</u>	<u>256</u>	<u>128</u>	<u>64</u>	<u>32</u>	<u>16</u>	<u>8</u>	<u>4</u>	<u>2</u>	<u>1</u>
	$2^{10}$	$2^9$	$2^8$	$2^7$	$2^6$	$2^5$	$2^4$	$2^3$	$2^2$	$2^1$	$2^0$
Numri binar:				1	0	0	1	1	0	1	1
Pozicionet:	<u>10</u>	<u>9</u>	<u>8</u>	<u>7</u>	<u>6</u>	<u>5</u>	<u>4</u>	<u>3</u>	<u>2</u>	<u>1</u>	<u>0</u>
Bitët:	11	10	9	8	7	6	5	4	3	2	1

#### 1.7.4. ARITMETIKA NË SISTEMIN NUMERIK BINAR

Aritmetika binare i definon rregullat sipas të cilave kryhen operacionet e mbledhjes, zbritjes, shumëzimit dhe pjesëtimit në sistemin numerik binar.

**Mbledhja.** Rregullat sipas të cilave kryhet *mbledhja* janë si më poshtë:

1. Shuma e dy 0-ve jep 0;
2. Shuma e 0 dhe 1, ose 1 dhe 0 jep 1;
3. Shuma e dy 1-ve si rezultat jep 0, por edhe një 1 bartet (*carry*) kah biti me peshë më të madhe (kah niveli më i lartë, klasa).

Kjo më së miri do të kuptohet nga shembulli i mëposhtëm për mbledhjen e numrave  $101111_{(2)}$  dhe  $111_{(2)}$ .

Bartja:	1	1	1	1		
Mbledhësi i parë:	1	0	1	1	1	1
Mbledhësi i dytë:	0	0	0	1	1	1
Shuma :	1	1	1	0	0	1

**Zbritja.** Rregullat e zbritjes në sistemin binar janë:

1. Nëse nga 0 zbritet 0, ose nga 1 zbritet 1, rezultati është 0;
2. Nëse nga 1 zbritet 0, si rezultat fitohet 1;
3. Nga 0 mund të zbritet 1 ashtu që do të huazohet 1 nga biti që ka peshë më të madhe. Atje do të mbetet 0, kurse në bitin me peshë më të vogël transferohet  $2_{(10)}$  d.t.th.  $10_{(2)}$ . Tani nga  $2_{(10)}$ , d.m.th. nga  $10_{(2)}$  që është hedhur në nivelin më të ulët merret 1-shi, dhe një 1-sh mbetet, dhe si rezultat fitohet 1.

Përsëri do të shohim një shembull. Bëhet fjalë për zbritjen e numrit  $11_{(2)}$  nga  $10110_{(2)}$ .

				10	
Huaja:			0	0	10
I zbritshmi:	1	0	±	±	0
Zbritësi:				1	1
Ndryshimi:	1	0	0	1	1

**Shumëzimi.** Rregullat me të cilat kryhet *shumëzimi* binar janë si më poshtë:

1. Kur njëri nga shumëzuesit është 0, rezultati është 0;
2. Vetëm nëse të dy shumëzuesit janë 1, rezultati do të jetë 1.

Gjatë shumëzimit të dy numrave binar shfrytëzohet parimi i shumëzimit decimal: së pari shumëzohet LSB nga shumëzuesi me numrin e dhënë (i shumëzueshmi) dhe fitohet produkti i parë i pjesshëm, pastaj i shumëzueshmi shumëzohet me bitin e parë majtas nga LSB të shumëzuesit dhe produkti i dytë i pjesshëm shkruhet poshtë të parit, por gjatë kësaj i zhvendosur në të majtë për një vend dhe kështu me radhë. Procedura vazhdon deri sa nuk fitohet produkti i fundit i pjesshme si rezultat i shumëzimit të MSB nga shumëzuesi me numrin e dhënë i (shumëzueshmi). Një shembull për shumëzim është dhënë në vazhdim.

I shumëzueshmi:				1	1	0	1
Shumëzuesi:					1	0	1
Produkti i parë i pjesshëm:				1	1	0	1
Produkti i dytë i pjesshëm:			0	0	0	0	
Produkti i tretë i pjesshëm:		1	1	0	1		
Produkti:	1	0	0	0	0	0	1



**Pjesëtimi.** Për pjesëtimin vlejné rregullat e mëposhtme:

1. Pjesëtimi me 0 nuk është i definuar,
2. Nëse 0 pjesëtohet me 1, herësi është 0, dhe
3. Nëse 1 pjesëtohet me 1 fitohet 1.

Pjesëtimi binar është i ngjashëm me atë decimal me atë që mes operacioneve shumëzim dhe zbritje janë më të lehtë sepse realizohen në sistemin binar, kurse shifrat e herësit fitohen shumë lehtë sepse ato mund të jenë ose 1 ose 0. Në vazhdim është një shembull për pjesëtimin e dy numrave binar: i pjesëtueshmi është 11110, ndërsa pjesëtuesi 110.

$$\begin{array}{r}
 11\ 110 : 110 = 101 \\
 -110 \\
 \hline
 = = 110 \\
 \quad - 110 \\
 \hline
 = = =
 \end{array}$$

### 1.7.5. SHËNIMI I NUMRAVE POZITIV DHE NEGATIV

Në prezantimin e deritanishëm supozuam se të dhënat e futura në kompjuter mund të ishin vetëm numra të plotë pozitiv dhe eventualisht zero. Gjegjësisht, nëse supozojmë se të dhënat paraqiten si fjalë gjatësia e të cilave është 1 bajt (8 bit) siç tregohet në fig. 1-6, biti i shtatë do të ketë peshën më të madhe  $2^7 = 128$  dhe ai do të jetë MSB, ndërsa biti zero do të ketë peshën më të vogël  $2^0 = 1$  dhe ai është LSB. Nëse të gjithë 8 bitët e fjalës do të përdoren për kodim në sistemin numerik binar natyror atëherë duke e aplikuar ekuacionit (1-1), me ata mund të shënojmë gjithsejtë  $2^8 = 256$  numra, edhe atë në formë binare duke filluar nga numri më i vogël  $00000000_{(2)}$  deri në numrin më të madh  $11111111_{(2)}$ , gjegjësisht në simbolikën decimale prej  $0_{(10)}$  deri në  $255_{(10)}$ .

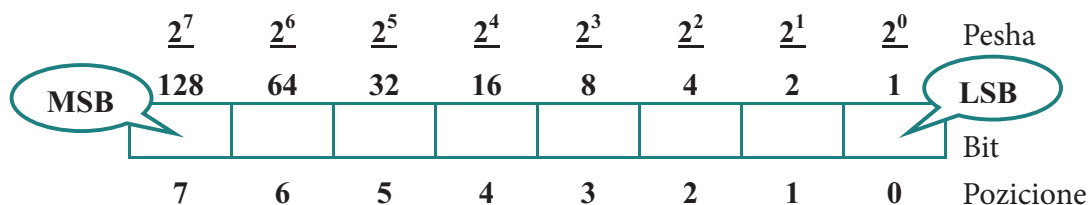


Fig. 1-7. Fjala memoruese me një gjatësi prej 1 bajt sipas sistemit numerik binar natyror

Megjithatë, gjatë përpunimit të informacioneve, përveç punës me numrat pozitiv të plotë gjithsesi duhet të merren parasysh edhe numrat negativ, kështu që vlerat e tyre duhet të jenë të shënuar në veçanti. Në punën e përditshme, në aritmetikën e zakonshme, numrat pozitiv shënohen ashtu që para tyre qëndron shenja "+", ose e njëjta shmanget, ndërsa para çdo numri negativ qëndron shenja "-". Pasi që kompjuterët punojnë vetëm me numra që janë të regjistruar në formë binare, vendoset bit i veçantë për shenjën. Ky bit zakonisht ndodhet në pozicionin më majtas në vektorin binar me çka shenja "+" zëvendësohet me bitin "0", ndërsa shenja "-" me bitin "1".

Numrat pozitiv shënohen në mënyrë të njëjtë në të gjitha sistemet. Tek ata parashenja shënohet duke shkruar bitin 0 në vendin pozicionues më të lartë, ngjashëm si në sistemin numerik binar natyror.

$$\text{Shemb. 1. } 69_{(10)} = 1000101_{(2)} \Rightarrow (+ 69) = 0\ 1000101 = 01000101$$



Vlerat numerike negative paraqiten në tre mënyra të ndryshme: me sistemin SM (ang. *sign and magnitude*) në të cilin ndryshon vetëm biti për shenjën, me sistemin DC (ang. *digit complement*) ose i ashtuquajhuri komplement i parë (komplementi deri te njëshi, 1`s) dhe me sistemin RC (ang. *range complement*) ose i ashtuquajhuri komplement i dytë (komplementi deri te dyshi, 2`s).

**Sistemi SM:** Në këtë sistem të regjistrimit me parashenjë, ose i ashtuquajhuri sistem i shenjës dhe vlerës, biti i parë e jep shenjën e numrit ndërsa bitët tjerë janë me vlerë (që peshohen). Pra, këto bit peshues e paraqesin vlerën absolute të numrit negativ në sistemin numerik binar natyror. Këtë simbolizim më lehtë do ta kuptojmë nëse shqyrtojmë dy shembuj për atë se në cilën mënyrë shkruhen numrat +6, -9, +13 dhe -13 në sistemin SM:

Shemb. 2. Pasi që  $4_{(10)} = 100_{(2)} \Rightarrow (+4) = 0\ 100 = 0100_{(SM)}$ ,  $(-4) = 1100 = 1100_{(SM)}$ ;

Shemb. 3. Pasi që  $5_{(10)} = 101_{(2)} \Rightarrow (+5) = 0\ 101 = 0101_{(SM)}$ ,  $(-5) = 1101 = 1101_{(SM)}$ ;

Nga shembujt shohim se shenja negative thjeshtë zëvendësohet me 1 dhe vlera decimale me binare.

**Sistemi TC:** Shprehja e vlerave negative të numrave zakonisht paraqitet me zbatimin e numrave komplementar binar. Kjo është për arsyet se për shënimin e këtillë komplementar të numrave negativ kur kryhen operacione aritmetike me bitin për parashenjë manipulohet në mënyrë të ngjashme si edhe me bitët me vlerë (me peshë). Ekzistojnë dy sisteme komplementare: Sistemi DC ose i ashtuquajhuri komplementi i parë (1`s) dhe sistemi RC ose i ashtuquajhuri komplement i dytë (2`s).

Me paraqitjen rrethore në fig. 1-8 dhe tab. 1-2 janë paraqitur mënyrat e shfaqjes së vlerave numerike të koduara me nga katër bajt.

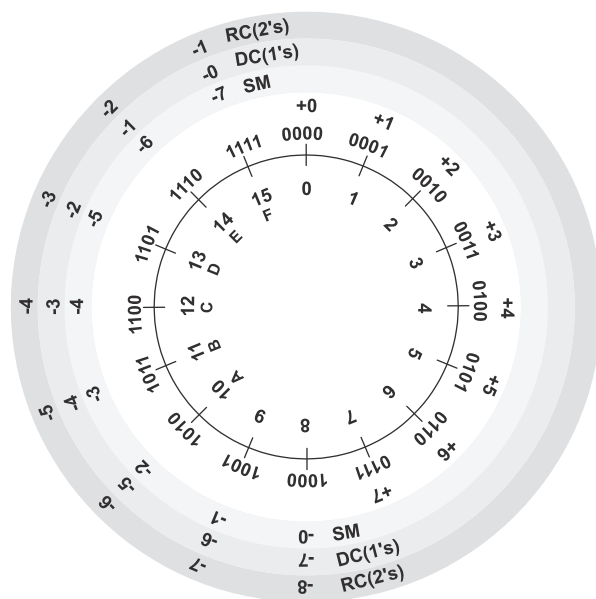


Fig. 1-8. Prezantimi i numrave me parashenjë të koduar me 4 bit në sisteme të ndryshme.

Numrat pozitiv					Numrat negativ								
SM, DC, RC	Bp	SM	Bp	DC (1`s)	Bp	RC (2`s)	Bp	SM	Bp	DC (1`s)	Bp	RC (2`s)	Bp
0 0 0 0	+0	1 0 0 0	-0	1 0 0 0	-7	1 0 0 0	-8	0 0 0 0	+1	1 0 0 1	-1	1 0 0 1	-7
0 0 0 1	+1	1 0 0 1	-1	1 0 1 0	-6	1 0 1 0	-6	0 0 1 0	+2	1 0 1 1	-2	1 0 1 1	-6
0 0 1 0	+2	1 0 1 0	-2	1 0 1 1	-5	1 0 1 1	-5	0 0 1 1	+3	1 1 0 0	-3	1 1 0 0	-5
0 0 1 1	+3	1 0 1 1	-3	1 1 0 0	-4	1 1 0 0	-4	0 1 0 0	+4	1 1 0 1	-4	1 1 0 1	-4
0 1 0 0	+4	1 1 0 0	-4	1 1 0 1	-3	1 1 0 1	-3	0 1 0 1	+5	1 1 1 0	-5	1 1 1 0	-3
0 1 0 1	+5	1 1 0 1	-5	1 1 1 0	-2	1 1 1 0	-2	0 1 1 0	+6	1 1 1 1	-6	1 1 1 1	-2
0 1 1 0	+6	1 1 1 0	-6	1 1 1 1	-1	1 1 1 1	-1	0 1 1 1	+7	1 1 1 1	-7	1 1 1 1	-1
0 1 1 1	+7	1 1 1 1	-7	1 1 1 1	-0	1 1 1 1	-0	1 1 1 1					

Tab.1-2. Prezantimi i numrave me parashenjë të koduar me 4 bit në sisteme të ndryshme.

Nga tabela e shfaqur vërejmë se numrat pozitiv shkruhen në mënyrë të njëjtë në cilën do simbolikë, pastaj se biti me peshë më të madhe (MSB) për numrat negative ka vlerën 1 pa marrë parasysh se cili shënim përdoret. Më tutje, nga tabela shihet edhe ajo se gjatë shkrimit të numrave me parashenjë ose me komplementin e parë, zeroja mund të shprehet në dy mënyra: si pozitive dhe si negative, kështu që numri i numrave të shprehur negativ dhe pozitiv është i barabartë. Në simbolizimin SM dhe DC ekzistojnë dy zero: pozitive dhe negative, ndërsa shënimi RC ndryshon prej tyre sepse ka vetëm një vlerë zero e cila trajtohet si pozitive me çka fitohet një numër negativ më tepër nga ata pozitiv.

**Sistemi DC:** Si një shembull do të shqyrtojmë mënyrën e shprehjes e vlerës negative të numrit  $6_{(10)} = 110_{(2)}$ , pra  $-6_{(10)}$ . Sipas sistemit DC paraqitja është mjaft e lehtë, sepse së pari përcaktohet vlera absolute e numrit, pastaj e njëjta shkruhet si numër binar dhe në fund komplementohet veç e veç bit pas biti nga numri binar i fituar, siç është prezantuar me shembullin e mëposhtëm.

Numri negativ i dhënë:     - 6  
 Vlera absolute:             6  
 Ekuivalenti binar:         0110  
 Komplementimi  $1001_{(1's)}$ , d.m.th. - 6 i koduar në sistemin DC.

Konvertimi i numrave negativ të komplementit të parë në sistemin decimal realizohet në mënyrë të njëjtë. Së pari në mënyrë individuale komplementohet secili bit i vektorit binar të dhënë, pastaj përcaktohet vlera decimale e kombinacionit të ri binar të fituar dhe në fund shtohet shenja,,-,,. Në shembullin që vijon është supozuar se duhet të përcaktohet vlera decimale e vektorit binar  $11010001_{(1's)}$  me supozimin se bëhet fjalë për sistemin DC.

Fjala binare e dhënë:        11010001  
 Komplementimi  $00101110_{(1's)}$  :     00101110  
 Vlera absolute:             00101110 = 46  
 Numri decimal:             - 46

Konvertimi i numrave negativ të komplementit të parë në sistem decimal mund të kryhet më shpejtë dhe më thjeshtë. Pra, mbledhjen peshat e atyre pozicioneve (vendeve) në numrin ku ndodhen 0-t dhe shtohet shenja,,-,,. Për shembullin e mësipërm të numrit 11010001 do të marrim:

$$2^5 + 2^3 + 2^2 + 2^1 = 32 + 8 + 4 + 2 = 46, \text{ d.m.th. } 11010001_{(1's)} = - 46.$$

Në praktikë përdoren të tre mënyrat, por më e rëndësishmja është shënimi në komplementin e dyfishtë, sepse me të në mënyrë më të thjeshtë mund të manipulohet me operacionet aritmetike mbledhje dhe zbritje të numrave të plotë me shenjë, për çka në vazhdim do tu kushtohet vëmendje e veçantë.

### 1.7.6. SHËNIMI ME KOMPLEMENT TË DYFISHTË

Ky shënim në mënyrë burimore në ang. quhet *two's complement notation*, kurse shkurt shënohet me *2's complement* ose krahas numrit si indeks shtohet (2's). Ky simbolizim zakonisht përdoret në ato raste kur bëhet fjalë për numra të plotë me shenjë.

Edhe gjatë prezantimit të numrave në komplementin e dyfishtë më e rëndësishme është ajo që përdoret bit për shenjën, e ky është biti i pozicionit më të lartë të shtatë, d.m.th. biti i tetë. Nëse vlera e këtij biti është 0, atëherë numri është pozitiv, por nëse ky bit është 1, atëherë numri është negativ, siç mund të shihet në fig. 1-9.

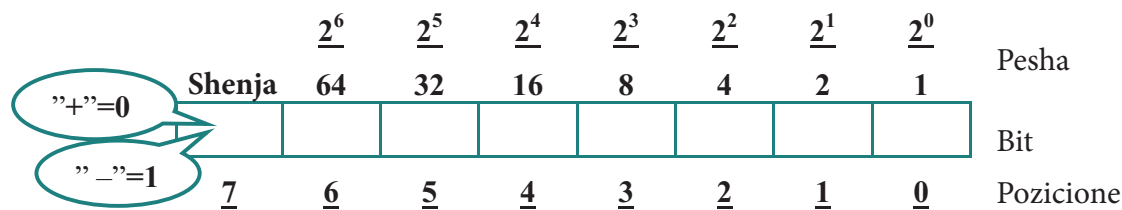


Fig. 1-9. Bajt për paraqitjen e komplementit të dyfishtë

Edhe në këtë rast, sipas ek. (1-1) sërish mund të shkruhen  $2^8 = 256$  numra të ndryshëm, por 128 prej tyre do të jenë pozitiv, kurse 128 negativ. Numrin më i madh pozitiv në komplementin e dyfishtë është e 01111111, që i korrespondon +127 decimal, ndërsa numri më i vogël është 00000000 që korrespondon me 0 që tregon se zeroja trajtohet si numër pozitiv. Duke marrë parasysh këtë që u tha dhe konstatimin e fundit, mundet në mënyrë intuitave të supozohet se numri më i madh negativ do të jetë -1, kurse më i vogël -128.

Për prezantimin e numrave negativ do të diskutojmë në vazhdim. Konvertimi i cilitdo numër negativ decimal të plotë në formën e komplementit të dyfishtë mund të kryhet me zbatimin e hapave të mëposhtëm:

1. Shkruhet në mënyrë decimale vlera absolute e numrit;
2. Bëhet konvertimi nga numri decimal në binar;
3. Komplementohet çdo bit individualisht, me çka fitohet komplementi njësi i numrit binar (1's), dhe
4. Shtohet (rritet) për 1 komplementi i parë i fituar i numrit.

Rezultati i fituar parqet simbolizmin në komplement të dyfishtë (2's) i numrit negativ të dhënë. Në vijim është ilustruar konvertimi i numrit negativ  $-6_{(10)}$  në formën e komplementit 2's me supozimin se kompjuteri punon me të dhëna të gjata 1 bajt.

Numri decimal:	- 6
Vlera absolute:	6
Numri binar:	00000110
Komplementi i parë 1's:	11111001
Rritja për 1:	+ 1
	-----
Komplementi i dytë (2's):	11.111.010

Nëse shtrohet problemi i kundërt, e kjo është gjetja e ekuivalentit e vlerës decimale të ndonjë numri të dhënë negativ në komplement të dyfishtë, atëherë duhet të realizohet e njëjta procedurë si më parë:

1. Numri i dhënë binar 2's komplementohet bit pas biti me çka fitohet shënimi i komplementit njësi të tij;
2. Komplementi njësi i fituar i numrit rritet me 1;
3. Kryhet konvertimi i numrit binar të fituar në sistemin numerik decimal dhe shtohet shenja "-" (minus).

Me shembullin e ardhshëm kryhet konvertimi i vektorit binar  $11110001_{(2^s)}$  në sistemin numerik decimal.

Komplementi i dytë i numrit $_{(2^s)}$ :	11110001
Komplementi i parë $_{(1^s)}$ :	00001110
Rritja për 1:	+ 1
	-----
Vlera absolute:	00001111 = 15
Numri decimal:	- 15

Konvertimi i numrave negative të komplementit të dytë në sistemin decimal mund të kryhet edhe më lehtë. Kështu, mblidhen peshat e këtyre pozicioneve (vendeve) në numrin ku ndodhen 0-t, pastaj shtohet 1-shi, dhe në fund shenja, -, .. Për shembullin e mësipërm, për numrin  $11110001$  do të kishte:

$$(2^3 + 2^2 + 2^1) + 1 = (8 + 4 + 2) + 1 = 15 = 16, \text{ d.m.th. } 11110000_{(2^s)} = - 16.$$

Me numrat e paraqitur në komplement të dytë shumë lehtë kryhet mbledhja, kurse më e rëndësishme është se edhe zbritja është konvertohet në mbledhje. Procedura është mjaft e thjeshtë:

1. Numrat e dhënë të paraqitur në komplement të dyfishtë mblidhen sikur të jenë numra më se të zakonshëm binar (biti për shenjë trajtohet njësoj si edhe bitët tjerë);
2. Nëse gjatë kësaj ndodh kalimi (tejkalimi, *overflow*), d.m.th. transferim pas bitit të tetë (pas pozitës së shtatë), ky transferim thjesht anashkalohet, kurse bitët tjerë të mbetur nga rezultati e japin rezultatin dhe
3. Nëse nuk ka bartje shuma e fituar është zgjidhja e kërkuar.

Shembujt që vijojnë e ilustronë procedurën për mbledhje dhe zbritje të numrave me shenjë. Shembulli i parë është mbledhja e 5 me 3, kurse i dyti është për zbritjen e 6 nga 2, d.m.th.  $(+2) + (-6)$  që rezulton me - 4.

00000101 5	00000010 2
+ 00000011 3	+ 11111010 -6
-----	-----
00001000 +8	11111100 -4

## 1.8. KODET BINARE

Me termin **kodim** nënkuptohet mënyra e paraqitjes së informacioneve me ndihmën e simboleve që janë elemente të një grupi. Sistemet digjitale përmbajnë elemente komutuese elektronike të cilët mundet të ndodhen vetëm në dy gjendje, kështu që për ata mënyrë më e përshtatshme e prezantimit është forma binare. Arsyeja për këtë është e thjeshtë. Gjegjësisht, çdo e dhënë, e shkruar në formë binare paraqet një varg prej bitëve 0 dhe 1.

Ngjashëm me alfabetet nacionale, grupi i të gjitha simboleve të ndryshme të cilët janë në dispozicion për shprehjen me shkrim të informacioneve në një kod të caktuar quhet **alfabeti i kodit**. Alfabeti i kodit për kodet binare është **grupi binar** i cili ka vetëm dy elemente: *zeron logjike (biti 0)* dhe *njëshi logjik (biti 1)*. Grupi i simboleve me të cilët prezantohet, d.m.th. kodohet ndonjë term ose informacion quhet **fjalë koduese**.

Fjala koduese ka **gjatësinë** e vetë, kurse ajo është numri i përgjithshëm i simboleve me të cilat ajo është shkruar. Ne zakonisht do të përdorim kode në të cilët të gjitha fjalët koduese kanë gjatësi të njëjtë. Kodet e tilla quhen *kode të balancuara*. Kodet binare zakonisht operojnë me fjalë gjatësia e të cilave është 8 bajt, gjegjësisht 1 bajt.

Për dallim nga kodet e uniforme, ekzistojnë edhe *kode të pabalancuara* në të cilët fjalët koduese kanë gjatësi të ndryshme. Shkrimi në cilën do gjuhë nacionale praktikisht është kodim në kodin jouniform, kurse e njëjta vlen edhe për shkrimin e numrave në cilin do sistem numerik.

Nëse ndonjë kod përmban të paktën një fjalë koduese e cila nuk shënon asgjë, ose asnjë informacion të ri, atëherë për atë themi se është kod *i tepërt (redundant)*.

Mënyra sipas të cilës kodohen dhe dekodohen fjalët koduese shprehet nëpërmjet ekuacioneve matematikore ose me ndihmën e grupit të rregullave dhe procedurave (siç është, për shembull sintaksa për një gjuhë nacionale), por zakonisht zbatohen të ashtuquajturit tabela koduese. Tabela koduese ka dy shtylla dhe më tepër rreshta. Në kolonën e majtë sipas radhës njëri pas tjetrit janë shkruar simbolet të cilat duhet të kodohen. Kolona e djathtë, gjithashtu, plotësohet me radhë, por me fjalët koduese të cilat patjetër të korrespondojnë në mënyrë unike me çdo simbol burimor. Kur bëhet fjalë për kodimin binar majtas shkruhen shkronjat ose shifrat decimale, kurse djathtas fjalët koduese binare.

Kodet binare mund të jenë të *peshuar* ose të *njëpasnjëshëm*. Te kodet e peshuara kombinimi i bitëve bëhet në atë mënyrë që në çdo biti të fjalës koduese i korrespondon një peshë e caktuar. Një shembull për kodin e peshuar do të ishte sistemi numerik binar natyror tashmë i përshkruar. Megjithatë, kombinimet e kodeve, d.m.th. fjalët, mund të formohen edhe sipas disa ligjeve të tjera peshuese. Kështu janë zhvilluar një numër i madh i kodeve binare për qëllime të veçanta. Të gjitha kodet që nuk janë të peshuar bien në grupin e kodeve të njëpasnjëshme. Në këto kode lidhja mes numrit decimal dhe kodit binar zakonisht jepet nëpërmjet tabelave koduese speciale.

### 1.8.1. KODET NUMERIKE

Për shkak të konvertimit të thjeshtë numrat binar zakonisht paraqiten në simbolikën heksadecimal. Nga ana tjetër te kalkulatorët, instrumentet digjitale etj. paraqitet nevoja për futjen e të dhënave ose marrjen e rezultateve në formë decimale. Por, tashmë pamë se konvertimi nga sistemi numerik binar në decimal është mjaft komplikuar. Që të bashkohen anët e mira të sistemit numerik binar dhe decimal dhe që ti dilet në ndihmë shprehisë së njerëzve të mendojnë në mënyrë decimale, janë zhvilluar *kode binare të ndryshme (BCD)*. Kjo shkurtesë vjen nga shprehja angleze *Binary Coded Decimal*, që do të thotë numra decimal të koduar në binar. Në këto kode çdo shifër e numrit decimal kodohet ndaras duke përdorur fjalë koduese unike të përcaktuara. Që të mund të kodohen të gjitha dhjetë shifrat decimale, duhet të përdoren të paktën 4 bajt, sepse 3 nuk janë të mjaftueshëm. Pra, me tre bajt mund të kodohen  $2^3=8$  fjalë koduese, d.m.th. shifra që janë më pak se 10, ndërsa me 4 bajt mund të merren  $2^4=16$  kombinime të ndryshme të cilat janë të mjaftueshme sepse  $16 > 10$ . Kjo tregon se për çdo shifër decimale do të përdoret nga një nibël (grup prej 4 bitëve, tetradë). Shpërndarja e bitëve në këto grupe do të zhvillohet sipas ndonjë tabele ose ligjshmërie. Pasi që me 4 bit mund të kodohen 16 tetradë të ndryshme, është e qartë se 6 fjalë koduese do të mbeten të papërdorura për kodim. Nga kjo që u tha rrjedh se këto kode janë redundante. Pikërisht për këtë ekziston mundësia e kodimit të numrave decimal me kode të ndryshme binare (teorikisht me  $16!/6!$  ose përafërsisht rreth  $29 \times 10^9$ ).

Shifra dhjet	8421 (NBCD)	2421	Ajkenit	Teprice_3	5421	Shifra dhjet
0	0 0 0 0	0 0 0 0	0 0 0 0	0 0 1 1	0 0 0 0	0
1	0 0 0 1	0 0 0 1	0 0 0 1	0 1 0 0	0 0 0 1	1
2	0 0 1 0	0 0 1 0	0 0 1 0	0 1 0 1	0 0 1 0	2
3	0 0 1 1	0 0 1 1	0 0 1 1	0 1 1 0	0 0 1 1	3
4	0 1 0 0	0 1 0 0	0 1 0 0	0 1 1 1	0 1 0 0	4
5	0 1 0 1	1 0 1 1	1 0 1 1	1 0 0 0	1 0 0 0	5
6	0 1 1 0	1 1 0 0	1 1 0 0	1 0 0 1	1 0 0 1	6
7	0 1 1 1	1 1 0 1	1 1 0 1	1 0 1 0	1 0 1 0	7
8	1 0 0 0	1 1 1 0	1 1 1 0	1 0 1 1	1 0 1 1	8
9	1 0 0 1	1 1 1 1	1 1 1 1	1 1 0 0	1 1 0 0	9

Tab. 1-3. Tabelat koduese të kodeve të ndryshme binare (BCD)

Tabela tab.1-3 tregon disa kode binare (BCD) të cilët shpesh zbatohen në praktikë. Kodi më i përdorur është i ashtu quajtur Kodi BCD 8421, i cili është i njohur edhe si kod natyror BCD ose kodi NBCD. Çdo shifër decimale kodohet me fjalë koduese unike që ka një gjatësi prej një nibl. Shenja fillestare 8421 në emrin e kodit i referohet vlerave të peshave për secilin nga katër bajtët në fjalën koduese.

Me shembujt që janë dhënë më poshtë është ilustruar mënyra e kodimit dhe dekodimit në kodin NBCD.

$$\text{Shemb. 1. } 7694_{(10)} = 0111 \cdot 0110 \cdot 1001 \cdot 0100_{(NBCD)} = 0111011010010100_{(NBCD)}$$

$$\text{Shemb. 2. } 001101010010_{(NBCD)} = 0011 \cdot 0101 \cdot 0010_{(NBCD)} = 352_{(10)}$$

Nga shembujt vërehet se parimi i punës mbështetet në parimin sipas të cilit kryhet konvertimi nga sistemi numerik heksadecimal në binar, dhe anasjelltas.

Krahas kodit BCD 8421, ekzistojnë edhe kode të tjera BCD. Janë të njohur: *Kodi i Grejit*, *kodi Ajkenit* (2421), *kodi Tepricë-3*, *pastaj 5421*, *kodi zhvendosësh*, 2421 etj. Disa prej tyre janë dhënë në tab. 1-3. Kodimi në këto kode kryhet sipas parimit të njëjtë si edhe për kodin 8421 (NBCD) BCD, ku dallimi paraqitet në renditjen e bajtëve në secilin nga kombinimet e kodeve.

**Kodi Gray.** Këtij kodi do ti kushtojmë pak më tepër vëmendje sepse ka zbatim të madh në domene të ndryshme, si për shembull në transmetimin e sinjaleve digjitale për minimizimin paraqitjes së gabimeve, pastaj në pajisjet në të cilat është e rëndësishme shfaqja e zhvendosjes këndore në formë binare, siç janë disqet, pastaj minimizimi i funksioneve logjike me metodën e diagramit të Karnoit (K-map) (për çka do të diskutojmë në temën e ardhshme) etj. Karakteristika kryesore e kodit të Grayit është në ajo se fjalët koduese fqinje dallohen vetëm në një bit. Tab. 1-4 dhe fig. 1-10 tregojnë metodën e kodimit sipas kodit të Grayit me katër bajt. Për shkak të identifikimit të lehtë të kombinimeve të kodit të Grayit edhe për dy edhe për tre bajt në tab. 1-4 ato janë të shënuar me hije.



ShD	b <sub>3</sub>	b <sub>2</sub>	b <sub>1</sub>	b <sub>0</sub>
0	0	0	0	0
1	0	0	0	1
2	0	0	1	1
3	0	0	1	0
4	0	1	1	0
5	0	1	1	1
6	0	1	0	1
7	0	1	0	0
8	1	1	0	0
9	1	1	0	1
10	1	1	1	1
11	1	1	1	0
12	1	0	1	0
13	1	0	1	1
14	1	0	0	1
15	1	0	0	0

Tab. 1-4. Tabela e Grayit

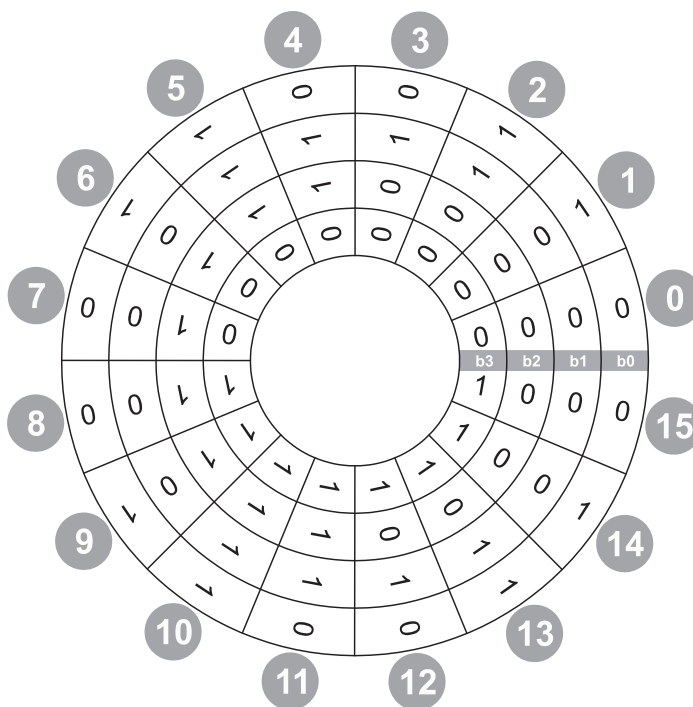


Fig. 1-10. Rrethi i kodit të Grayit

**Kodi shtatë-segmentesh.** Në fund do të përmendim sistemin numerik shtatë segmentesh i cili është krijuar për arsye të thjeshta praktike për shkak të nevojës së njeriut që lehtë të mund ti lexojë vlerat numerike. Ky kod ka të bëjë me pajisjet digjitale të cilat rezultatat i tregojnë nëpërmjet indikatorëve (ekraneve të vogla) me dioda ndriçuese (LED). Në Fig. 1-11 është treguar një ekran i tillë. Ai është i përbërë prej shtatë segmenteve të shënuar me shkronjat a, b, c, d, e, f, g. Çdo segment i veçantë i indikatorit mund të ndriçojë ose të mos ndriçojë, që do të thotë se çdo segment mund të paraqitet me nga një bit. Çdo shifër decimale mundet të formohet me kombinimin e segmenteve të veçanta të cilët ndriçojnë. Kështu sistemi shtatë segmentesh përdor dhjetë fjalë koduese me nga shtatë bajt, me çka secili kombinim i veçantë paraqet një shifër decimale.

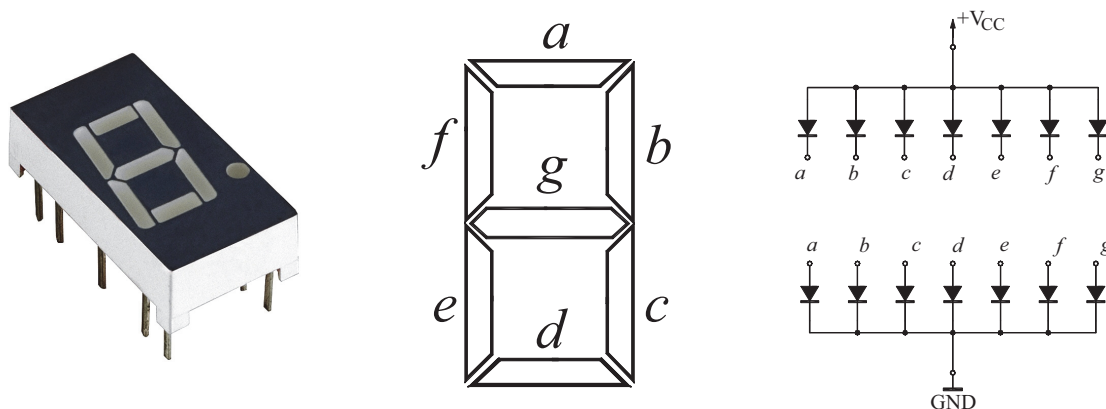


Fig. 1-11. Indikator i real shtatë segmentesh me dioda ndriçuese (LED) dhe simboli i tij

Indikatorët shtatë segmentesh prodhohen me anodë të përbashkët (AP, ang. CA) ose me katodë të përbashkëta (KP, ang. CC). Në indikatorët me KP të gjitha katodat janë të lidhura në pikën e

përbashkët e cila duhet të lidhet me tokën, ndërsa anodat janë të ndara. Që segmenti të ndriçojë në anodën përkatëse duhet të sillet nivel i lartë, nivel i logjikës 1. Në ekranet me AP të gjitha anodat janë të lidhura në pinin e përbashkët i cili duhet të lidhet në furnizimin sepse ai është niveli i lartë, ndërsa katodat janë të ndara dhe secila paraqitet në pin të veçantë. Cilido segment do të ndizet nëse në katodën përkatëse sillet nivel i ulët tensioni, niveli i logjikës 0, d.t.th. tokëzimi, masa.

Në tab. 1-5 janë paraqitur të dy kodet shtatë segmentesh të cilët janë reciprokisht komplementar. I pari i referohet indikatorit me katodë të përbashkët, kurse i dyti ekranit me anodë të përbashkët.

Shif. dek.	Ekрани me katodë të përbashkët						
	a	b	c	d	e	f	g
0	1	1	1	1	1	1	0
1	0	1	1	0	0	0	0
2	1	1	0	1	1	0	1
3	1	1	1	1	0	0	1
4	0	1	1	0	0	1	1
5	1	0	1	1	0	1	1
6	1	0	1	1	1	1	1
7	1	1	1	0	0	0	0
8	1	1	1	1	1	1	1
9	1	1	1	1	0	1	1

a) Ekрани me katodë të përbashkët

Ekрани me anodë të përbashkët							Shif. dek.
a	b	c	d	e	f	g	
0	0	0	0	0	0	1	0
1	0	0	1	1	1	1	1
2	0	0	1	0	0	1	0
3	0	0	0	0	1	1	0
4	1	0	0	1	1	0	0
5	0	1	0	0	1	0	0
6	0	1	0	0	0	0	0
7	0	0	0	1	1	1	1
8	0	0	0	0	0	0	0
9	0	0	0	0	1	0	0

b) Ekрани me anodë të përbashkët

Tab. 1-5. Tabela e kodeve për ekranin shtatë segmentesh me dioda LED

### 1.8.2. KODET ALFANUMERIKE

Komunikimi mes njeriut dhe kompjuterit realizohet me ndihmën e monitorit (ekranit) ose me ndërmjetësimin e shtypësit. Gjatë kësaj është normale të përdoren simbole nga më të ndryshmet alfanumerike (tekstuale) të tilla si për shembull, shkronjat e vogla dhe të mëdha, pastaj shenjat e pikësimit, të dhëna numerike të caktuara, d.m.th. numrat të cilët nuk përdoren për shkak të ekzekutimit të operacioneve matematikore mbi to, siç janë për shembull për shembull numrat e telefonave ose numrat në adresa, disa shenja grafike të veçanta, etj. Duke pasur parasysh se bëhet fjalë për një numër të madh të simboleve, është imponuar nevoja për kode me fjalë koduese gjatësia e të cilëve është më e madhe se 4 bajt. Të gjitha shenjat e numëruara paraprakisht kodohen në kode të veçanta të cilët quhen kode alfanumerike.

Më shumë përdoret kodi alfanumerik i cili mban shenjën ASCII dhe lexohet ASKI. Shkurtesa vjen nga shprehja angleze *American Standard Code for Information Interchange* që do të thotë kodi amerikan standard për shkëmbim të informacioneve. Në fillim ky kod ishte standard në SHBA, dhe pastaj është miratuar edhe si standard ndërkombëtar me shenjën ISO-7. Tabela e kodit standard ASCII është shënuar me tab. 1-6. Nga tabela shihet se ky kod i përfshin simbolet e mëposhtme (ang. characters): disa simbole kontrolluese të veçanta, shifrat decimale, pastaj të gjitha shkronjat e vogla dhe të mëdha të alfabetit anglez, shenjat e pikësimit, disa shenja grafike të veçanta dhe në fund disa shenja matematikore. Kodi standard ASCII për kodim përdor 7 bajt që do të thotë se me të mundet të kodohen  $2^7 = 128$  shenja të ndryshme kodet e të cilave janë dhënë në tabelën ASCII, tab. 1-6.



Edhe pse fjalët koduese të kodit standard ASCII fillimisht kanë 7 bajt, për memorimin e tyre aplikohen fjalë memoruese me gjatësi prej 1 bajti, d.m.th. 8 bajt në të cilët biti i fundit në të majtë është i lirë, më saktë në procesin e de/kodimit merret se vlera e tij është zero.

Bitat $b_3b_2b_1b_0$	Bitat $b_6b_5b_4$							
	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	`	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	`	7	G	W	g	w
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[	k	{
1100	FF	FS	,	<	L	\	l	
1101	CR	GS	-	=	M	]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	_	o	DEL

Tab. 1-6. Tabela e kodit standard ASCII

Fjala koduese për çdo shenjë mund të fitohet nëse merret pasur tabela tab. 1-6 dhe nëse zbatohet metoda e formimit të fjalëve koduese të ilustruar në fig. 1-12.

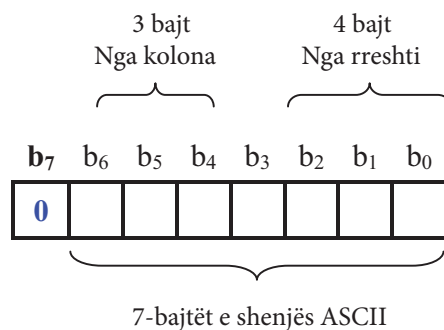


Fig. 1-12. Parimi i formimit të fjalëve koduese ASCII

Tabelën e paraqitur tab. 1-6 të kodit ASCII e përdor vetëm alfabeti latin i cili ka të bëjë me alfabetin anglez dhe nuk i përmban shkronjat e alfabetit cirilik, p.sh. Ч, ч, К, к, Ш, ш, Ж, ж, Ѓ, Ѓ, ose shenjat e alfabeteve latine të vendeve tjera, si për shembull Ä, ü, ö, Ł, ř, é....etj.

Për këtë arsye kjo tabelë është zgjeruar me bitin e tetë, me çka fitohen vende plotësuese për 128 simbolet e reja, ose gjithsejtë 256 shenja kur bëhet fjalë për kodin ASCII 8, i cili përdor të plotë 1 bajtin. Pasi që edhe këto shenja nuk janë të mjaftueshme për të gjitha shenjat e alfabeve të shteteve të ndryshme, formohen tabela të ndryshme nga njëri vend në tjetrin. Kështu, për shembull shenjat speciale të alfabetit maqedonas ndodhen në tabelën ASCII me shenjën 1211 për Windows (Cyrillic Code Page 1211 Alpfabet). Në këtë tabelë ndodhen gjithashtu edhe shkronjat e alfabetit Rus, Serb dhe Bullgar. Vendet e Evropës qendrore, mes të cilave bien Sllovenia, Kroacia, Çekia, Polonia, etj. e përdorin tabelën koduese Windows Code Page Latin 1210.

Nga e kaluara ekziston edhe një kod tjetër alfanumerik i cili sot ka zbatim të gjerë. Ky është kodi EBCDIC (ang. *Extended Binary Coded Decimal Interchange Code*), d.m.th. kodi decimal i zgjeruar i koduar në binar për shkëmbim, me gjatësi të fjalëve koduese prej 8 bajtëve i cili është paraqitur nga ana e kompanisë së njohur amerikane për prodhimin e kompjuterëve, IBM.

## 1.9. VLERAT EKSPLOCITE DHE IMPLICITE

Pasi që informacionet paraqiten në formë binare si vektorë binar, pra në formën e grupeve (vargjeve) të bajtëve me gjatësi të ndryshme, dhe të shkruar sipas parimeve të ndryshme: si ndonjë numër binar me ose pa shenjë, ose si ndonjë fjalë koduese sipas ndonjë kodi binar, futet termi i vetëm **fjala** (*word*), me të cilën shënohet cilido grup i bajtëve me një gjatësi të caktuar. Në lidhje me këtë që u tha do të fusim termet *vlera eksplicite dhe implicite e fjalës* (të dhënës). Bëhet fjalë për vlerat që janë të kuptueshme për njeriun, kurse fitohen me dekodimin e vektorit të dhënë binar. Pra, vlera eksplicite e fjalës paraqet numër të plotë decimal pozitiv më i madh ose i barabartë me 0, që fitohet me konvertimin e bajtëve të fjalës, nëse të gjithë bajtët trajtohen si të peshuar të shkruar sipas sistemit numerik binar natyror. Nga ana tjetër, vlera implicite e fjalës është ajo vlerë kur bajtët e fjalës dekodohen ose konvertohen sipas një kodi binar të caktuar ose sistemi binar.

Për të kuptuar më të lehtë këto dy terma do të shqyrtojmë dy shembuj. Do të supozojmë se në dy bajt në memorien e kompjuterit janë të ruajtur këto fjalë binare (vektorët): (a) 01010100 dhe (b) 11010100.

Shemb. 1. (a) 01010100.

Vlera eksplicite =  $64 + 16 + 4 = 84$ .

Vlera implicite:

- Sipas sistemit SM =  $+(64 + 16 + 4) = +84$ .
- Sipas sistemit DC =  $+(64 + 16 + 4) = +84$ .
- Sipas sistemit RC =  $+(64 + 16 + 4) = +84$ .
- Sipas kodit NBCD = 54.
- Sipas kodit Tepricë-3 = 21.
- Sipas kodit ASCII = T.

Shemb. 2 (b) 11010100.

Vlera eksplicite =  $128 + 64 + 16 + 4 = 212$

Vlera implicite:

- Sipas sistemit SM =  $-(64 + 16 + 4) = -84$ .
- Sipas sistemit DC =  $-(32 + 8 + 2 + 1) = -43$ .
- Sipas sistemit RC =  $-[(32 + 8 + 2 + 1) + 1] = -44$
- Sipas kodit NBCD =  $\text{Ⓜ} 4$
- Sipas kodit Tepricë-3 =  $\text{Ⓜ} 1$
- Sipas kodit ASCII =  $\text{Ⓜ}$

Në shembujt në ato vende ku paraqitet simboli “ $\text{Ⓜ}$ ” tregon se do të paraqitet gabim sepse nuk ekziston një fjalë koduese e tillë.

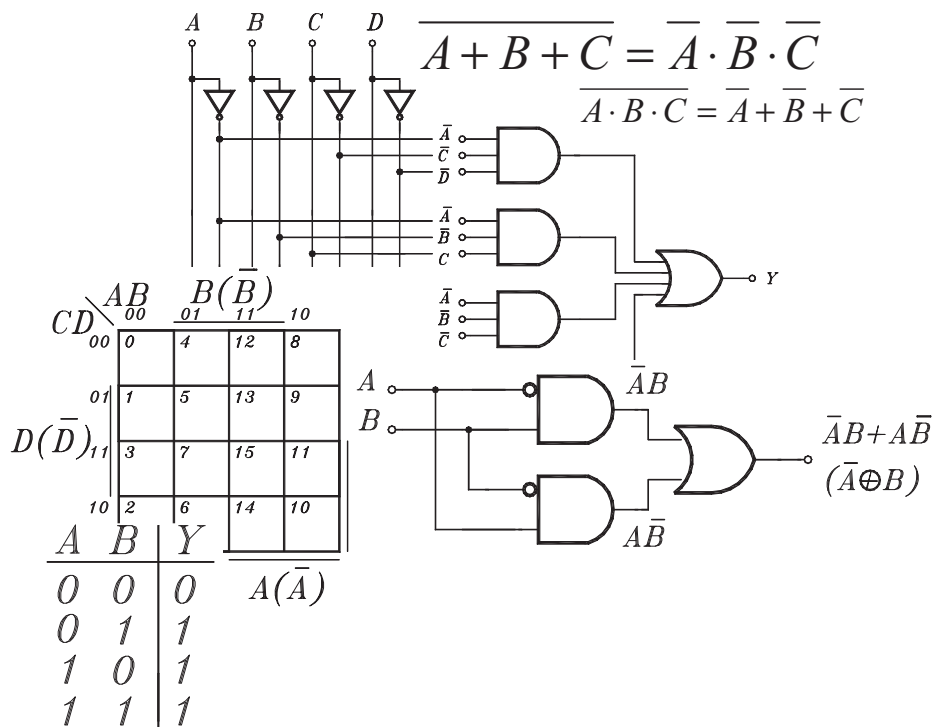
**PYETJE DHE DETYRA PËR PËRSËRITJE**

- 1-1. Në çka dallohen funksionet e vazhduara dhe diskrete?
- 1-2. Si është forma e sinjaleve digjitale?
- 1-3. Me çfarë sinjale punojnë a) pajisjet analoge, b) digjitale?
- 1-4. Numëroi dhe sqaroi përparësitë, gjegjësisht mangësitë, të mënyrës analoge dhe digjitale të punës.
- 1-5. Çka nënkuptohet me termin informacion?
- 1-6. Me çka paraqiten informacionet në nivel abstrakt dhe real ku “shtypen”?
- 1-7. Çfarë nënkuptohet me termin kodim? Çka është fjala koduese?
- 1-8. Cila është njësia bazë për matjen e sasive të informacionit dhe si definohet në kuadër të elektronikës digjitale?
- 1-9. Krahas bitit [B] në përpunimin digjital të informacioneve përdoren edhe njësiti vijuese më të mëdha: (a) Një bajt [B]; (b) Një kilobajt [KB]; (c) Një megabajt [MB], (d) Një Giga-bajt [GB]; (e) Një tera bajt [TB]. Caktoje gjatësinë e bajtit, dhe pastaj përgjigju sa bajt përmban kilobajti, megabajti, gigabajti dhe terabajti.
- 1-10. Çfarë nënkuptohet me termin të dhëna në kuptim më të gjerë?
- 1-11. Çfarë informacioni bartin a) instruksionet b) të dhënat në kuptimin e ngushtë të fjalës c) adresat?
- 1-12. Cilat janë elementet themelore ndërtuese të pajisjeve digjitale?
- 1-13. Cilat janë dy grupet e mëdha në të cilat ndahen pajisjet digjitale?
- 1-14. Çfarë është karakteristike për a) rrjetat kobinatorore b) rrjetat sekuenciale?
- 1-15. Mbledhësit binar janë rrjeta.....me të cilat kryhet.....
- 1-16. Matricat komutuese janë rrjeta..... elementet komutuese të të cilave.....
- 1-17. Koduesi bie në grupin e..... dhe qëllimi i tij është.....
- 1-18. Dekoduesi i përket grupit të... dhe qëllimi i tij është.....
- 1-19. Multiplekseri bie në grupin e..... dhe qëllimi i tij është.....
- 1-20. Demultiplekseri bie në grupin e..... dhe qëllimi i tij është.....
- 1-21. Strukturat logjike të programueshme janë rrjeta..... elementet komutuese të të cilave formojnë struktura..... në të cilat ekziston mundësia për.....
- 1-22. Bistabili paraqet....., sepse në të.....
- 1-23. Cilat janë elementet themelore të ndërtimit të regjistrave dhe numëruesve?
- 1-24. Cili është qëllimi themelor i a) regjistrave b) numëruesve?
- 1-25. Memoret janë komponente digjitale ose pajisje në.....
- 1-26. Memoria paraqet..... grup të.....
- 1-27. Vendndodhja e cilit do lokacioni memorues përcaktohet me.....
- 1-28. Çdo lokacion memorues ka gjatësinë..... dhe në të vendoset.....
- 1-29. Kapaciteti i memories është.....
- 1-30. Qarqet për konvertim analog-digjital kryejnë.....

- 1-31. Qarqet për konvertim digjital-analog kryejnë.....
- 1-32. Problemi i analizës së pajisjeve digjitale përfshin.....
- 1-33. Problemi i sintezës (projektimit) së pajisjeve digjitale përfshin.....
- 1-34. Sistemet numerike janë sistemet të.....
- 1-35. Çdo sistem numerik i peshuar ka..... e tij, e ajo është.....
- 1-36. Cila është baza dhe cilat janë shifrat e sistemeve numerike të mëposhtëm (a) Decimal; (b) heksadecimal; (c) oktal; (d) binar.
- 1-37. Le të jetë dhënë baza e sistemit numerik b dhe numri i shifrave n, që janë në dispozicion. Sa numra të ndryshëm N mund të shkruhen në të?
- 1-38. Në qoftë se bëhet fjalë për sistemin numerik (a) Decimal; (b) heksadecimal; (c) oktal; (d) binar, me çrast në dispozicion janë n=4 shifra, përgjigju (1) sa numra të ndryshëm mund të shkruhen? (2) Cili është numri më i vogël? (3) Cili është numri më i madh?
- 1-39. Si përcaktohet vlera e peshës së çdo shifre në numër?
- 1-40. Sipas cilës formulë llogaritet vlera e ndonjë numri X, i cili ka n numra të plotë dhe m vende racionale, i shkruar në cilindro sistem numerik? Në cilin sistem numerik është paraqitur numri i dhënë?
- 1-41. Përcakto (a) komplementin deri në nëntë; (b) komplementin deri në dhjetë, të numrave decimal të mëposhtëm (1) 7531; (2) 9862; (3) 41.
- 1-42. Përcakto vlerën, d.m.th. kryej konvertimin në sistemin numerik decimal, të secilit nga numrat e mëposhtëm (a)  $EE_{(16)}$ ; (b)  $F0_{(16)}$ ; (c)  $10_{(16)}$ ; (d)  $CDA_{(16)}$ ; (e)  $10_{(8)}$ ; (f)  $100_{(8)}$ ; (g)  $77_{(8)}$ ; (h)  $1000_{(2)}$ ; (i)  $1111_{(2)}$ ; (j)  $1011_{(2)}$ .
- 1-43. Kryej konvertimin e numrave decimal (a) 123; (b) 69; (c) 127; (d) 128; (e) 255, në sistemin numerik (1) binar; (2) heksadecimal; (3) oktal.
- 1-44. Kryen konvertimet e mëposhtme në mes të sistemeve numerike (a) nga heksadecimal dhe oktal  $14_{(16)}$  dhe  $57_{(8)}$  në binar; (b) nga binar  $1010111_{(2)}$  në heksadecimal dhe oktal; (c) nga heksadecimal  $24_{(16)}$  në oktal; (d) nga oktal  $346_{(8)}$  në heksadecimal.
- 1-45. Mblidh çiftet e mëposhtme të numrave binar (a) 1111 me 1011; (b) 1011 me 1011; (c) 10111011 me 11110111.
- 1-46. Shumëzoje numrin binar 1101 me numrin (a) 1110; (b) 1011; (c) 1101.
- 1-47. Kryej zbritjet e mëposhtme në sistemin e numërimit binar (a) nga 1110 zbrit 1011; (b) nga 10100000 zbrit 10000111; (c) nga 10100001 zbrit 10001111.
- 1-48. Pjesëto çiftet e mëposhtme të numrave binar (a) 1010 me 100; (b) 10110110 ne 1011; (c) 10011110 me 1100; (d) 10000011 me 1001.
- 1-49. Paraqit numrat decimal të mëposhtëm (a) +37; (b) 0; (c) -37; (d) - 41 dhe (e) - 99 si (1) numra të plotë me parashenjë (sistemi SM), (2) numra në simbolikën me komplement të vetëm (sistemi DC, 1's). Supozo se e dhëna rruhet si fjalë me gjatësi 1 bajt (8 bajt) nga të cilët biti i parë është për parashenjë.
- 1-50. Kryej konvertimin e (a) numrave decimal të mëposhtëm +128, + 15, - 1, - 7 dhe - 127 në simbolikën me komplement të dyfishtë (sistemi RC, 2's.); (b) numrave të dhënë në komplement të dyfishtë 01110011, 01011101, 11000101 dhe 10111101 konvertoj në numra decimal nëse të dhënat shkruhen në formë të bajtëve me nga një bit për parashenjë.

- 1-51. Kryej operacionet e mëposhtme në simbolizmin komplement-2's, dhe verifiko nëse rezultatet e fituara janë të sakta (a)  $14 + 23$ ; (b)  $9-6$ ; (c)  $8-1$ ; (ç)  $5-7$ ; (d)  $14 - 35$ ; (e)  $- 12 + 19$ ; (f)  $- 48 - 5$ . Supozo se të dhënat shkruhen në formë të bajtëve me një bit për parashenjë.
- 1-52. Çfarë nënkuptohet me termin kodim?
- 1-53. Çfarë paraqet alfabeti i kodit?
- 1-54. Cila është alfabeti i kodit për kodet binare? Cilat janë simbolet e tij?
- 1-55. Çka paraqet fjala koduese? Në çka paraqitet gjatësia e saj?
- 1-56. Çfarë është karakteristike për a) kodet uniforme b) kodet jouniforme?
- 1-57. Kodet redundante përmbajnë fjalë koduese të cilat...
- 1-58. Për çka përdoret tabela koduese? Përshkruaj pamjen e saj.
- 1-59. Në kodet e peshuara çdo bit i fjalës koduese...
- 1-60. Në kodet e njëpasnjëshëm është e rëndësishme...
- 1-61. Për kodet binare (BCD) karakteristike është se...
- 1-62. Shkruaj formën NBCD të numrave decimal (a) 18367; (b) 42509.
- 1-63. Cilat numra janë koduar me fjalët e mëposhtme NBCD a) 10000011; b) 10011100.
- 1-64. Kodo numrat decimal në vazhdim 132, 645 dhe 7890 në (a) kodin e Greyit; (b) kodin e Ajkenit; (c) kodin Tepricë-3; (d) kodin BCD 5421.
- 1-65. Sa simbole të ndryshme gjithsejtë mund të merren duke zbatuar kodin për ekranin shtatë segmentesh? Sa prej tyre përdoren?
- 1-66. Si do të jetë fjala koduese abcdefg për ekranin me dioda LED dhe (a) anode; (b) katodë të përbashkët, nëse në të duhet të shfaqet shifra (1) 7; (2) 4; (3) 9.
- 1-67. Çka shfaqet në ekranin LED me (a) anodë; b) katodë të përbashkët nëse fjala koduese abcdefg ka formën e mëposhtme (1) 1001111; (2) 1100011.
- 1-68. Çfarë është karakteristike për kodet alfanumerike?
- 1-69. Të dhënat (a) ZAbA; (b) UB40, (c) child, kodoi në kodin standard ASCII. Çdo fjalë koduese shkruaje edhe në simbolikën heksadecimale.
- 1-70. Janë dhënë fjalët koduese ASCII të mëposhtme (a) 66 73 84 79 71 61; (b) 83 71 79 80 74 69, në shënimin decimal. Cilat janë të dhënat e koduara?
- 1-71. Cila është diferenca mes kodeve (a) të peshuara dhe redundante; (b) uniforme dhe jouniforme; (c) redundante dhe joredundante. Kujt i takon (1) kodi 8421 (NBCD); (2) kodi ASCII; (3) kodi shtatë segmentesh?
- 1-72. Me termin fjalë shënohet...
- 1-73. Është dhënë e dhëna (a) 10101011; (b) 11001100; (c) 01010001; (d) 0011001. Përcakto (1) vlerën e tij eksplicite; (2) vlerën implicite, nëse çdo e dhënë shqyrtohet individualisht si (1) SM; (2) DC; (3) RC; (4) numër 8421 NBCD; (5) e dhënë e shkruar në kodin ASCII.





# 2.

## ALGJEBRA E BULLIT

Pas studimit të kësaj tërësie tematike

- do të njihni aksiomat, ligjet dhe teoremat e algjebërës së Bullit;
- do të mund t'i paraqitni funksionet komutuese në formë algjebrike, tabelore dhe grafike;
- do të zgjidhni detyra për kalimin nga njëra formë në tjetrën e funksioneve komutuese;
- do të zgjidhni detyra nga minimizimi i funksioneve komutuese me katër variabla nëpërmjet rrugës analitike dhe me metodën e diagrameve të Karnoit;
- do të njihni simbolet e qarqeve logjike standarde, do ti dalloni sipas funksionit që ata e kryejnë dhe do ti aplikoni në diagrame logjike;
- do të zgjidhni detyra më të thjeshta nga analiza dhe sinteza e rrjetave logjike;
- do të jeni të aftë të paraqitni rrjeta komutuese më të thjeshta në dy nivele.





## 2.1. HYRJE

Paraqitja binare e numrave vështirë mund të imagjinohet si pjesë e të shprehurit të njeriut sepse ne jemi mësuar të mendojmë në mënyrë decimale. Megjithatë, pjesët përbërëse elementare të pajisjeve digjitale janë qarqe elektronike të cilat karakterizohen vetëm me dy gjendje, kështu që për ta “gjuhë natyrore” është shënimi binar (simbolizimi). Pikërisht për këtë në teknikën digjitale zbatohet sistemi numerike binar dhe algjebra përkatëse me numra binar.

*Algjebra e Bullit* rrënjët e saj i ka nga mesi i shekullit të XIX-të kur u paraqit si disiplinë e re matematikore. Themeluesi i saj është matematikani anglez Xhorxh Bull (George Boole) sipas të cilit edhe e mori emrin. Pasi që kjo algjebër bazohet në ligjet e mendimit dhe arsyetimit formal-logjik, për të përdoret edhe algjebra logjike. Këto ligje bazohen në thëniet të cilat mundet të jenë vetëm të vërteta ose të pavërteta, d.m.th. marrin vetëm dy vlera, kurse këto i pari i shkroi filozofi i madh grek Aristoteli. Xhorxh Bulli propozoi që ligjet e konkludimit formal-logjik të shkruhen me relacione dhe operacione algjebrike. Pikërisht me këtë u mundësua që procesi i mendimit dhe konkludimit formal-logjik thjesht në mënyrë sasiore të paraqitet dhe teknikisht të realizohet dhe automatizohet me zbatimin e komponentëve të cilat kanë vetëm dy gjendje. Pasi që kështu sillen elementet komutuese dhe qarqet logjike, kjo algjebër quhet edhe algjebra e komutimit.

## 2.2. AKSIOMAT DHE OPERACIONET LOGJIKE

**Algjebra e Bullit** është një sistem matematikor deduktiv i cili definohet në grupin binar  $B$  i cili përmban vetëm dy elemente të ndryshme. Për ta në literaturë mund të hasen simbole të ndryshme, por ne do të përdorim simbolet “1” (njëshi logjik) dhe “0” (zero logjike), kështu që  $B = \{1, 0\}$ . Sipas kësaj të gjitha konstantat dhe ndryshoret në algjebërën e Bullit mund të kenë vetëm njërën nga vlerat 1 ose 0, kështu që, për këtë arsye ato quhen *ndryshore logjike ose komutuese*. Është e zakonshme që variablat e varura të shënohen me shkronjat e mëdha të alfabetit anglez edhe atë:  $A, B, C, D, E, \dots$  ose  $X_0, X_1, X_2, X_3, \dots$ , ndërsa variablat e varura, d.m.th. funksionet të cilat tani quhen *logjike, ndërprerëse ose funksione komutuese*, të shënohen me shkronjat  $Y, Y_0, Y_1, Y_2$ , ose  $F, F_1, F_2$ .

Në grupin  $B$  definohen dy operacione binare interne “+” dhe “•”, të cilët i kënaqin tre aksiomat në vazhdim, të njohura si aksioma të Hantingtonit (Huntington):

**A.1.** Operacionet interne binare janë komutativ dhe shpërndarës njëri ndaj tjetrit, d.m.th. për cilën do ndryshore  $A, B, C$  nga  $\{B\}$  vlen:

$$A + B = B + A, A \cdot B = B \cdot A$$

$$A(B + C) = (AB) + (AC), A + (BC) = (A + B)(A + C)$$

**A.2.** Operacionet binare interne posedojnë elemente të ndryshme neutrale 1 dhe 0, kështu që për çdo ndryshore logjike  $A$  ekziston element 0 për të cilin vlen  $A + 0 = A$ , dhe ekziston elementi 1 për të cilin vlen  $A \cdot 1 = A$ .

**A.3.** Për çdo ndryshore logjike  $A$  ekziston ndryshore unike inverse  $\bar{A}$  kështu që vlen  $A + \bar{A} = 1$ ,  $A \cdot \bar{A} = 0$ .

Një veti e rëndësishme e cila rrjedh drejtpërdrejtë nga aksiomat e përmendura është parimi i dualizmit (simetrisë). Kjo do të thotë se të gjitha aksiomat janë dhëna në çifte, edhe atë veçantë për operacionin „+“ dhe veçantë për operacionin „·“. Sipas këtij parimi mund të bëhet shkëmbimi reciprok mes operacionit „+“ me operacionin „·“ dhe i elementeve 1 me 0, kështu që duke u nisur nga aksiomat për operacionin „+“ fitohen aksioma të dyfishta për operacionin „·“, dhe anasjelltas.

Në algjibrën e Bullit ekzistojnë tre operacione bazë (elementare): dy operacione të cilat operojnë me dy ose më tepër madhësi: mbledhja logjike (+) dhe shumëzimi logjik (·) dhe një operacion unar i cili operon me një madhësi: mohimi logjik ( $\bar{\phantom{x}}$ ).

Mbledhja logjike quhet edhe operacioni **OSE** (ang. OR) dhe disjunksion logjik, kurse operatori i saj krahas shenjës „+“, mund të jetë edhe „ $\cup$ “. Shumëzimi logjik quhet edhe operacioni **EDHE** (ang. AND), ose konjuksion logjik, kurse operatori i saj krahas shenjës „·“ mund të jetë edhe „ $\cap$ “, ose „&“. Zakonisht ky operator anashkalohet gjatë shkrimit të shprehjeve logjike. Mohimi logjik quhet edhe operacioni **JO** (ang. NOT), ose **KOMPLEMENTIM**, kurse krahas shenjës „ $\bar{\phantom{x}}$ “ shënohet edhe me „é“ ose „ $\sim$ “.

Operacionet themelore logjike definoohen në mënyrën e treguar në tabelat tab. 2-1, tab. 2-2 dhe tab. 2-3.

OSE (+)
$0 + 0 = 0$
$0 + 1 = 1$
$1 + 0 = 1$
$1 + 1 = 1$

Tab. 2-1. OSE.

EDHE (·)
$0 \cdot 0 = 0$
$0 \cdot 1 = 0$
$1 \cdot 0 = 0$
$1 \cdot 1 = 1$

Tab. 2-2. EDHE.

JO ( $\bar{\phantom{x}}$ )
$\bar{0} = 1$
$\bar{1} = 0$

Tab. 2-3. JO.

Operacionet logjike themelore

Nga tabelat shihet se për operacionin OSE (mbledhja logjike) element neutral është 0, ndërsa për operacionin EDHE (shumëzimi logjik) është 1, kështu që mund të përfundohet sa vijon:

1. Nëse mblidhen dy madhësi, rezultati do të jetë 0 nëse njëkohësisht të dy madhësitë janë në vlerën 0, përndryshe fitohet 1, d.m.th. të paktën një 1 jep 1;
2. Nëse shumëzohen dy madhësi, rezultati do të jetë 1, vetëm nëse të dy madhësitë janë në vlerën 1, përndryshe fitohet 0, d.m.th. të paktën një 0 jep 0;
3. Nëse vlera e cilës do madhësi nuk është 0, atëherë ajo është 1, dhe anasjelltas, nëse vlera e madhësisë nuk është 1, atëherë ajo është 0.

Nga operacionet e përmendura prioritet më të lartë të ekzekutimit ka komplementimi (operacioni JO, mohimi logjik), pastaj shumëzimi logjik (operacioni EDHE), dhe në fund është mbledhja logjike (operacioni OSE). Renditja e ekzekutimit të operacioneve mund të ndryshohet duke përdorur kllapat.

Me kombinimin e operacioneve logjike bazë mund të kryhen operacione tjera, pak më komplekse: **JOEDHE** (ang. NAND), e cila fitohet me komplementimin e shumëzimit (EDHE, dhe pastaj JO) dhe **JOOSE** (ang. NOR) e cila fitohet me komplementimin e mbledhjes (OSE, dhe pastaj JO). Pastaj, operacionet: **ekskluzivisht OSE**, d.m.th. **OSE ekskluzive**, **EKSOSE** d.m.th. **XOSE** (ang. XOR) i cili shënohet me „ $\hat{\phantom{x}}$ “, dhe **EKSJOOSE** d.m.th. **XJOOSE** (ang. XNOR) e cila fitohet me komplement të XOSE (XOSE, dhe pastaj JO).

Të gjitha operacionet e definuara më parë janë paraqitur në tabelat tab. 2-4, tab. 2-5, tab. 2-6 dhe tab.2-7.

NOR ( $\bar{+}$ )
$\overline{0+0} = 1$
$\overline{0+1} = 0$
$\overline{1+0} = 0$
$\overline{1+1} = 0$

Tab. 2-4. NOR

NAND ( $\bar{\cdot}$ )
$\overline{0 \cdot 0} = 1$
$\overline{0 \cdot 1} = 1$
$\overline{1 \cdot 0} = 1$
$\overline{1 \cdot 1} = 0$

Tab. 2-5. NAND

XOR ( $\oplus$ )
$0 \oplus 0 = 0$
$0 \oplus 1 = 1$
$1 \oplus 0 = 1$
$1 \oplus 1 = 0$

Tab. 2-6. XOR

XNOR ( $\bar{\oplus}$ )
$\overline{0 \oplus 0} = 1$
$\overline{0 \oplus 1} = 0$
$\overline{1 \oplus 0} = 0$
$\overline{1 \oplus 1} = 1$

Tab. 2-7. XNOR

Operacionet logjike të realizuara

Nga definicionet mund të përfundohet se:

1. Rezultati nga NOR do të jetë 1 vetëm nëse të dy madhësitë janë 0, për ndryshe fitohet 0,
2. Rezultati nga NAND do të jetë 0 vetëm nëse të dy madhësitë janë 1, për ndryshe fitohet 1;
3. Rezultati nga XOR është 0 gjithmonë kur madhësitë janë me vlerë të njëjtë, d.m.th. dy 0 japin rezultat 0, por edhe dy 1-sha japin 0. Nëse madhësitë kanë vlera të ndryshme, atëherë fitohet 1;
4. Rezultati nga XNOR do të jetë i kundërt me raport me XOR. Ky operacion në fakt i krahason vlerat e madhësive. Domethënë, nëse të dy madhësitë janë të njëjta, atëherë rezultati është 1, por nëse janë të ndryshëm fitohet 0.

### 2.3. TEOREMA DHE LIGJE

Nga aksiomat E Huntingtonit mund të nxirren teorema të ndryshme në algjibrën e Bullit të cilat kanë zbatimin e tyre përkatës. Ne do të përqendrohemi vetëm në ato teorema të cilat i përfshijnë operacionet EDHE, OR dhe JO. Disa nga këto teorema i shprehin ligjet e algjibrës së Bullit, kurse të gjithë së bashku përdoren si rregulla gjatë zgjidhjes dhe thjeshtimit të ekuacioneve logjike dhe shprehjeve logjike. Teoremat janë dhënë në çifte simetrik duke zbatuar parimin e dualizmit. Të gjitha ndryshoret që përdoren në to janë variabla logjike, që do të thotë se vlerat e tyre mund të jenë vetëm 0 ose 1. Nga këtu rrjedh se nëse cila do variabël A ka vlerën 1, d.m.th. nëse plotësohet  $A = 1$ , atëherë  $\bar{A} = 0$ , dhe anasjelltas: nëse  $A=0$ , atëherë  $\bar{A} = 1$ .

Së pari do të përmendim ato teorema të cilat përfshijnë vetëm një variabël.

Këto janë:

$$\overline{\bar{A}} = A \tag{t. 2-1}$$

$$A + 0 = A \quad A \cdot 1 = A \tag{t. 2-2}$$

$$A + 1 = 1 \quad A \cdot 0 = 0 \tag{t. 2-3}$$

$$A + A = A \quad A \cdot A = A \tag{t. 2-4}$$

$$\bar{A} + \bar{A} = \bar{A} \quad \bar{A} \cdot \bar{A} = \bar{A} \tag{t. 2-5}$$

$$A + \bar{A} = 1 \quad A \cdot \bar{A} = 0 \tag{t. 2-6}$$

Teoremat me të cilat shprehen ligji i shoqërimit, ndërrimit dhe shpërndarjes janë dhënë njëri pas tjetrit më poshtë:

$$A + (B + C) = (A + B) + C \quad A \cdot (B \cdot C) = (A \cdot B) \cdot C \quad (\text{t. 2-7})$$

$$A + B = B + A \quad A \cdot B = B \cdot A \quad (\text{t. 2-8})$$

$$A (B + C) = A B + A C \quad A + B \cdot C = (A + B) \cdot (A + C) \quad (\text{t. 2-9})$$

Verifikimi i teoremave bazohet në tre aksiomat, megjithatë për ne nuk është e domosdoshme, kështu që do të verifikojmë sa për ilustrim vetëm njëren prej tyre. Pra, ekuacionet me të cilat tregohen ligji i shoqërimit dhe ndërrimit, si edhe ekuacioni i parë me të cilin shprehet ligji i shpërndarjes shumë lehtë në mënyrë intuitive i kuptojmë sepse ata janë shumë të ngjashëm me të njëjtit këto ligje që vlejné për algjebren e zakonshme. Megjithatë, ekuacioni i dytë për ligjin e shpërndarjes duket pak i çuditshëm, dhe disi nuk përshtatet në të kuptuarit tonë. Pikërisht për këtë atë edhe do ta verifikojmë, edhe atë në dy mënyra.

(1) Provën e parë do ta nxjerrim në mënyrë analitike (algjebrike) duke zbatuar aksiomat dhe teoremat e përmendura më parë, me çka do të nisemi nga pjesa e djathtë e ekuacionit dhe do të fitojmë pjesën e majtë të tij:

$$\begin{aligned} (A + B)(A + C) &= AA + AC + AB + BC = A + AC + AB + BC = A + AB + AC + BC = \\ &= A(1 + B) + AC + BC = A + AC + BC = A(1 + C) + BC = A + BC \end{aligned}$$

(2) Prova e dytë do të jetë duke zbatuar *metodën e induksionit të përsosur*. Sipas kësaj metode teorema vërtetohet ashtu që nëse ana e majtë e ekuacionit ka vlera identike me shprehjen e anës së djathtë për të gjitha kombinimet e vlerave që mund të marrin ndryshoret. Pasi që në rastin konkret figurojnë tre ndryshore, rrjedh se do të paraqiten gjithsejtë  $2^3 = 8$  kombinime të mundshme. Për secilin prej tyre do të llogarisim vlerën e shprehjes logjike e cila ndodhet në anën e majtë nga shenja e barazisë:  $(A + B)(A + C)$ , dhe vlerën e shprehjes e cila ndodhet në anën e djathtë:  $(A + BC)$ , kurse rezultatet e fituara do ti regjistrojmë në tabelë. Nëse për çdo kombinim të ndryshoreve fitohet i njëjti rezultat, kjo do të thotë se teorema është vërtetuar. Nga tabela tab. 2-8 vërehet se shprehja  $(A + B)(A + C)$  ka të njëjtën vlerë si edhe shprehja  $(A + BC)$  për cilin do kombinim të vlerave që i marrin ndryshoret A, B dhe C kështu që verifikimi është i përfunduar.

A	B	C	$(A+B) \cdot (A+C)$	$(A+B \cdot C)$
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	1
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

Tab. 2-8. Një metodë e induksionit të përsosur

Në algjebërën e Bullit vend jashtëzakonisht të rëndësishëm zënë edhe ligjet dhe teoremat e De Morganit. Ato mundet të shkruhen në format e mëposhtme:

$$\overline{A+B+C+\dots} = \bar{A} \cdot \bar{B} \cdot \bar{C} \dots, \quad \overline{A \cdot B \cdot C \dots} = \bar{A} + \bar{B} + \bar{C} + \dots \quad (\text{t. 2-10})$$

Nga shprehjet e paraqitura mund të konkludohet se:

1. komplementi i shumës logjike të më tepër ndryshoreve mund të zëvendësohet me shumëzimin logjik të komplementeve të secilës ndryshore në veçanti, dhe

2. komplementi i shumëzimit logjik të më tepër ndryshoreve mund të zëvendësohet me shumën logjike të komplementeve të secilës ndryshore në veçanti.

Përveç teoremave të mësipërme, të rëndësishme janë edhe këto:

$$A + AB = A, \quad A(A+B) = A \quad (\text{t. 2-11})$$

$$A + \bar{A}B = A + B, \quad A(\bar{A} + B) = AB \quad (\text{t. 2-12})$$

$$AB + \bar{A}B = A, \quad (A+B)(A+\bar{B}) = A \quad (\text{t. 2-13})$$

$$AB + \bar{A}C = (A+C)(\bar{A}B), \quad (A+B)(\bar{A}+C) = AC + \bar{A}B \quad (\text{t. 2-14})$$

$$AB + \bar{A}C + BC = AB + \bar{A}C, \quad (A+B)(\bar{A}+C)(B+C) = (A+B)(\bar{A}+C) \quad (\text{t. 2-15})$$

$$AB + BC + \bar{B}C = AB + C, \quad (A+B)(B+C)(\bar{B}+C) = (A+B)C \quad (\text{t. 2-16})$$

Teoremat (t. 2-11), (t. 2-12) dhe (t. 2-13) janë të njohura edhe si *teorema të absorbimit*.

Në fund do të theksojmë edhe teoremën për zhvillimin (*ekspansionin*):

$$Y(A, B, C, \dots) = [A \cdot Y(1, B, C, \dots)] + [\bar{A} \cdot Y(0, B, C, \dots)] \quad (\text{t. 2-17})$$

Gjatë thjeshtimit dhe zgjidhjes së shprehjeve logjike më komplekse përdoren të gjitha aksiomat e përmendura, ligjet dhe teoremat. Të shohim disa shembuj:

$$\text{Sh. 1. } ABC + ABC\bar{C} + A\bar{B}C = A(BC + BC\bar{C} + \bar{B}C) = A[B(C + \bar{C}) + \bar{B}C] = A(B + \bar{B}C) = A(B + C) = AB + AC$$

$$\text{Sh. 2. } (A+B)(A+\bar{B})(\bar{A}+C) = (AA + A\bar{B} + AB + B\bar{B})(\bar{A}+C) = (A + A\bar{B} + AB)(\bar{A}+C) = [A(1+B) + A\bar{B}](\bar{A}+C) = (A + A\bar{B})(\bar{A}+C) = A(1+\bar{B})(\bar{A}+C) = AC$$

$$\text{Sh. 3. } Y(A, B, C) = (A+B)[A(B+C) + AB + AC] = A(1+B)[1(B+C) + 1B + 1C] + A(0+B)[0(B+C) + 0B + 0C] = A(B+C + B+C) + AB(0+0+0) = A(B+C)$$

## 2.4. FUNKSIONET KOMUTUESE DHE PARAQITJA E TYRE

Çdo ndryshore logjike vlera e të cilës varet nga vlerat e variablave logjike të tjera paraqet funksion logjik (komutues). Funksionet komutuese paraqiten në tre mënyra: tabelore duke përdorur të ashtuquajturat **tabela kombinimesh (tabela të vërtetësisë)**, pastaj analitike (algjebrike) me ndihmën e ekuacioneve logjike dhe në mënyrë grafike duke përdorur **simbolet logjike** (bllokskema të standardizuara). Në vazhdim do të përpunohet paraqitja tabelore dhe analitike e funksioneve. Gjithashtu edhe paraqitjes grafike do t'i kushtohet vëmendje dhe hapësirë e veçantë në tekstin e mëtejshëm, sepse ajo ka rëndësi të madhe për shkak se çon drejt paraqitjes skematike të funksioneve komutuese.

### 2.1.1. PARAQITJA TABELARE

Gjatë paraqitjes tabelore (në formë table) së pari vizatohet tabela kombinuëse ose tabela e vërtetësisë në të cilën shkruhen emrat e të gjitha ndryshoreve të pavarura në pjesën e majtë, dhe emri i funksionit, ose funksionet nëse janë më shumë, në pjesën e djathtë të tabelës. Kështu fitohen aq shtylla sa ka gjithsej ndryshore të pavarura dhe të varura. Pastaj në rreshta shkruhen të gjitha kombinimet e mundshme të vlerave që mund ti marrin ndryshoret e pavarura, dhe në fund për çdo kombinim futet vlera e funksionit në shtyllën përkatëse.

Në qoftë se supozohet se është dhënë funksioni i cili varet nga  $n$  ndryshore, atëherë në tabelën e kombinacioneve do të ketë  $n$  shtylla për variablat e pavarura dhe një shtyllë për funksionin. Pasi që ekzistojnë gjithsejtë  $N = 2^n$  kombinime të mundshme hyrëse, është e qartë se në tabelën e vërtetësisë do të paraqiten gjithsejtë  $N = 2^n$  rreshta. Çdo rresht mund të shënohet në formë decimale me indeks të përkatëse " $i$ ", edhe atë ashtu që rreshtit të parë i shoqërohet indeksi 0, kurse rreshtit të fundit indeksi  $(N-1)$ , d.m.th.  $(2^n-1)$ . Tabelat kombinuëse të cilit do funksioni të ndryshoreve 2, 3 dhe 4, janë shënuar si tab. 2-9, tab. 2-10 dhe tab. 2-11, respektivisht.

$i$	$AB$	$Y$
0	00	
1	01	
2	10	
3	11	

Tab. 2-9. Funksioni i dy variablave

$i$	$ABC$	$Y$
0	000	
1	001	
2	010	
3	011	
4	100	
5	101	
6	110	
7	111	

Tab. 2-10. Funksioni i tre variablave

$i$	$ABCD$	$Y$
0	0000	
1	0001	
2	0010	
3	0011	
4	0100	
5	0101	
6	0110	
7	0111	
8	1000	
9	1001	
10	1010	
11	1011	
12	1100	
13	1101	
14	1110	
15	1111	

Tab. 2-11. Funksioni i katër variablave

Tabelat kombinuëse të funksioneve logjike

Numri i përgjithshëm i funksioneve  $N_F$  që mund të rrjedhin nëse në dispozicion janë  $n$  ndryshore të pavarura është:

$$N_F = 2^{2^n} \quad (2-18)$$



## 2.4.2. PARAQITJA ANALITIKE

Shkrimi në formë analitike është i njohur nga algjebra konvencionale. Ngjashëm si atje, edhe në algjebren e Bullit formohet ekuacion i caktuar i cili quhet ekuacion **logjik**, **i bullit** ose **komutues**. Pra, në anën e majtë të shenjës së barazimit “=” vendoset funksioni (ndryshorja e varur), kurse në anën e djathtë ndryshoret e pavarura të lidhura me shenjat e operacioneve logjike. Në përgjithësi, çdo funksion komutues mund të shkruhet në forma të ndryshme, kështu që ndonjëherë fitohet formë më e thjeshtë, kurse ndonjë herë më e ndërlikuar. Ne do njihemi me format nominale (standarde, kanonike) për shkrimin e funksioneve logjike. Këto janë forma të tilla, strukturat e të cilave janë përshkruar saktësisht dhe quhen **forma normale (FN)**. Bëhet fjalë për paraqitjen analitike të funksioneve në **formën normale disjunktive (FND)** dhe **formën normale konjunktive (FNK)**.

FND e tregon funksionin në formën e shumës, d.m.th. shumën ( $\Sigma$ ) e produktit ( $\Pi$ ) të ndryshoreve të pavarura ( $\Sigma\Pi$ ). Produkt parcial (i pjesshëm) quhet **minterm** ( $m$ ) (produkt elementar, konjunksion i plotë ose i tërësishëm), nëse në të janë përfshirë të gjitha ndryshoret e pavarura, pavarësisht nga ajo nëse ato paraqiten në formë direkte ose komplementare. Nëse të gjitha produktet e përfshira në shumën e FND janë minterma, atëherë bëhet fjalë për **FND të përkryer** ( $\Sigma m$ ) (**FNDP**). FNK, nga ana tjetër, e tregon funksionin si produkt ( $\Pi$ ) të shumëve, d.m.th. shumë ( $s$ ) të ndryshoreve të pavarura ( $\Pi s$ ). Shuma parciale quhet **maksterm** ( $M$ ) (shumë elementare, disjunksion i plotë ose i tërësishëm) nëse ajo paraqet shumë të të gjitha ndryshoreve të pavarura, me çka ato mundet të paraqiten në formë direkte ose komplementare. Kur të gjitha shumëmat që përfshihen në produktin e FNK, atëherë fitohet **FNK e përkryer** ( $\Pi M$ ) (**FNKP**).

Për sqarim, do të shqyrtojmë disa shembuj të funksioneve që varen nga tre ose katër ndryshore:  $Y = Y(A, B, C)$ ,  $Z = Z(D, G, H)$ ,  $F = F(X_1, X_2, X_3, X_4)$ . Te FND anëtarët e poshtë theksuar janë minterma ( $m$ ), kurse tek FNK maksterma ( $M$ ).

$$\begin{array}{ll} \text{FNDP} & Y = \underline{ABC} + \overline{ABC} + \overline{A}BC \\ \text{FNK} & Y = (A + \overline{B})(\overline{A} + \overline{B})(\overline{A} + C) \\ \text{FNK} & Z = (\overline{D} + \overline{G} + H)(G + \overline{H}) \\ \text{FNDP} & Y = \underline{ABC} + \overline{ABC} + \overline{A}BC + \overline{B}C \\ \text{FNKP} & Y = (A + \overline{B} + C)(\overline{A} + \overline{B} + \overline{C}) \\ \text{FND} & Z = \underline{DGH} + \underline{D\overline{G}H} + \underline{GH} + \underline{\overline{D}} \\ \text{FNDP} & X_1 X_2 \overline{X_3} \overline{X_4} + \overline{X_1} X_2 X_3 X_4 + \overline{X_1} \overline{X_2} X_3 \overline{X_4} \\ \text{FNKP} & (X_1 + \overline{X_2} + X_3 + \overline{X_4})(\overline{X_1} + \overline{X_2} + \overline{X_3} + X_4) \end{array}$$

*Format normale realizohen shumë shpejtë dhe thjeshtë, por shkakun më të rëndësishëm që pikërisht ato do të aplikojmë është fakti se me ato funksioni fitohet në dy nivele. Pra, tek FND së pari ndryshoret shumëzohen në mënyrë logjike, dhe pastaj të gjitha rezultatet mblidhen (AND-OR). Tek FNK është e kundërta: në nivelin e parë ndryshoret mblidhen në mënyrë logjike, ndërsa në nivelin e dytë rezultatet shumëzohen në mënyrë logjike (OR-AND). Siç do të shohim më vonë, kjo është një veti shumë e rëndësishme.*

Megjithatë, për format normale duhet të dimë edhe atë se ato në rastin e përgjithshëm janë *forma redundante*, d.m.th. forma të cilat nuk e prezantojnë funksionin logjik në formën më të shkurtër dhe më të thjeshtë sepse ato përmbajnë numër më të madh të anëtarëve nga numri minimal i nevojshëm me të cilët definohet funksioni i njëjtë. Format normale me numër më të vogël të anëtarëve (shuma, gjegjësisht produkte), dhe njëkohësisht secili nga këto anëtarë të përfshijë më pak ndryshore, definohen si forma normale minimale: **FNDM** dhe **FNKM**. Këto forma duhet të paraqesin funksionin logjik në formë më të shkurtër dhe më të thjeshtë.

### 2.4.2.1. FUNKSIONET PLOTËSISHT TË PËRCAKTUARA

FNDP dhe FNKP zakonisht shënohen në një formë analitike më të thjeshtë me simbolikë decimale nëpërmjet të ashtuquajturit grup të indekseve. Pra, në vend të anëtarëve elementar (produkteve, gjegjësisht shumëve) përdoren shenjat për minterm: “m”, respektivisht maksterm “M”, kurse krahas tyre shkruhet indeksi përkatës  $i_{ij}$ , gjegjësisht  $i_{ok}$ . Indeksi përveç mintermit i korrespondon edhe numrit rendor të këtyre rreshtave për të cilët vlera e funksionit është 0, kështu që gjithmonë do të vlejë  $j+k=N$ , ku  $N = 2^n$ , që do të thotë se të dy indekset bien në brezin prej 0 deri në  $N-1$ :  $[0,1,2,\dots, 2^n-1]$ . Sipas kësaj FNDP e funksionit shënohet si shumë e mintermave:  $Y = m_{i_{11}} + m_{i_{12}} + m_{i_{1j}}$ , ndërkohë që FNKP e funksionit shënohet si produkt i makstermave:  $Y = M_{i_{01}} M_{i_{02}} \dots M_{i_{0k}}$ . Zakonisht përdoret prezantimi i shkurtër nëpërmjet indekseve në mënyrën si më poshtë. Për FNDP do të kemi  $Y = \sum m(i_{11}, i_{12}, \dots, i_{1j})$  ose  $f^{(1)} = (i_{11}, i_{12}, \dots, i_{1j})$  ndërsa për FNKP do të fitohet  $Y = \prod M(i_{01}, i_{02}, \dots, i_{0k})$  ose  $f^{(0)} = (i_{01}, i_{02}, \dots, i_{0k})$ . Ata indekse që nuk paraqiten në FNDP do të figurojnë në FNKP dhe anasjelltas, sepse nëse funksioni nuk ka vlerën 1, atëherë ai ka vlerën 0.

Tabelat e kombinimit për cilin do funksion me tre ndryshore është dhënë si tab. 2-12, me çka në kolona të veçanta janë shënuar të gjithë mintermat, gjegjësisht makstermat.

i	ABC	Y	$m_i$	Mintermat	$M_i$	Makstermat
0	000		$m_0$	$\bar{A} \cdot \bar{B} \cdot \bar{C}$	$M_0$	$A + B + C$
1	001		$m_1$	$\bar{A} \cdot \bar{B} \cdot C$	$M_1$	$A + B + \bar{C}$
2	010		$m_2$	$\bar{A} \cdot B \cdot \bar{C}$	$M_2$	$A + \bar{B} + C$
3	011		$m_3$	$\bar{A} \cdot B \cdot C$	$M_3$	$A + \bar{B} + \bar{C}$
4	100		$m_4$	$A \cdot \bar{B} \cdot \bar{C}$	$M_4$	$\bar{A} + B + C$
5	101		$m_5$	$A \cdot \bar{B} \cdot C$	$M_5$	$\bar{A} + B + \bar{C}$
6	110		$m_6$	$A \cdot B \cdot \bar{C}$	$M_6$	$\bar{A} + \bar{B} + C$
7	111		$m_7$	$A \cdot B \cdot C$	$M_7$	$\bar{A} + \bar{B} + \bar{C}$

Tab. 2-12. Mintermat dhe makstermat e një funksioni me tre variabla

Nga tabela shihet se çdo maksterm paraqet vlerë komplementare të mintermit përkatës, dhe anasjelltas, d.m.th. për çdo  $i = (0, 1, 2, \dots, 2^n-1)$  vlen:

$$M_i = \overline{m_i} \quad (2-19)$$

Me tabelën kombinuese në vazhdim, e cila është e shënuar si tab. 2-13 janë caktuar tre funksione të ndryshme që varen nga tre ndryshore të njëjta A, B, dhe C. Ato janë funksionet:  $Y=Y(A,B,C)$ ,  $Z=Z(A,B,C)$ ,  $W=W(A,B,C)$  për të cilët janë përmendur forma normale të ndryshme për disa nga funksionet e dhëna të cilat ata i përshkruajnë nëpërmjet grupit të indekseve.

$i$	$ABC$	$Y$	$Z$	$W$
0	000	1	0	1
1	001	0	0	1
2	010	1	0	0
3	011	0	0	1
4	100	0	1	0
5	101	1	1	0
6	110	0	0	1
7	111	1	1	1

Tab. 2-13. Tabelat e kombinimeve të funksioneve Y, Z dhe W me tre ndryshore

$$\text{FNKP: } Y = \prod M(1,3,4,6) = (A + B + \bar{C})(A + \bar{B} + \bar{C})(\bar{A} + B + C)(\bar{A} + \bar{B} + C)$$

$$\text{FNDP: } Y = \sum m(0,2,5,7) = (\bar{A}\bar{B}\bar{C})(\bar{A}\bar{B}C) + (\bar{A}B\bar{C}) + (ABC)$$

$$\text{FNDP: } W = \sum m(0,1,3,6,7) = (\bar{A}\bar{B}\bar{C}) + (\bar{A}\bar{B}C) + (\bar{A}B\bar{C}) + (A\bar{B}\bar{C}) + (ABC)$$

$$\text{FNKP: } Z = \prod M(0,1,2,3,6) = (A + B + C)(A + B + \bar{C})(A + \bar{B} + C)(A + \bar{B} + \bar{C})(\bar{A} + \bar{B} + C)$$

### 2.4.2.2. FUNKSIONET JOPLOTËSISHT TË PËRCAKTUARA

Deri më tani çdo funksion logjik e kemi definuar duke përcaktuar vlerën e funksionit për çdo kombinim të ndryshoreve të pavarura, ku funksioni kishte vlerën ose 0 ose 1.

$i$	$ABCD$	$F$
0	0000	x
1	0001	1
2	0010	1
3	0011	x
4	0100	x
5	0101	x
6	0110	0
7	0111	0
8	1000	1
9	1001	0
10	1010	1
11	1011	1
12	1100	0
13	1101	0
14	1110	0
15	1111	x

Megjithatë, në praktikë shumë shpesh mund të hasen edhe funksione të dhëna (definuara) në mënyrë jokomplete (jo të plotë). Që të ndodh kjo ekzistojnë dy mënyra të ndryshme, të cilat praktikisht kanë të bëjnë me të njëjtën gjë. Së pari, ndonjë herë nuk është me rëndësi çfarë vlere ka funksioni për një ose më tepër kombinime, nga ndryshoret hyrëse. Nga ana tjetër, mund të ndodh që disa kombinime të ndryshoreve të pavarura të mos mund të paraqiten asnjëherë.

Në të dyja situatat mund të merret se nuk ka rëndësi se si do të jetë vlera e funksionit për kombinime hyrëse të caktuara. Këto vlera të funksionit quhen “të parëndësishme” (ang. “don't care”) dhe në literaturë shënohen me simbole të ndryshme, psh. “/”, “\”, “-”, “b”, “x” ose “X”. Ne në përdorimin e mëtejshëm do të përdorim simbolin “x”.

Tabela e vërtetësisë për një funksion joplotësisht të përcaktuar me katër ndryshore  $F=F(D,C,B,A)$  është paraqitur në tab. 2-14.

Tab. 2-14. Tabela e kombinimeve e funksionit joplotësisht të definuar  $F(D,C,B,A)$

Paraqitja e saj është me grupin e indekseve në formën FNDP dhe FNKP do të jetë:

$$F = \sum m(1,2,8,10,11) + \sum_{xm} x(0,3,4,5,15) \text{ и } F = \prod M(6,7,9,12,13,14) \prod_{xM} x(0,3,4,5,15).$$

### 2.4.3. KALIMI NGA NJËRA FORMË NË TJETRËN

Pa marrë parasysh nëse funksioni është i njohur nga tabela e vërtetësisë ose në mënyrë analitike, relativisht lehtë mund të kalohet nga njëra formë në tjetrën.

Kur funksioni është dhënë në mënyrë tabelore, mund të realizohen edhe të dy format në prezantimin analitik të tij: forma normale disjunktive e përsosur (FNDP) dhe forma normale konjunktive e përsosur (FNKP). FNDP fitohet ashtu që shkruhet shuma e aq mintermave, sa ka rreshta në tabelë për të cilat vlera e funksionit është 1. Tek mintermat, ndryshoret e pavarura paraqiten në formë direkte (nominale, jo të komplementuara) nëse në rreshtin përkatës kanë vlerën 1, kurse të komplementuara nëse vlera e tyre është 0, siç mund të shihet edhe nga shembulli që vijon. Bëhet fjalë për tabelat e kombinimeve tab. 2-15 a), b) të funksioneve  $Y(A,B,C)$ ,  $Z(A,B,C)$  nga ku rrjedh forma e tyre FNDP:

$$Y = \sum m(0,3,7) = (\overline{A}\overline{B}\overline{C}) + (\overline{A}BC) + (ABC)$$

$$Z = \sum m(1,2,3,4) = (\overline{A}\overline{B}C) + (\overline{A}B\overline{C}) + (\overline{A}BC) + (A\overline{B}\overline{C})$$

$i$	$ABC$	$Y$
0	000	1
1	001	0
2	010	0
3	011	1
4	100	0
5	101	0
6	110	0
7	111	1

a)  $Y = \sum m(0,3,7)$

$i$	$ABC$	$Z$
0	000	0
1	001	1
2	010	1
3	011	1
4	100	1
5	101	0
6	110	0
7	111	0

b)  $Z = \sum m(1,2,3,4)$

Tab. 2-15. Tabelat e kombinimeve të funksioneve komutuese me tre ndryshore

FNKP fitohet ashtu që shkruhet produkti i aq makstermave sa në tabelë ka rreshta në të cilët vlera e funksionit është 0. Tani në maksterm komplementohet ajo ndryshore vlera e të cilës në rreshtin përkatës është 1, ndërsa ajo ndryshore vlera e të cilës është 0 shkruhet në formë direkte. Fitimi i formës FNKP është ilustruar edhe në shembullin e mëparshëm të funksioneve  $Y$  dhe  $Z$  të tab. 2-15.

$$Y = \prod M(1,2,4,5,6) = (A+B+\overline{C})(A+\overline{B}+C)(\overline{A}+B+C)(\overline{A}+B+\overline{C})(\overline{A}+\overline{B}+C)$$

$$Z = \prod M(0,5,6,7) = (A+B+C)(\overline{A}+B+\overline{C})(\overline{A}+\overline{B}+C)(\overline{A}+\overline{B}+\overline{C})$$

Është e drejtë të përdoret ajo formë e cila jep numër më të vogël të mintermave, gjegjësisht makstermave sepse është më e përshtatshme për thjeshtëzimin e mëtejshëm.

Kur funksioni është dhënë në mënyrë analitike, me ekuacion logjik, kalimi në formë tabelore kryhet në mënyrën në vazhdim. Së pari vizatohet tabela e kombinimeve në të cilën në shtylla vendosen ndryshoret e pavarura, pastaj funksioni, dhe në fund në rreshta shkruhen të gjitha kombinimet e mundshme të ndryshoreve të pavarura. Më tutje, në ekuacionin e dhënë njëri pas tjetrit zëvendësohet secili kombinim hyrës dhe llogaritet vlera e funksionit. Kjo vlerë shkruhet në tabelë në kolonën e funksionit, në rreshtin përkatës.

Të shqyrtojmë një shembull të kalimit nga forma analitike në atë tabelore. Është dhënë funksioni  $W$  i cili varet nga tre ndryshore  $A, B, C$ :  $W = \overline{A}BC + ABC + \overline{A}\overline{B}$ . Vlerën e funksionit për çdo kombinacion hyrës do ta llogarisim më poshtë, duke filluar nga kombinacioni hyrës  $ABC = 0$ , e deri te  $ABC = 111$ .

Tabela e vërtetësisë për këtë funksion është shënuar me tab. 2-16.

$i$	$ABC$	$W$
0	000	0
1	001	0
2	010	0
3	011	0
4	100	1
5	101	1
6	110	0
7	111	1

Kur  $A = 0, B = 0, C = 0$  atëherë  $W = 010 + 000 + 01 = 0$ ;  
 Kur  $A = 0, B = 0, C = 1$  atëherë  $W = 011 + 001 + 01 = 0$ ;  
 Kur  $A = 0, B = 1, C = 0$  atëherë  $W = 000 + 010 + 00 = 0$ ;  
 Kur  $A = 0, B = 1, C = 1$  atëherë  $W = 001 + 011 + 00 = 0$ ;  
 Kur  $A = 1, B = 0, C = 0$  atëherë  $W = 110 + 100 + 11 = 1$ ;  
 Kur  $A = 1, B = 0, C = 1$  atëherë  $W = 111 + 101 + 11 = 1$ ;  
 Kur  $A = 1, B = 1, C = 0$  atëherë  $W = 100 + 110 + 10 = 0$ ;  
 Kur  $A = 1, B = 1, C = 1$  atëherë  $W = 101 + 111 + 10 = 1$ .

Tab. 2-16. Tabela e kombinimeve e funksionit komutues me tre ndryshore  $W(A,B,C)$

Kalimi nga njëra formë analitike në tjetrën mund të bëhet në mënyra të ndryshme, që vatë cilat varet nga forma fillestare (e dhënë) e funksionit, e cila duhet të jetë forma e saj përfundimtare.

Do të cekim dy shembuj për atë se si mund të kalohet nga forma FN në FNP. Le të jenë dhënë dy funksione:  $Z=Z(A,B,C)$  në format e mëposhtme:  $Y = \overline{A}\overline{B} + C$ ,  $Z = (A + \overline{B} + C)B$ . Funksioni i parë është dhënë në FND dhe nga ajo duhet të fitohet FNDF, kurse nga i dyti i cili është dhënë në FNK duhet të fitohet FNKP.

Sh. 1. 
$$Y = \overline{A}\overline{B} + C = \overline{A}\overline{B}1 + 11C = \overline{A}\overline{B}(C + \overline{C}) + 1(B + \overline{B})C = \overline{A}\overline{B}C + \overline{A}\overline{B}\overline{C} + 1(BC + \overline{B}C) =$$
  

$$= \overline{A}\overline{B}C + \overline{A}\overline{B}\overline{C} + (A + \overline{A})(BC + \overline{B}C) = \overline{A}\overline{B}C + \overline{A}\overline{B}\overline{C} + ABC + \overline{A}\overline{B}C + \overline{A}BC + \overline{A}\overline{B}C$$

Sh. 2. 
$$Z = (A + \overline{B} + C)B = (A + \overline{B} + C)(0 + B + 0) = (A + \overline{B} + C)(A\overline{A} + B + 0) = (A + \overline{B} + C)$$
  

$$[(A + B)(\overline{A} + B) + 0] = (A + \overline{B} + C)[(A + B)(\overline{A} + B) + C\overline{C}] = (A + \overline{B} + C)$$
  

$$\{[(A + B)(\overline{A} + B) + C][(A + B)(\overline{A} + B) + C]\} = (A + \overline{B} + C)(A + B + C)(\overline{A} + B + C)$$
  

$$(A + B + \overline{C})(\overline{A} + B + \overline{C})$$

Kalimi në drejtimin e kundërt nga FNP në FN, praktikisht paraqet thjeshtim të caktuar të funksionit të dhënë, kurse mund të realizohet duke zbatuar teoremat e cekura më sipër. Shembujt në vazhdim tregojnë se si mundet të thjeshtohet funksioni  $U(X,Y,Z)$  i dhënë në formën FNDP dhe  $V=V(X,Y,Z)$  i dhënë në formën FNKP.

$$\text{Sh. 3. } U(X,Y,Z) = X\bar{Y}Z + X\bar{Y}\bar{Z} + XYZ + \bar{X}YZ + \bar{X}\bar{Y}Z = X\bar{Y}(Z + \bar{Z}) + YZ(X + \bar{X}) + \bar{X}\bar{Y}Z = \\ = X\bar{Y} + YZ + \bar{X}\bar{Y}Z = X\bar{Y} + Z(Y + \bar{X}\bar{Y}) = X\bar{Y} + Z(\bar{X}Y)$$

$$\text{Sh. 4. } V(X,Y,Z) = (X + \bar{Y} + Z)(X + Y + Z)(X + Y + \bar{Z})(\bar{X} + Y + \bar{Z}) = [(X + Z) + Y\bar{Y}] \\ [(Y + \bar{Z})X + \bar{X}] = (X + Z)(Y + \bar{Z})$$

Nga shembujt është e qartë se rezultatet e fituara janë forma normale minimale (FNM), që do të thotë se tashmë futemi në problematikën e minimizimit të funksioneve komutuese. Kjo është një çështje komplekse e cila në hollësi më të mëdha do të përpunohen më tutje.

Kalimi nga njëra formë NF në tjetrën mund të kryhet me zbatimin e ligjit të shpërndarjes. Megjithatë, ajo mund të jetë mjaft e vështirë, kështu që ne do të përdorim kalimin nëpërmjet grupit të indekseve. Kalimi nga FND në FNK, ose anasjelltas, kryhet në mënyrë të njëpasnjëshme ashtu që kalohet nëpërmjet FNP. Kështu, funksioni i cili është i dhënë në FNK së pari zgjerohet në FNKP analitike, dhe pastaj kjo formë FNKP shkruhet në formën e shumës së indekseve. Më pastaj ekzekutohet forma FNDP e funksionit nëpërmjet grupit të indekseve, i cili shkruhet në formën analitike FNDP, që përfundimisht thjeshtohet duke zbatuar teorema përkatëse. Për kalim nga FND në FNK veprohet në mënyrë të anasjelltë, d.m.th. fillohet nga FND në FNDP, pastaj në FNKP dhe në fund fitohet FNK. Për të dy rastet në vazhdim është dhënë nga një shembull.

$$\text{Sh. 5. } F_1(A,B,C) = A + B\bar{C} + \bar{A}\bar{B}C = A1 + 1B\bar{C} + \bar{A}\bar{B}C = A(B + \bar{B})(C + \bar{C}) + \\ + (A + \bar{A})B\bar{C} + \bar{A}\bar{B}C = (AB + \bar{A}\bar{B})(C + \bar{C}) + AB\bar{C} + \bar{A}\bar{B}C + \bar{A}\bar{B}C = ABC + AB\bar{C} + \\ + \bar{A}\bar{B}C + \bar{A}\bar{B}\bar{C} + ABC + \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C = \sum m(7,6,5,4,6,2,1) = \sum m(1,2,4,5,6,7)$$

$$\text{Sh. 6. } F_2(A,B,C) = \prod M(0,3) = (A + B + C)(A + \bar{B} + \bar{C}) = A + (B + C)(\bar{B} + \bar{C}) = \\ = A + B\bar{B} + B\bar{C} + \bar{B}C + C\bar{C} = A + B\bar{C} + \bar{B}C$$

$$\text{Sh. 7. } F_3(A,B,C) = A(\bar{B} + C)(A + B + \bar{C}) = (A + 0 + 0)(0 + \bar{B} + C)(A + B + \bar{C}) = \\ = (A + B\bar{B} + C\bar{C}) + (A\bar{A} + \bar{B} + C)(A + B + \bar{C}) = [(A + B)(A + \bar{B}) + C\bar{C}](A + \bar{B} + C) \\ (\bar{A} + \bar{B} + C)(A + B + \bar{C}) = (A + B + C)(A + \bar{B} + \bar{C})(A + \bar{B} + C)(\bar{A} + \bar{B} + C)(A + B + \bar{C}) = \\ = \prod M(0,3,2,6,1) = \prod M(0,1,2,3,6)$$

$$\text{Sh. 8. } F_4(A,B,C) = \sum m(4,5,7) = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + ABC = \bar{A}\bar{B}1 + ABC = \bar{A}\bar{B} + ABC$$

## 2.5. FUNKSIONET LOGJIKE STANDARDE

Funksionet logjike të cilat kryejnë operacionet logjike themelore EDHE, OSE dhe JO (komplementimin, invertimin), si dhe funksionet që kryejnë operacionet JOEDHE dhe JOOSE, pastaj XOSE (XOR) dhe XJOOSE (XNOR), janë të një rëndësie të veçantë për çka të gjithë ata së bashku do ti paraqesim edhe një herë me tabelat e tyre të vërtetësisë tab. 2-17 a), b), c), d), e), f) dhe g), duke përfshirë edhe format e tyre analitike.

A	B	$A+B$
0	0	0
0	1	1
1	0	1
1	1	1

a) OSE

A	B	$A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

b) EDHE

A	$\overline{A}$
0	1
1	0

c) JO

A	B	$\overline{A+B}$
0	0	1
0	1	0
1	0	0
1	1	0

d) JOOSE

A	B	$\overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

e) JOEDHE

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

f) XOSE

A	B	$\overline{A \oplus B}$
0	0	1
0	1	0
1	0	0
1	1	1

g) XJOOSE

Tab. 2-17. Funksionet logjike standarde

Duke shikuar tabelat e funksioneve XOSE dhe XJOOSE mund të konstatojmë se këto dy funksione logjike mund të zbatohen për detektimin e pabarazisë, gjegjësisht barazisë. XOSE ka vlerë 1 vetëm nëse ndryshoret A dhe B mes veti janë të ndryshme, pra në qoftë se  $A = 0$  dhe  $B = 1$  ose në qoftë se  $A = 1$  dhe  $B = 0$ , ndërsa kur A dhe B janë të barabarta funksioni XOSE jep rezultat 0. Nga ana tjetër funksioni XJOOSE silltet në mënyrë të anasjelltë sepse vlera e tij është 1 vetëm nëse variablat A dhe B mes veti janë të barabarta, d.m.th. në qoftë se  $A = 0$  dhe  $B = 0$  ose  $A = 1$  dhe  $B = 1$ , ndërsa nëse janë të ndryshëm, vlera e XJOOSE është 0. Përveç kësaj, nga tabela e funksionit XOSE mund të vërehet se ajo mund të përdoret për mbledhjen aritmetike në sistemin numerik binar, sepse i plotëson rregullat për mbledhje të bitit me bit. Dy funksionet e përmendura më parë mund të paraqiten edhe në formë analitike me ekuacione logjike, duke zbatuar funksionet themelore logjike OSE, EDHE dhe JO (komplementimin).

$$Y_{XOSE} = A \oplus B = A \cdot \overline{B} + \overline{A} \cdot B \quad (2-20)$$

$$Y_{XJOOSE} = \overline{A \oplus B} = A \cdot B + \overline{A} \cdot \overline{B} \quad (2-21)$$

Grupi i atyre funksioneve komutuese me kombinimin e të cilëve mund të realizohet cildo funksion kompleks quhet **sistem funksionalisht i plotë i funksioneve logjike**.



Një sistem i tillë, për shembull është grup i funksioneve elementare EDHE, OSE dhe JO, sepse me to mund të shprehet cili do funksion tjetër komutues kompleks. Në realizimin që vijon është treguar në cilën mënyrë mundet funksionet JO, EDHE dhe OSE të shprehen vetëm me ndihmën e funksionit JOEDHE:

$$\bar{A} = \bar{A} + \bar{A} = (\overline{A \cdot A}) \quad (2-22)$$

$$AB = (\overline{\overline{A \cdot B}}) \quad (2-23)$$

$$A + B = (\overline{\overline{A + B}}) = (\overline{\overline{A \cdot B}}) \quad (2-24)$$

Në mënyrë të ngjashme do të tregojnë se funksionet themelore logjike mund të realizohen edhe vetëm me funksionin JOOSE:

$$\bar{A} = \bar{A} \cdot \bar{A} = (\overline{A + A}) \quad (2-25)$$

$$AB = (\overline{\overline{A \cdot B}}) = (\overline{\overline{A + B}}) \quad (2-26)$$

$$A + B = (\overline{\overline{A + B}}) \quad (2-27)$$

Sipas kësaj çdo funksion komutues kompleks mund të realizohet edhe vetëm me zbatimin e funksionit JOEDHE, ose vetëm me zbatimin e funksionit JOOSE. Kjo do të thotë se edhe funksioni JOEDHE, d.m.th. Jo dhe EDHE formojnë sistem funksionalisht të plotë. E njëjta vlen edhe për funksionin JOOSE, d.m.th. funksionet JO dhe OSE. Grupi i funksioneve i cili e përbën sistemin funksionalisht të plotë quhet **funksione universale**.

*Përfundimisht mund të nxirret një konkluzion shumë i rëndësishëm, e ai është se me përdorimin e funksioneve logjike universale: EDHE, OSE dhe JO, pastaj vetëm me JOEDHE, ose vetëm me JOOSE mund të paraqitet cili do funksion komutues. Ky konstatim ka luajtur një rol të rëndësishëm në produktin e elementeve elektronike dhe komponentëve të cilat praktikisht realizojnë funksione logjike nga më të ndryshmet.*

## 2.6. MINIMIZIMI I FUNKSIONEVE KOMUTUESE

Tashmë pamë se ekzistojnë *forma normale* (FN)të ndryshme në një funksion komutues të njëjtë. Këto FN nuk përmbajnë numër të barabartë të ndryshoreve dhe operacioneve, prandaj është normale që të zgjedhim atë FN i cili përmban numër minimal të anëtarëve (shuma, gjegjësisht produkte) dhe numër minimal të ndryshoreve për anëtar. Procedura me të cilën një funksion i dhënë sillet në formën minimale quhet minimizim i funksionit komutues. Është e qartë se, si pasojë e minimizimit duhet të fitohet FN<sub>DM</sub>, gjegjësisht FN<sub>KM</sub> i funksionit të dhënë.

*Një mënyrë për të kryer minimizimin është analitike, me zbatimin direkt të transformimeve algjebrike, duke përdorur gjatë kësaj rregullat e algjibrës së Bullit me të cilat mund të thjeshtohen shprehjet logjike. Gjatë kësaj mënyre të minimizimit të funksioneve komutuese faktikisht kalohet nga njëra formë analitike në tjetrën. Në procesin e minimizimit nisemi nga një FN e funksionit, e cila zakonisht është FNP, kështu që duhet të fitohet FNM. Megjithatë, kjo metodë është mjaft e komplikuar dhe nuk paraqet rrugë të sigurt e cila do na çojë deri në formën minimale të funksionit komutues.*

Përveç minimizimit analitik ekzistojnë edhe mënyra tjera për minimizimin e funksioneve logjike, nga të cilat do të përmendim të ashtuquajturën metodë e diagrameve të Karnoit e cila e minimizon funksionin nëpërmjet rrugës grafike. Kjo metodë më tepër përdoret për minimizimin e funksioneve të cilat varen më shumë nga pesë ndryshore, dhe zakonisht përdoret për funksione me tre ose katër ndryshore.

Për funksionet që duhet të minimizohen, kurse varen nga një numër arbitrar i ndryshoreve përdoret një metodë tjetër tabelore e cila quhet metoda e *Kvajn Mcklaski (Quine McCluskey)*, ose metodë tabelore. Kjo metodë përdoret gjatë minimizimit të funksioneve me numër më të madh të ndryshoreve dhe është mjaft e përshtatshme për përdorim kur duam që procesin e minimizimit ta automatizojmë, duke përdorur kompjuter.

### 2.6.1. METODA ANALITIKE E MINIMIZIMIT

*Metoda analitike (algjebrike) për minimizimin e funksioneve komutuese në fakt paraqet thjeshtëzim të shprehjes së dhënë logjike për çka është shkruar tashmë në libër. Në lidhje me këtë, problemin e minimizimit analitik të funksioneve logjike më mirë do ta kuptojmë nëse përpujnjmë edhe disa shembuj konkret. Vetëm të përmendim se gjatë përdorimit të kësaj metode më e rëndësishme është të dihen teoremat e algjebres së Bullit, të cilat këtu duhet të përdoren si rregulla për të lehtësuar procesin e minimizimit.*

$$\begin{aligned} \text{Pr. 1. } F_1(A, B, C, D) &= \overline{A+B+C+D} + ABC + \overline{A}BD + \overline{A}C + ABC + \overline{A}BD + \overline{A}C = \\ &= \overline{A}B\overline{C}D + \overline{A}BD + \overline{A}C + ABC + \overline{A}BD + \overline{A}C = \overline{A}(B\overline{C}D + C) + \overline{A}BD + \\ &+ A(BC + \overline{C}) + \overline{A}BD = \overline{A}B\overline{C}D + \overline{A}BD + \overline{A}C + \overline{A}B + \overline{A}C + \overline{A}BD = \overline{A}B(D + \overline{D}) + \\ &+ \overline{A}C + AB(1 + \overline{D}) + \overline{A}C = \overline{A}B + \overline{A}C + AB + \overline{A}C = \overline{A}(B + C) + A(B + \overline{C}) \end{aligned}$$

$$\begin{aligned} \text{Pr. 2. } F_2(A, B, C) &= AB + \overline{A}C + BC = AB + \overline{A}C + (A + \overline{A})BC = AB(1 + C) + \overline{A}C(1 + B) = \\ &= AB + \overline{A}C \end{aligned}$$

Funksioni nga shembulli i dytë  $F_2(A, B, C, D)$  mund të minimizohet edhe me zbatimin e teoremës për zgjerim:

$$\begin{aligned} \text{Pr. 3. } F_2(A, B, C) &= AB + \overline{A}C + BC = A(1B + 1\overline{C} + BC) + \overline{A}(0B + 0\overline{C} + BC) = \\ &= A(B + 0 + BC) + \overline{A}(0 + C + BC) = AB(1 + C) + \overline{A}C(1 + B) = AB + \overline{A}C \end{aligned}$$

Me minimizimin e realizuar praktikisht vërtetohet teorema (t. 2-15).

### 2.6.2. METODA E MINIMIZIMIT E KARNOIT

Kjo metodë është relativisht e thjeshtë dhe shumë praktike dhe prandaj shumë shpesh përdoret. *Minimizimi realizohet nëpërmjet rrugës grafike, kështu që funksioni paraqitet në një tabelë speciale e cila quhet **diagrami i Karnoit (Karnaugh map/ K-map) (DK)**.*

Që të fillohet me punë, është e nevojshme që për funksionin të formohet DK përkatëse e cila realizohet nga tabela e vërtetësisë së funksionit. DK paraqet një poligonin me numër të caktuar të fushave (katrore). Që të paraqitet cili do rresht nga tabela e kombinimeve të funksionit komutues të dhënë, është e mjaftueshme vetëm njëra fushë e DK. *Pra vetëm një katror mund të paraqitet një minterm, gjegjësisht një maksterm i funksionit të dhënë.* DK mundëson thjeshtim të funksioneve logjike në mënyrë shumë të thjeshtë: me ndihmën e shqyrtimit vizual të DK.

Që të sqarojmë lidhjen e cila ekziston mes DK dhe tabelës së vërtetësisë, së pari do të tregojmë rastin më të thjeshtë, e ky është pamja e DK për funksionin me dy ndryshore  $Y(A, B)$  dhe tabelës së saj të vërtetësisë të dhënë në Fig. 2-1.

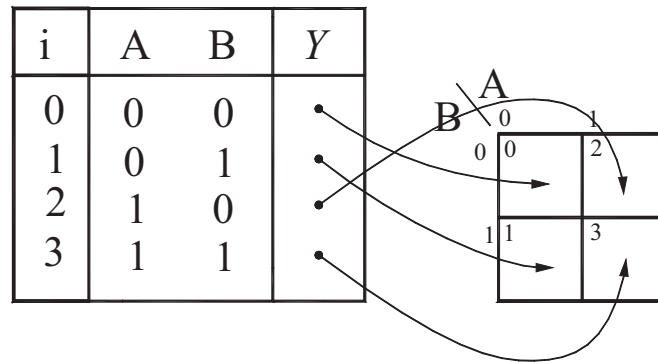


Fig. 2-1. Diagrami i Karnoit dhe tabela e vërtetësisë e funksionit me dy ndryshore

Do të supozojmë se kolona në të cilën duhet të vendosen vlerat e funksioneve është boshe, sepse tani duam të shpjegojmë se si do të duket DK. Nga figura shihet se për funksionin me dy ndryshore DK ka gjithsejtë  $2^2 = 4$  fusha. Pastaj në simbolikën decimale, nëpërmjet indekseve, shënohet çdo rresht i tabelës së vërtetësisë, dhe çdo fushë e DK së paraqitur. Një DK i shënuar në këtë mënyrë mund të përdoret si zëvendësim i tabelës së kombinimeve.

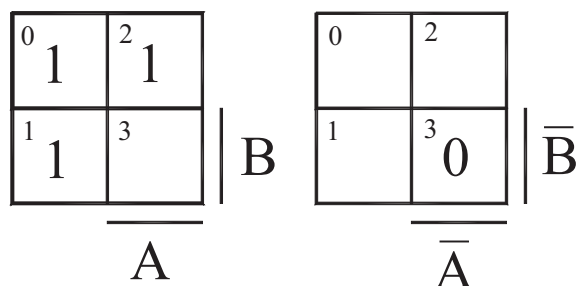
Tash fushat e DK duhet të plotësohen me vlerat e funksionit. Kjo mbushje shkon në dy mënyra të ndryshme:

1. Në DK e paraqitur mund të mbushen me 1 vetëm ato fusha të cilave u korrespondon 1 në rreshtin përkatës të vlerave të funksionit. Në këtë mënyrë funksioni është treguar në formën FNDP, d.m.th. me shumën e mintermave, dhe

2. Funksioni mund të tregohet edhe në formën FNKP, d.m.th. me produktin e makstermave nëse në DK shkruhen 0-ot vetëm në ato fusha të cilat u korrespondojnë rreshtave për të cilat vlera e funksionit është 0.

Si një shembull, tabela 2-18 e paraqet tabelën e kombinimeve të funksionit JOEDHE, ndërsa fig. 2-2 a) e tregon DK e tij në FNDP, sepse janë mbushur vetëm fushat me vlerë 1. Figura fig. 2-2 b) e tregon funksionin JOEDHE në formën FNKP, sepse tash në DK janë mbushur fushat vlera e të cilave është 0.

i	A	B	Y
0	0	0	1
1	0	1	1
2	1	0	1
3	1	1	0

Tab. 2-18. Tabela e vërtetësisë  
JOEDHE

a) Forma FNDP

b) Forma FNKP e funksionit

Tab. 2-2. Diagrami i Karnoit të funksionit JOEDHE

DK për funksionin me tre ndryshore ka  $2^3 = 8$  fusha, dhe pamja e saj është paraqitur në fig. 2-3, ndërsa DK për funksionin me katër ndryshore është dhënë në fig. 2-4 nga ku vërehet se ajo ka  $2^4 = 16$  fusha.

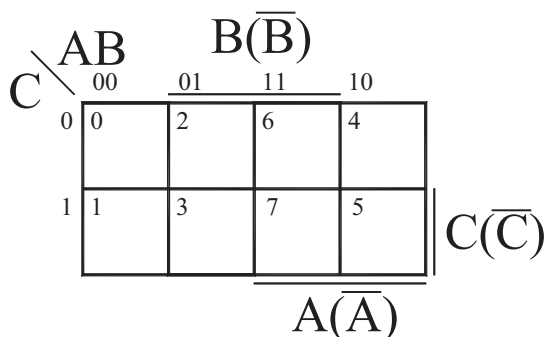


Fig. 2-3. Diagrami i Karnoit e funksionit me tre ndryshore

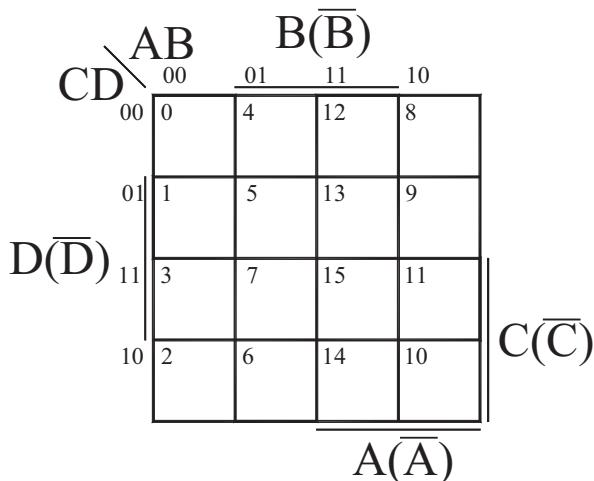


Fig. 2-2. Diagrami i Karnoit e funksionit me katër ndryshore

Për çdo DK duhet të mbahet mend indeksi i çdo fushe sepse ai indeks korrespondon me rreshti përkatës të tabelës së vërtetësisë për funksionin e dhënë, por shënimi është përafërsisht i thjeshtë. Kështu, nëse DK i referohet formës FNDP të funksionit, ajo mbushet me 1-sha dhe atëherë i shënojmë ndryshoret në formë të drejtpërdrejtë krahas anëve të DK, kështu që shënimi fillon nga ndryshorja e parë poshtë djathtas, e dyta lartë, e treta djathtas dhe e katërta majtas. Për çdo anë, njërën gjysmë të të gjitha fushave e mbulon një ndryshore e caktuar në formë direkte që është e shënuar me presje krahas anës së DK, ndërsa gjysma tjetër e fushave është e mbuluar me formën komplementare të ndryshores. Nëse në DK futen 0-t e funksionit ajo shqyrtohet në formën FNKP dhe atëherë ndryshoret krahas vizave theksohen në formë komplementare, kurse për fushat e pambuluara forma e tyre do të jetë direkte. Një shënim i tillë do ta përdorim më tepër në tekstin që vijon.

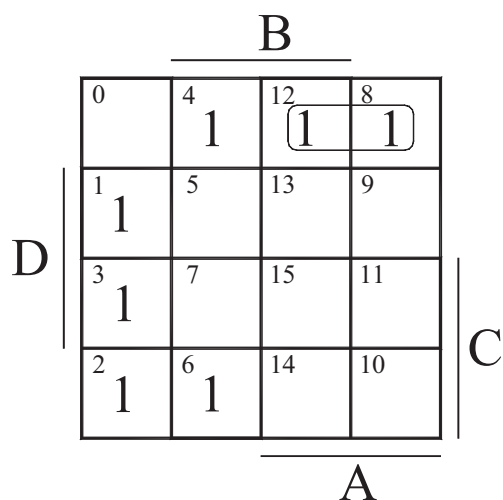


Fig. 2-5. Shembull i HK për funksionin me katër ndryshore  $Y(A,B,C,D)=\Sigma m(1,2,3,8,12)$

Vetia më e rëndësishme tek DK është ajo që fushat të cilat mes veti janë fqinje, horizontalisht ose vertikalisht, korrespondojnë me minterma, gjegjësisht maksterma, të cilët dallohen vetëm në njërën ndryshore, në bazë të kodit të Grayit. Kjo ndryshore paraqitet në formën direkte në anëtarin i cili korrespondon me njërën fushë, kurse në formën komplementare me anëtarin i cili korrespondon me tjetrin. Këto fusha do të mund të lidhen (bashkohen) prandaj edhe do ti quajmë **fusha fqinje**. Për të parë thjeshtimin që ofron kjo veti do të shqyrtojmë një shembull për funksionin  $Y=(A,B,C,D)$  HL e të cilit është treguar në fig. 2-5.

Nga fig. 2-5 shihet se të dy mintermat  $m_8 = A\bar{B}\bar{C}\bar{D}$ ,  $m_{12} = A\bar{B}C\bar{D}$  ndodhen në fushat fqinje. Mintermat mes veti dallohen në atë që ndryshorja B në njërin anëtar paraqitet e komplementar, kurse në anëtarin tjetër ajo është në formë direkte, d.m.th. a pa komplementuar. Nëse këto dy minterma i mbledhim do të fitojmë:  $A\bar{B}\bar{C}\bar{D} + A\bar{B}C\bar{D} = A\bar{C}\bar{D}(B + \bar{B}) = A\bar{C}\bar{D}$ .

Vërejmë se të dy mintermat, në të cilët figurojnë nga katër ndryshore, mund të zëvendësohen me një anëtar të vetëm, i cili përfshin vetëm tre ndryshore, sepse eliminohet ndryshorja B. Ky parim mund të zbatohet për cilat do dy fusha tjera të cilat janë të mbushura me 1, dhe janë të bashkuara (ndodhen njëra pranë tjetrës horizontalisht apo vertikalisht).

Pra DK mundëson identifikimin e lehtë të atyre kombinimeve nga mintermat, të cilët mundet të zëvendësohen me shprehje më të thjeshta, edhe atë me ndihmën vizualizimit gjeometrik të mintermave. Ky anëtar fitohet ashtu që nga mintermat që i prezantojnë fushat fqinje largohet ajo ndryshore e cila paraqitet a pa komplementuar në njërin minterm, kurse e komplementuar në tjetrin.

Duhet të theksojmë edhe atë se fusha fqinje nuk janë vetëm ato që gjeometrikisht janë fqinje, por fusha të tilla janë edhe ato që i përfaqësojnë mintermat të cilat dallohen vetëm për nga forma e paraqitjes (direkte ose komplementuar) e një ndryshore. Mbi bazën e kësaj rrjedh fakti se çdo fushë që ndodhet në kolonën më majtas të cilit do rresht është fqinje me fushën që ndodhet në kolonën më djathtas të të njëjtit rresht dhe çdo fushë që ndodhet në rreshtin më të sipërm të cilës do kolonë është fqinje me fushën që ndodhet në rreshtin më të poshtëm të të njëjtës kolonë. Shkurtimisht thënë, kjo do të thotë se skaji i sipërm i DK preket me të poshtëmin, kurse i majti me të djathtin. Fushat fundore në diagonale (katër skajet) janë fusha fqinje, por dy fushat e fundme të secilës diagonale nuk janë fusha fqinje.

Pamë se si dy fusha fqinje nga DK mund të japin anëtar i cili eliminon një ndryshore. Ngjashëm mund të tregohet se gjithmonë kur do të paraqiten fusha fqinje  $N = 2^n$ , nga ato mundet të fitohet vetëm një anëtar tek i cili janë eliminuar  $n$  ndryshore, edhe atë ato që paraqiten një herë në formën e komplementar, kurse një herë në atë direkte (normale). Në fig. 2-6 a), b), c) dhe d) janë treguar mënyra të grupimit të katër fushave fqinje.

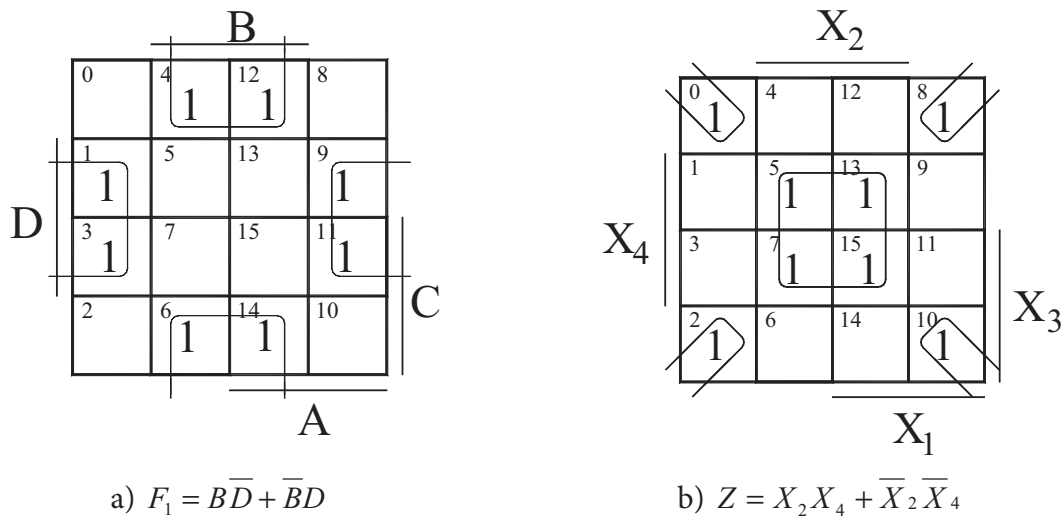


Fig. 2-6. Diagrami i Karnoit

Në fig. 2-6 a) është paraqitur DK e funksionit  $F_1 = F_1(A,B,C,D)$ , në fig. 2-6 b) e funksionit  $Z = Z(X_1, X_2, X_3, X_4)$ , në fig. 2-7 a) e funksionit  $Y = Y(X_3, X_2, X_1, X_0)$  dhe në fig. 2-7 b) e funksionit  $F_2 = F_2(D,C,B,A)$ . Në fig. 2-8 a) dhe b) në mënyrë të njëpasnjëshme janë paraqitur DK të funksioneve  $W = W(X_4, X_3, X_2, X_1)$  dhe  $F = F_3(A,B,C,D)$  në të cilët bashkohen nga tetë fusha. Krahas secilit rrethim është produkti i cili e përfaqëson grupin përkatës të fushave.

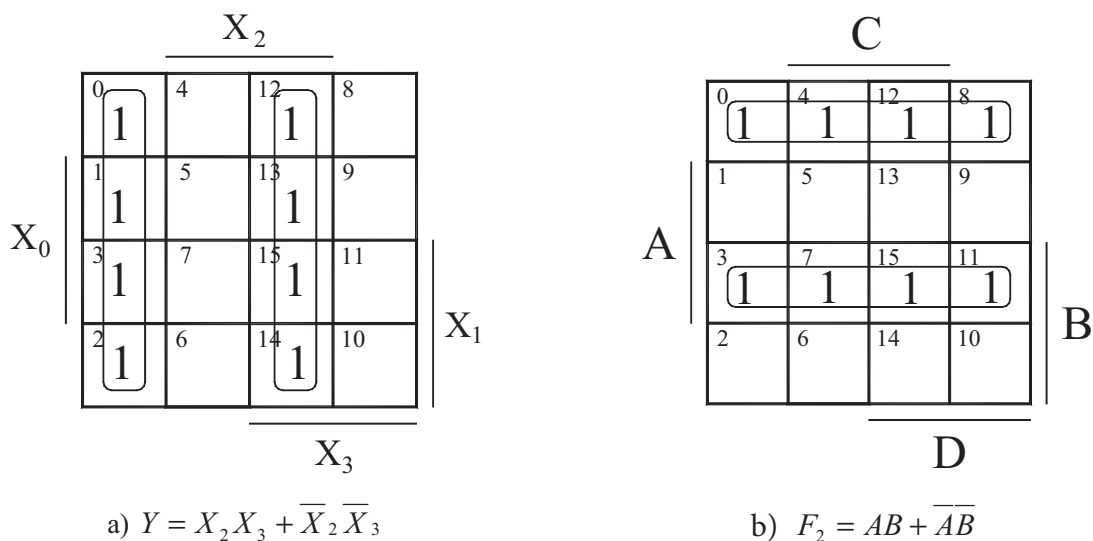


Fig. 2-7. Shembuj të bashkimit të katër fushave në DK për funksione me katër ndryshore

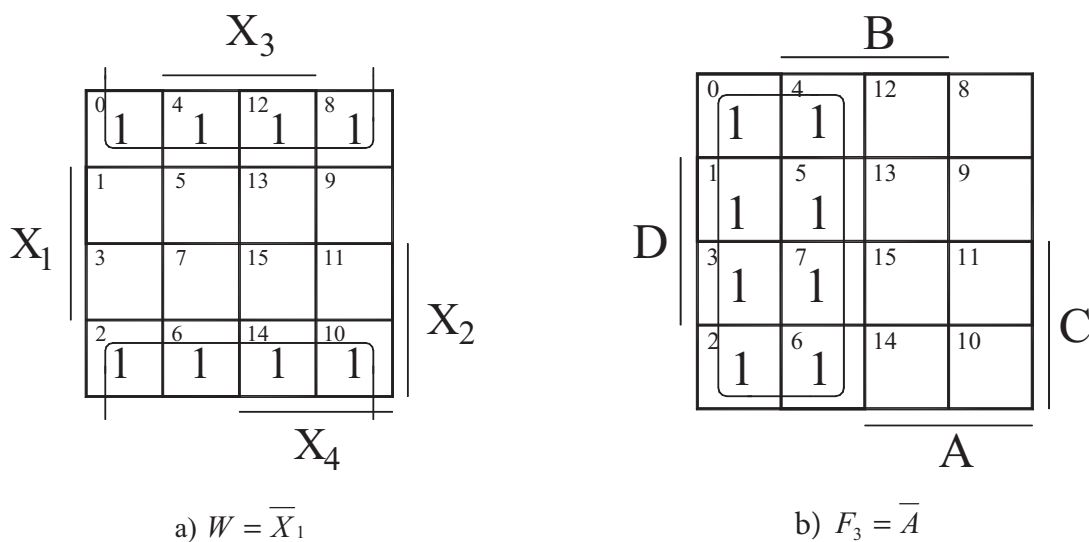


Fig. 2-8. Shembuj për bashkimin e tetë fushave në DK për funksione me katër të panjohura

Sa u takon funksioneve logjike që varen nga një numër më i madh i ndryshoreve duhet të dihet se qartësia do të jetë mjaft e reduktuar. Kështu për shembull për funksione me 5 ndryshore DK do të kishte  $2^5 = 32$  katrorë, por akoma mundet të zbatohet. Në lidhje me këtë, ka dy mënyra për të paraqitur DK me 5 ndryshore. Sipas të parës bashkohen dy DK me nga 16 fusha njëra pranë tjetrës, kurse sipas të dytës këto dy DK të tilla me nga 16 fusha ndodhen njëra pranë tjetrës, por të ndara, me çka imagjinohet se ato ndodhen njëra mbi tjetrën. Për funksionin me 6 ndryshore do të duhet DK me  $2^6 = 64$  fusha. Është e qartë se në këtë rast DK do të bëhet shumë e madhe dhe puna me DK do të bëhet më komplekse deri në atë masë që ajo praktikisht do të jetë e pa përdorshme.

### 2.6.2.1. ZBATIMI I METODËS SË KARNOIT

Në shpalosjen e mëtejme do të sqarojmë mënyrën sipas së cilës duhet të zbatohet metoda e Karnoit për minimizimin e funksionit komutues të dhënë. Funksioni është i dhënë nëpërmjet tabelës së saj të vërtetësisë ose nëpërmjet një FNP: FNDP ose FNKP. Nga cila do formë e përmendur mund të formohet dhe plotësohet DK për funksionin e dhënë. Atë që deri tash e kemi diskutuar kishte të bëjë me funksione të cilët janë të dhënë në formën FNDP, prandaj do të vazhdojmë me sqarimin për zbatimin e DK të atyre funksioneve që janë të dhënë në FNDP, d.m.th. për DK të mbushura me 1.

**Minimizimi i funksioneve të dhënë në FNDP.** Nga shpjegimi i mëparshëm në mënyrë intuitive imponohet përfundimi për mënyrën sipas të cilës do të kryhet minimizimi i funksionit të dhënë. Domethënë, patjetër të përfshihen të gjitha fushat e mbushura me 1-sha sepse çdo fushë e tillë paraqet një minterm të funksionit. Gjatë kësaj duhet të formohen sa më pak grupe që është e mundur të sipërfaqeve të vlefshme (valide) të fushave të bashkuara të rangut ( $r$ ) sa më të madh. Sipërfaqja e vlefshme e rangut  $r$  formohet duke grupuar vetëm një numër prej  $2^r$  të fushave të cilat kanë  $(n-r)$  ndryshore të përbashkëta, ku  $r$  është numër i plotë pozitiv për të cilin vlen  $k \leq n$ , kurse  $n$  është numri i përgjithshëm i ndryshoreve të pavarura nga të cilat varet funksioni i dhënë. Me këtë do të fitonim më pak produkte nga të cilët secili do të kishte numër më të vogël të ndryshoreve.

Pra, sa herë që do të thjeshtohet një funksion i dhënë me ndihmën e DK duhet të ndiqen parimet e mëposhtme:

1. Kombinimet nga fushat e përzgjedhura duhet të jenë të tilla që çdo fushë duhet të paraqitet së paku një herë në grupet, d.m.th. të paktën në njërin grup të fushave. Gjatë kësaj një fushë mund të jetë e përfshirë edhe në më tepër grupe të ndryshme;
2. Grupet e veçanta duhet të zgjidhen ashtu që në çdo grup të futet numër sa më i madh i mundshëm i fushave, por gjatë kësaj të fitohen sa më pak grupe të ndryshme të mundshme.

Cilido produkt i ndryshoreve quhet implikantë. Implikanta fitohet me rrethimin e një, dy, katër etj. fushave në një grup. **Implikanta primare (IMP)** është ajo implikantë e cila nuk është e përfshirë plotësisht në një tjetër implikantë, d.m.th. grupi i rrethuar i fushave të mos jetë plotësisht i mbuluar me ndonjë grup tjetër të rrethuar. Që të paraqitet funksioni, në rastin e përgjithshëm, nuk është e thënë të përdoren të gjitha IMP. Këtë që u tha do ta kuptojmë më mirë në shembullin e mëposhtëm tipik.

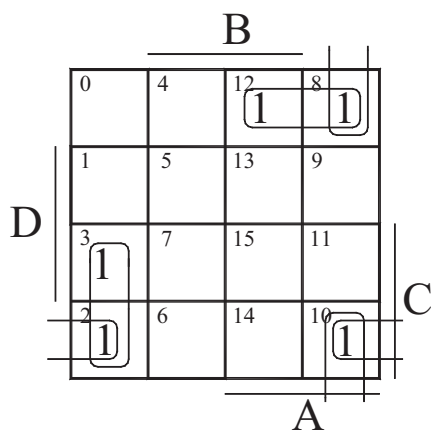


Fig. 2-9. DK i funksionit  $Y_1=Y_1(A,B,C,D)$

Bëhet fjalë për funksionin  $Y_1=Y_1(A,B,C,D)$  DK i të cilit është treguar në figurën. 2-9. Këtu IMP janë:

$$p_1=m_2+m_3, p_2=m_8+m_{12}, p_3=m_2+m_{10}, p_4=m_8+m_{10}$$

Funksioni mund të paraqitet në dy forma: ose si  $Y_1=p_1+p_2+p_3$  ose si  $Y_1=p_1+p_2+p_4$ . Në të dy paraqitjet duhet të shfrytëzohet IMP  $p_1$ , ndryshe mintermi  $m_3$  nuk do të merret parasysht. Për këtë shkak  $p_1$  **quhet implikantë thelbësore (esenciale) IME**. Pra IME është IMP e cila mbulon të paktën një minterm (fushë me 1), që nuk është e mbuluar me asnjë IMP tjetër. IMP  $p_2$  është, gjithashtu, IME, sepse pa të nuk do të ishte mintermi  $m_{12}$ . IMP  $p_3, p_4$  nuk janë IME.



Për llogaritjen në FNMD duhet të merren parasysh të gjitha IME, dhe aq IMP që të mbulojnë të gjitha 1-at tjerë të funksionit. Gjatë kësaj, minimizimi është realizuar ekonomikisht nëse fitohen sa më pak IMP që është e mundur, kurse çdo IMP të ketë sa më shumë fusha.

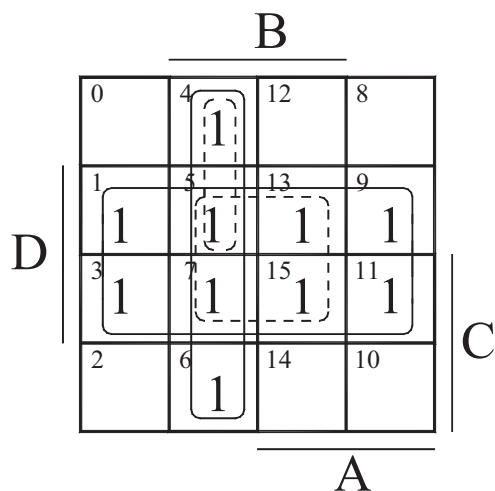


Fig. 2-10. DK i funksionit  $Y_2=Y_2(A,B,C,D)$

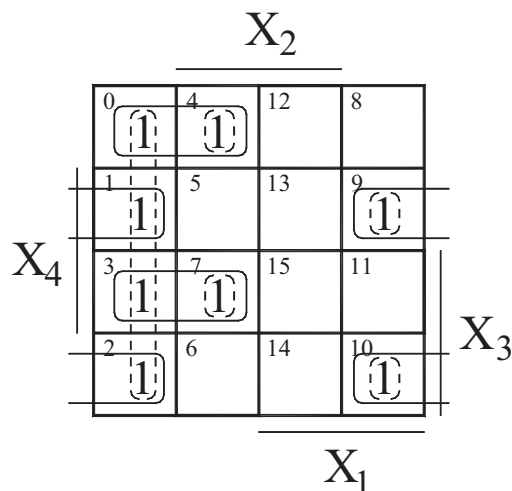


Fig. 2-11. DK i funksionit  $Y_3=Y_3(X_1,X_2,X_3,X_4)$

Në fig. 2-10 është treguar DK i funksionit  $Y_2=Y_2(A,B,C,D)$ , në të cilin me vija të ndërprera janë shënuar dy implikantë, kurse me vijë të plotë dy IMP, të cilët në shembull janë edhe IME. Në fig. 2-11 është treguar një shembull për DK i funksionit  $Y_3=Y_3(X_1,X_2,X_3,X_4)$ , ku me vija të ndërprera janë shënuar IMP, kurse me vijë të plotë IME.

Tendenca që fillimisht të gjejmë IMP, me çka është e mundur që një numër më i madh i fushave mund të rezultojë me formën e funksionit e cila nuk është minimale. Për shembull, ti shqyrtojmë rastet e mëposhtme.

Funksioni  $Z_1=Z_1(A,B,C,D)$  ka DK të dhënë në fig. 2-12, kurse DK e funksionit  $Z_2=Z_2(X_1,X_2,X_3,X_4)$  është treguar në fig 2-13.

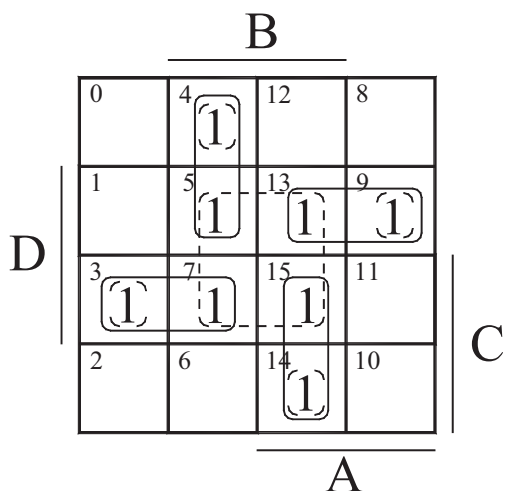


Fig. 2-12. Funksioni  $Z_1=Z_1(A,B,C,D)$

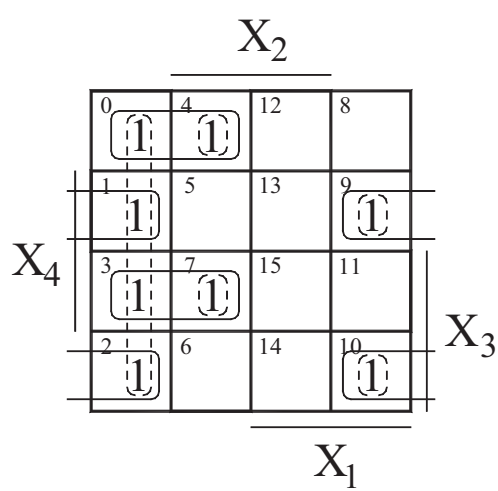


Fig. 2-13. DK i funksionit  $Z_2=Z_2(X_1,X_2,X_3,X_4)$

Duke ndjekur parimin e theksuar më parë do të duhet që në të dy figurat të kryejmë rrethimin e fushave sipas vijave të ndërprera. Por, shihet se një rrethim i tillë nuk jep një zgjidhje më të lehtë dhe më të thjeshtë. Që me të vërtetë është ashtu tregon mënyra e dytë e rrethimit me vijë të trashë e cila jep shfaqje më të thjeshtë për funksionet.

Që të fitojmë formë minimale të funksionit, kurse gjatë kësaj të shmangim gabim të padëshiruar, duhet të shfrytëzojmë algoritmin e mëposhtëm:

1. Të rrethohen dhe të merren për IME ato fusha të cilat nuk mundet të kombinohen me asnjë fushë tjetër;
2. Të identifikohen dhe të grupohen në çifte ato fusha që janë fqinje me ndonjë fushë tjetër, por në mënyrë unike;
3. Të identifikohen ato fusha me 1-sha, të cilat mund të grupohen me tre fusha tjera në katërshë në mënyrë unike;
4. Kjo procedurë vazhdon edhe për grupet me nga 8 fusha;
5. Nëse pas ekzekutimit të 4 hapave mbeten fusha të pambuluara, ato mund të grupohen në sa më pak që është e mundur, por grupe më të mëdha të 1-ve.

Me fjalë të tjera, kontrollohen të gjitha njëshat në DK një për një edhe atë së pari merren ato 1-sha të cilët patjetër të jenë të vetmuar sepse nuk mundet të krijojnë grup më të madh. Pastaj kontrollohet çdo 1-sh i mbetur i pa rrethuar a krijojnë grupe me dy fusha në të cilat ekziston së paku një 1 i pa rrethuar i cili nuk mundet të mbulohet me asnjë tjetër pos me atë që kontrollohet. Nëse ka çifte të tilla edhe ato rrethohen. Procedura vazhdon me kontrollimin e çdo 1-shi të mbetur dhe të mbuluar nëse formon katërshë në të cilën ka të paktën një fushë e cila nuk krijon katërshë me fusha tjera të pambuluara. Nëse ekzistojnë grupe të tilla me nga katër 1-sha ato rrethohen, e kështu me radhë testimi vazhdon me kontrollimin për grupe me nga tetë 1-sha. Nëse mbeten të pambuluar 1-sha ato duhet të përfshihen në grupe sa më të vogla të cilat mbulojnë sa më shumë 1-sha, edhe atë sa më shumë 1-sha të pa mbuluar.

Me këtë algoritëm praktikisht së pari përcaktohen të gjitha IME, dhe nga të mbeturat, zgjidhen sa më pak IMP me numër sa më të madh të fushave, të cilat do të përfshijnë të gjitha 1-shat e funksionit të paktën një herë.

Algoritmi i përmendur është zbatuar plotësisht në dy shembujt e zgjidhur në vazhdim të funksionit  $F_1 = F_1(A, B, C, D)$  DK e të cilit është treguar në fig. 2-14a), b), c) dhe  $F_2 = F_2(A, B, C, D)$  DK e të cilit është paraqitur në fig. 2-15 a) b) c). Shembulli i dytë është më specifik, sepse paraqitet edhe hapi i pestë i algoritmit, sepse ne duhet vetë të mendojmë dhe të vendosim në cilën mënyrë do të kryhet grupimi i fushave të mbetura dhe të pa mbuluara.

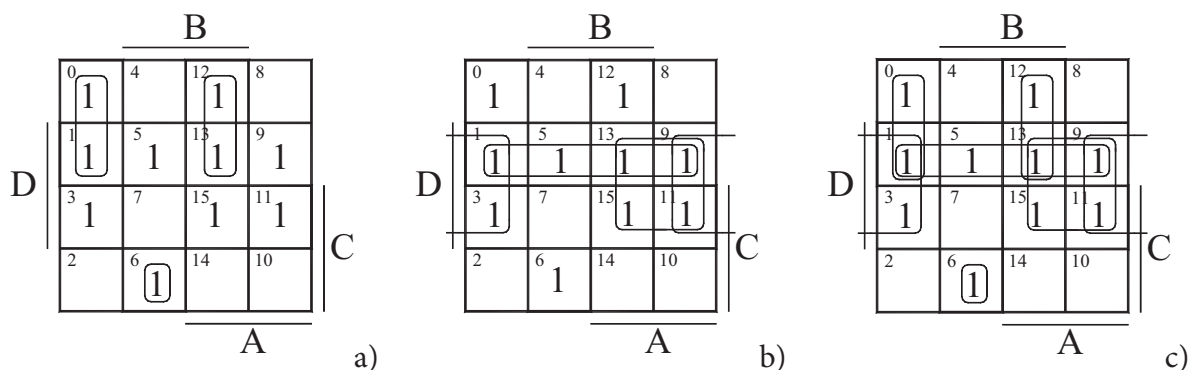


Fig. 2-14. DK e funksionit  $F_1 = F_1(A, B, C, D)$

Për shembullin e parë të funksionit  $F_1$  e fitojmë formën minimale të më mëposhtme:  
 $F_1 = ABCD + ABC + \bar{A}BC + AD + \bar{B}D.$

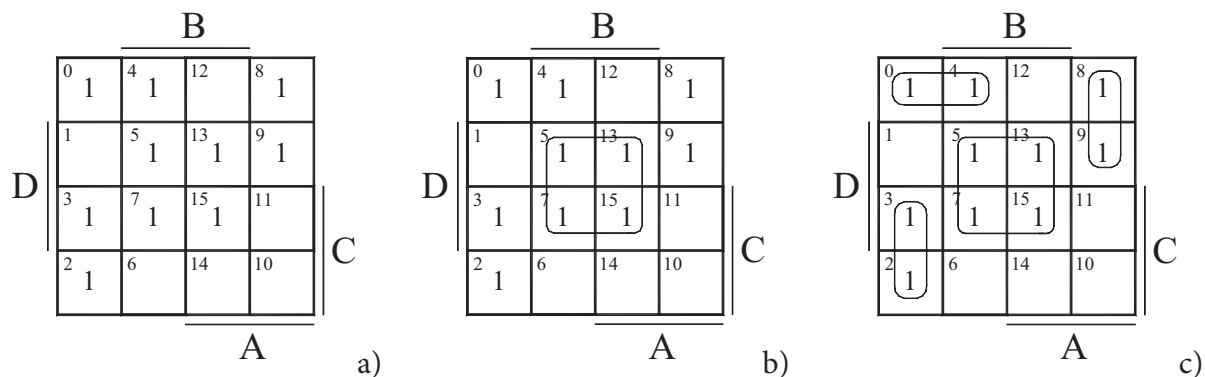


Fig. 2-15. DK e funksionit  $F_2=F_2(A,B,C,D)$

Për shembullin e dytë forma minimale e funksionit  $F_2$  është:

$$F_2 = BD + \overline{ABC} + \overline{ACD} + \overline{ABC}$$

**Minimizimi i funksioneve të dhëna në FNKP.** Pasi që çdo funksion logjik mund të jepet edhe në FNKP të tij, është e qartë se në këtë rast do të shqyrtohet DK i cili është i mbushur me 0, e jo me 1-sha. Minimizimi i funksioneve të dhëna në këtë mënyrë në parim do të jetë identik me atë kur funksioni ishte i dhënë në formën FNDP kur DK ishte e mbushur me 1-sha, vetëm se tash grupimi dhe rrethimi ka të bëjë me fushat e mbushura me 0. Përfundimisht, funksioni do të fitohet në FNKM, dhe jo në formën FNDM.

Në këtë rast termi do të fusim termin **implicenta**. Çdo implicentë prezanton një anëtar, cilën do shumë, në produktin e përgjithshëm. **Implicenta primare (ICP)** është ajo e cila nuk është e përfshirë plotësisht në ndonjë implicentë tjetër. **Implicenta elementare (ICE)** është ICP e cila mbulon të paktën një maksterm (fushë me 0), e cila nuk është e mbuluar me asnjë ICP tjetër. Parimi i funksionimit është identik me rastin e mëparshëm, kurse si ilustrim për minimizimin e funksionit në formën FNKP do të zgjidhim shembullin e funksionit  $Z=Z(A,B,C,D)$  DK e të cilit është paraqitur në fig. 2-16 a) dhe b).

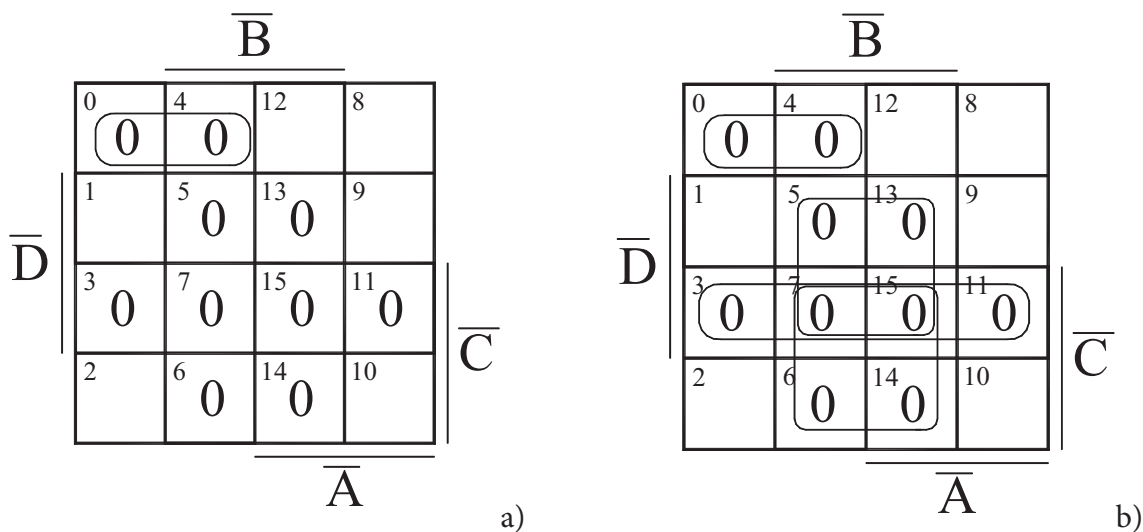


Fig. 2-16. DK e funksionit  $Z=Z(A,B,C,D)$

Për shembullin e fundit të funksionit Z i cili është i minimizuar në FNKP fitohet:

$$Z = (A + C + D)(\overline{B} + \overline{C})(\overline{B} + \overline{D})(\overline{C} + \overline{D})$$

### 2.6.2.2. MINIMIZIMI I FUNKSIONEVE TË DHËNA NË FND/FNK

Në diskutimin e deritanishëm shpjeguar në cilën mënyrë mund të përdoret metoda e DK, por nëse ishte dhënë tabela e vërtetësisë e funksionit, që do të thotë, FNKP ose FNKP e tij. Megjithatë, ndonjëherë mund të hasen funksione të cilat janë dhënë në FND ose FNK. Për këto raste treguam se si mundet të bëhet zgjerimi në mënyrë algjebrike i FND ose FNK deri në FNKP, gjegjësisht FNKP, dhe pastaj të formohet tabela e vërtetësisë së funksionit, dhe pas kësaj nga ajo edhe DK e tij. Pasi që ky zgjerim analitik mund të jetë mjaft i komplikuar dhe i mundimshëm, kurse përveç kësaj është i nevojshëm edhe një hap gjatë zgjidhjes: formimi i tabelës së kombini-meve, tash do të tregojmë se si mundet direkt nga funksioni i dhënë në FND ose FNK të plotësohet DK e tij. Shembulli ka të bëjë me funksionin  $Y=Y(A,B,C,D)$ , i cili është i dhënë me formën FND të tij:  $Y = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{B}\overline{C}\overline{D} + \overline{A}\overline{C} + A$ .

Regjistrimi i 1 në fushat e DK shkon gradualisht edhe atë duke filluar nga produkti i parë, e deri te i fundit. Produkti i parë  $\overline{A}\overline{B}\overline{C}\overline{D}$  është minterm dhe ai mundet direkt të shkruhet në DK të funksionit edhe atë, si  $m_0$ . Produkti i dytë është  $\overline{B}\overline{C}\overline{D}$  dhe ai i përgjigjet atij vendi të DK për të cilën vlen  $B=1, C=0, D=1$  dhe nuk varet nga vlera e ndryshores A, d.m.th. vlen për të dy vlerat e A. Kështu me këtë anëtar do të plotësohen të dy fushat për të cilat vlen  $A=0, B=1, C=0, D=1$  ( $m_5$ ),  $A=1, B=1, C=0, D=1$  ( $m_{13}$ ). Në mënyrë të ngjashme si në rastin e mëparshëm për anëtarin e tretë  $\overline{A}\overline{C}$  do të mbushen katër fusha: ato për të cilat vlen  $A=0, C=0$  për dy vlerat e B dhe për të dy vlerat e D. Përfundimisht për shkak të anëtarit të fundit A do të mbushen tetë fusha: ato për të cilat  $A=1$ , për të dy vlerat e tre ndryshoreve tjera B, C dhe D.

I gjithë ky proces është paraqitur në fig. 2-17 a), b), c), d) dhe e) ku është paraqitur pamja finale e DK, i cili paraqet kombinim të mbushjeve të veçanta.

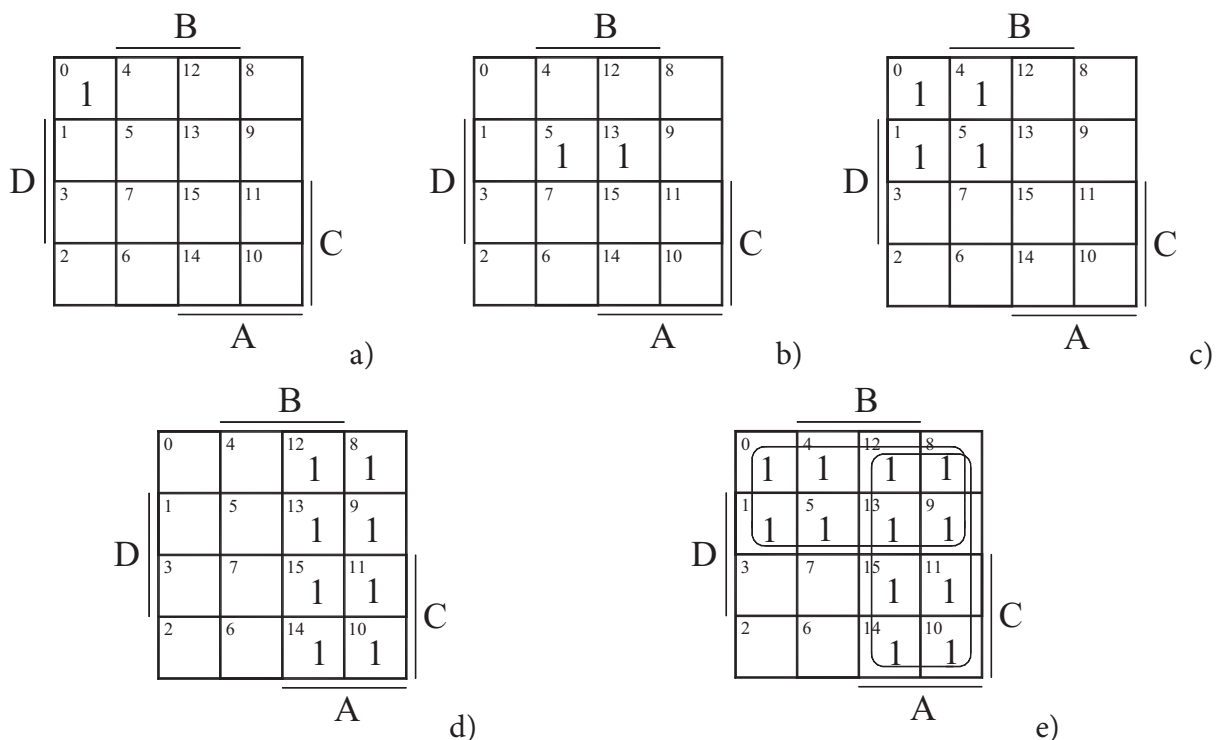


Fig. 2-17. Procesi i minimizimit të funksionit që është dhënë në formën FND

Nga procedura shihet se disa minterma:  $m_0, m_5, m_{13}$  janë të mbushur me 1-sha më tepër se një herë. Megjithatë kjo nuk paraqet problem shtesë sepse nëse mintermi mblidhet me veten fitohet i njëjti ai minterm vetëm një herë. Në figurën e fundit është bërë minimizimi nga i cili fitohet se FNKM i funksionit është  $Y = A + \overline{C}$ .

**2.6.2.3. MINIMIZIMI I FUNKSIONEVE JOPLOTËSISHT TË PËRCAKTUARA**

Deri tani pamë se si minimizohen funksionet logjike plotësisht të definuara. Vlera e këtij funksioni gjithmonë ishte 0 ose 1, për çdo kombinim të ndryshoreve të pavarura. Me një funksion të dhënë në këtë mënyrë mundet menjëherë të plotësohen fushat e DK të cilave u korrespondojnë minterma ose maksterma, dhe normalisht pastaj të fitohet funksioni në formën e tij minimale. Megjithatë, në praktikë hasen edhe funksione joplotësisht të definuara.

Që të ilustrojmë procedurën sipas të cilës kryhet minimizimi i funksioneve joplotësisht të definuara, do të shqyrtojmë shembullin në vazhdim, i cili ka të bëjë me funksionin  $Y=Y(A,B,C,D)$ , i cili është dhënë me formë FND të mëposhtme:

$$Y = \sum m(1,2,5,6,9) + \sum_{xm} m(10,11,12,13,14,15).$$

Kjo formë do të thotë se funksioni  $Y=1$  për çdo minterm:  $m_1, m_2, m_5, m_6, m_9$ , ndërsa vlera e tij nuk është e rëndësishme për kombinimet e ndryshoreve të pavarur të cilave u korrespondojnë mintermat:  $m_{10}, m_{11}, m_{12}, m_{13}, m_{14}, m_{15}$ . Prandaj në fushat që korrespondojnë me mintermat e fundit do të shkruajmë simbolin “x”.

Pamja e DK është treguar në fig. 2-18. Në punën në vazhdim më e rëndësishme është ajo që “x”-at mund ti interpretojmë sipas zgjedhjes tonë: si 1, në qoftë se me to thjeshtohet minimizimi, ose si 0, d.m.th. thjesht ti injorojmë nëse me asgjë nuk kontribuojnë në thjeshtësimin e mëtejshëm të funksionit.

				B													
		0		4		12		8									
D	1	5	13	x	9	C											
	1	1	x	1													
	3	7	15	x	11												
	2	1	6	1	14							x	10	x			
				A													

Fig. 2-18. DK e funksionit  $Y=Y(A,B,C,D)$

				B													
		0		4		12		8									
D	1	5	13	x	9	C											
	(1)	(1)	x	(1)													
	3	7	15	x	11												
	2	(1)	(1)	x	14							x	10	x			
				A													

Fig. 2-19. Minimizimi pa “x”

				B													
		0		4		12		8									
D	1	5	13	x	9	C											
	(1)	(1)	x	(1)													
	3	7	15	x	11												
	2	(1)	(1)	x	14							x	10	x			
				A													

Fig. 2-20. Minimizimi me “x”

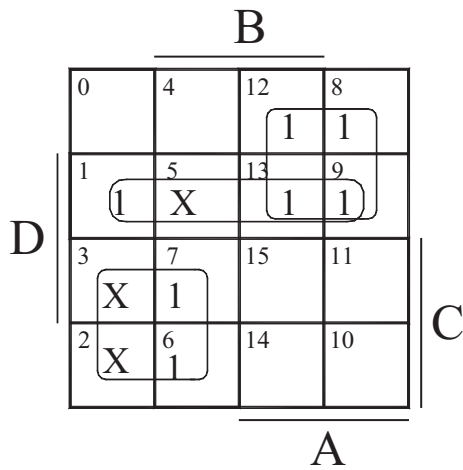
Në fig. 2-19 është bërë minimizimi ashtu që nuk është konsideruar asnjë fushë e mbushur me “x”. Në këtë rast për funksionin fitohet shprehja:

$$Y = (m_1 + m_5) + (m_1 + m_9) + (m_2 + m_6) = \overline{A}\overline{C}D + \overline{B}\overline{C}D + \overline{A}C\overline{D}.$$

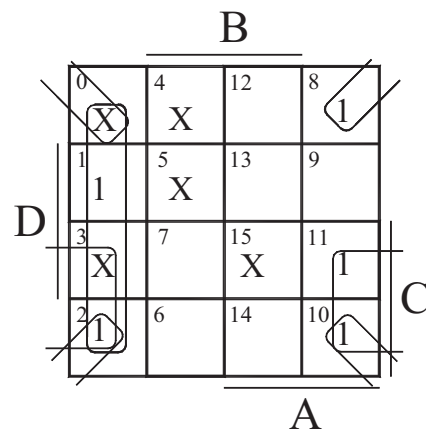
Në fig. 2-20 “x”-at që ndodhen në vendet e  $m_{13}, m_{14}, m_{10}$  i interpretojmë si 1-sha me çka fitojmë një formë tjetër e cila është më e thjeshtë dhe më e qartë nga ajo paraprake:

$$Y = (m_1 + m_5 + m_9 + m_{13}) + (m_2 + m_6 + m_{10} + m_{14}) = C\overline{D} + \overline{C}D.$$

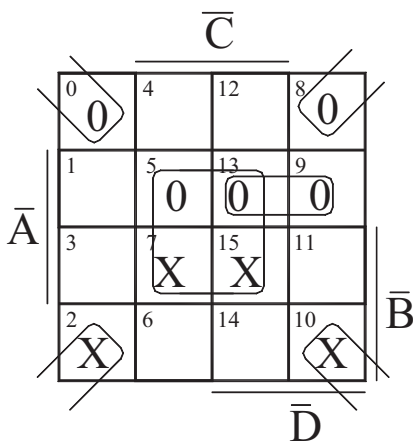
“x”-at tjerë të cilët ndodhen në vendet e  $m_{11}, m_{12}, m_{13}$  nuk mund të na shërbejnë për reduktimin e numrit të anëtarëve të funksionit, as edhe për zvogëlimin e numrit të ndryshoreve në çdo anëtar, kështu që këto “x” thjesht i trajtojmë sikur të jenë 0. Për sqarim plotësues të procesit të minimizimit të funksioneve joplotësisht të specifikuar me metodën e diagrameve të Karnoit, në fig. 2-21 a), b), c), d), e) dhe f) janë treguar disa shembuj të ri të funksioneve të cilët varen nga katër ndryshore.



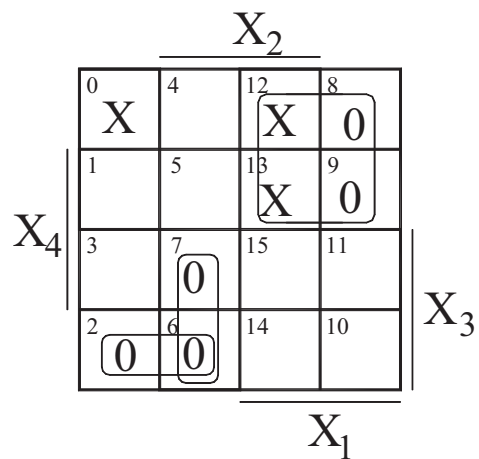
a)  $Y_1 = AB + \bar{C}D + \bar{A}C$



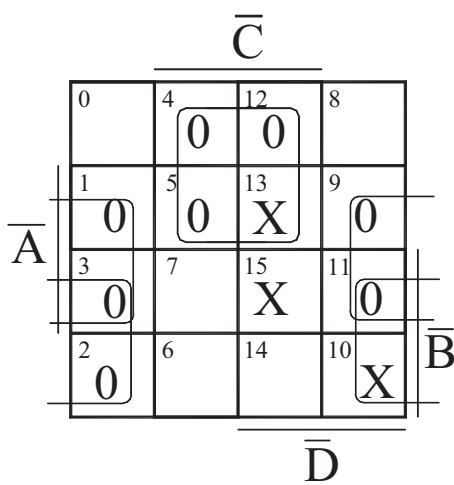
b)  $Y_2 = \bar{B}\bar{D} + \bar{A}\bar{B} + \bar{B}C$



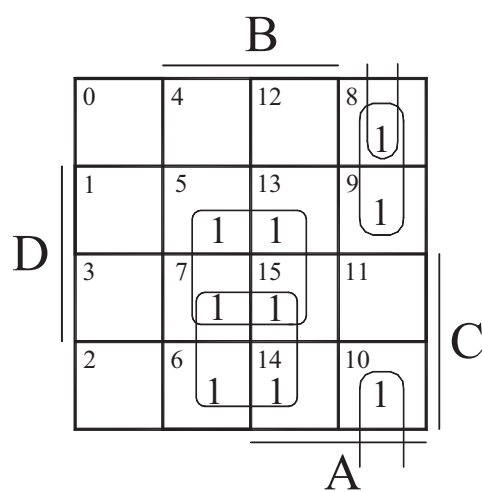
c)  $Y_3 = (C + A)(\bar{C} + \bar{A})(\bar{D} + B + \bar{A})$



d)  $Y_4 = (X_1 + \bar{X}_3)(\bar{X}_1 + X_2 + X_3)(\bar{X}_1 + X_3 + \bar{X}_4)$



e)  $Y_5 = (\bar{C} + B)(C + \bar{A})(C + \bar{B})$



f)  $Y_6 = BD + BC + \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{D}$

Fig. 2-21. Minimizimi i funksioneve me katër ndryshore duke zbatuar metodën e diagrameve të Karnoit

## 2.7. RRJETAT KOMUTUESE

Funksionet logjike praktikisht mund të realizohen në mënyrë të ndryshme duke zbatuar teknika të ndryshme për zgjidhje, por gjithmonë duke përdorur elemente dhe/ose komponente të cilat kanë dy gjendje: komutues mekanik, rele, komutues gjysmëpërçues etj. Në çdo rast në thelb paraqitet nevoja për paraqitjen grafike të tyre me ndihmën e skemave dhe simboleve përkatëse. Duke pasur parasysh se qëllimi ynë është realizimi i funksioneve logjike me komutator elektronik në vazhdim do të fokusohemi në shpjegimin e kësaj problematike, më saktësisht mbi paraqitjen grafike të funksioneve logjike me ndihmën e qarqeve logjike dhe me shenjat për simbolizim të tyre.

*Çdo strukturë e cila është fituar me lidhjen adekuate të një numri të caktuar të qarqeve të ndryshme logjike dhe realizon një funksion komutues quhet **logjikë, rrjet kombinator, komutues ose ndërprerës**. Rrejtë komutues mund të tregohet nga bllok-skemën përkatëse (bllok-diagrami logjik). Kjo është një formë grafike e paraqitjes, kurse fitohet duke zbatuar simbolet e qarqeve logjike. Në rrjetat kombinatorë nuk ekziston lidhja e kundërt nga dalja e ndonjë qark logjik deri në cilën do hyrje në rrjetë. Për këtë shkak çdo dalje e rrjetit ekziston dhe varet vetëm nga vlerat momentale të ndryshoreve hyrëse.*

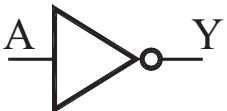
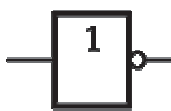
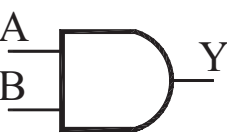
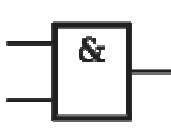
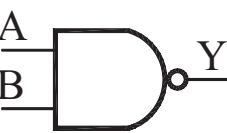
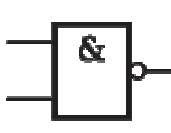

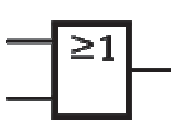
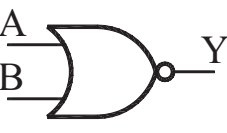
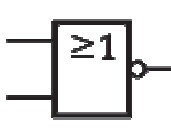
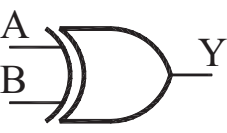
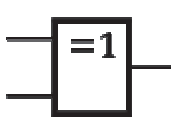
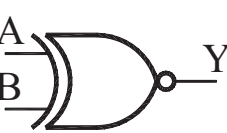
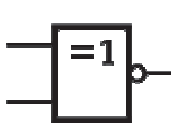
### 2.7.1. QARQET LOGJIKE THEMELORE

Të gjitha funksionet standarde të cilat deri tani i analizuam, teknikisht realizohen me ndihmën e komponentëve të veçanta të cilat quhen **qarqe logjike, porta ose dyer**. Secili qark logjik ka një dalje, e cila korrespondon me funksionin të cilin ai qark e ekzekuton, dhe një ose më tepër hyrje nëpërmjet të cilave futen ndryshoret nga të cilat varet funksioni i daljes.

Për çdo qark logjik ekziston simbol grafik përkatës - bllok-diagram elementar, d.m.th. **simboli logjik**, me të cilin ky qark tregohet në diagramet logjike. Në literaturë mund të hasen simbole të ndryshme për paraqitjen e qarqeve logjike. IEEE (Institute of Electrical and Electronics Engineers) e pranoi dhe e standardizoi shënimin e qarqeve logjike të futur nga ana e IEC (International Electrotechnical Commission). Sipas këtij standardi ekzistojnë në fakt dy lloje të ndryshme të simboleve. Në njërin grup bien simbolet të cilat kanë formë të ndryshme varësisht nga funksioni logjik i tyre, ndërsa në grupin e dytë përdoren simbolet me formë drejtkëndëshe. Instituti Amerikan Nacional i Standardeve (ANSI) i aplikon pikërisht simbolet me formë të ndryshme të cilët zakonisht përdoren edhe në nivel ndërkombëtar për nevoja edukative. Nga ana tjetër, simbolet me formë drejtkëndëshe përdoren nga ana e prodhuesve të komponentëve digjitale, pajisjeve dhe aparateve për mbajtjen e dokumentacionit. Duke marrë parasysh këtë që u tha, në shtjellimin e mëtejshëm do të përdorim simbolizimin sipas standardit ANSI, d.m.th. simbolet që kanë formë të ndryshme. Megjithatë, në tabelën 2-19. është dhënë pasqyrë e plotë dhe krahasuese e simboleve të qarqeve logjike themelore (elementare) EDHE, OSE dhe JO, d.m.th. të invertorit, si dhe i qarqeve universale JOEDHE dhe JOOSE dhe shënimin e tyre sipas të dy standardeve. Në mënyrë plotësuese, krahas çdo qarku logjik është theksuar tabela e tij e vërtetësisë dhe funksioni që e ekzekuton në formë analitike me sqarim të shkurtër.



Nga funksionet e simboleve logjike të inverterit (JO), qarkut JOEDHE dhe JOOSE vërehet se komplementimi i ndryshores shënohet me rreth të vogël (o).

Qarku logjik	Simboli logjik		Ekuacioni logjik	Tabela e vërtetësisë	Përshkrimi i funksionit															
	ANSI	IEC/IEEE																		
Invertori (JO)			$Y = \bar{A}$	<table border="1" data-bbox="980 475 1121 586"> <tr><td>A</td><td>Y</td></tr> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </table>	A	Y	0	1	1	0	Komplementimi (Invertimi)									
A	Y																			
0	1																			
1	0																			
EDHE			$Y = A \cdot B$	<table border="1" data-bbox="980 630 1121 807"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	Y	0	0	0	0	1	0	1	0	0	1	1	1	Shumëzimi logjik
A	B	Y																		
0	0	0																		
0	1	0																		
1	0	0																		
1	1	1																		
JOEDHE			$Y = \overline{A \cdot B}$	<table border="1" data-bbox="980 851 1121 1028"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	1	0	1	1	1	0	1	1	1	0	Komplement i shumëzimit logjik
A	B	Y																		
0	0	1																		
0	1	1																		
1	0	1																		
1	1	0																		
OSE			$Y = A + B$	<table border="1" data-bbox="980 1072 1121 1249"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	1	Mbledhja Logjike
A	B	Y																		
0	0	0																		
0	1	1																		
1	0	1																		
1	1	1																		
JOOSE			$Y = \overline{A + B}$	<table border="1" data-bbox="980 1294 1121 1470"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	0	Komplement i mbledhjes logjike
A	B	Y																		
0	0	1																		
0	1	0																		
1	0	0																		
1	1	0																		
XOSE			$Y = A \oplus B$ $Y = A\bar{B} + \bar{A}B$	<table border="1" data-bbox="980 1515 1121 1692"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	0	Mbledhja logjike ekskluzive
A	B	Y																		
0	0	0																		
0	1	1																		
1	0	1																		
1	1	0																		
XJOOSE			$Y = \overline{A \oplus B}$ $Y = AB + \bar{A}\bar{B}$	<table border="1" data-bbox="980 1736 1121 1913"> <tr><td>A</td><td>B</td><td>Y</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	1	Komplement i mbledhjes logjike ekskluzive
A	B	Y																		
0	0	1																		
0	1	0																		
1	0	0																		
1	1	1																		

Ta6. 2-19. Pasqyrë e simboleve të qarqeve logjike standarde

Në dy rreshtat e fundit të tabelës 2-19 janë dhënë edhe qarqet logjike të cilat i realizojnë funksionet logjike vetëm (Eksklusive) OSE dhe JOOSE, d.m.th. XOSE dhe XJOOSE, sepse edhe ato hasen shpesh edhe në teori edhe në praktikë.

Si qarqe logjike veçanërisht të rëndësishëm do ti theksojmë qarqet JOEDHE dhe JOOSE, të cilët i ekzekutojnë funksionet universale JOEDHE dhe JOOSE, sepse me to mund të realizohet cilido funksion komutues. Duke u nisur nga ekuacionet (2-22, 2-23 dhe 2-24) me të cilat funksionet elementare JO, EDHE dhe OSE shprehen vetëm nëpërmjet funksionit JOEDHE, në fig. 2-22 a), b) dhe c) janë paraqitur portat logjike themelore vetëm me lidhjen përkatëse të qarkut JOOSE:

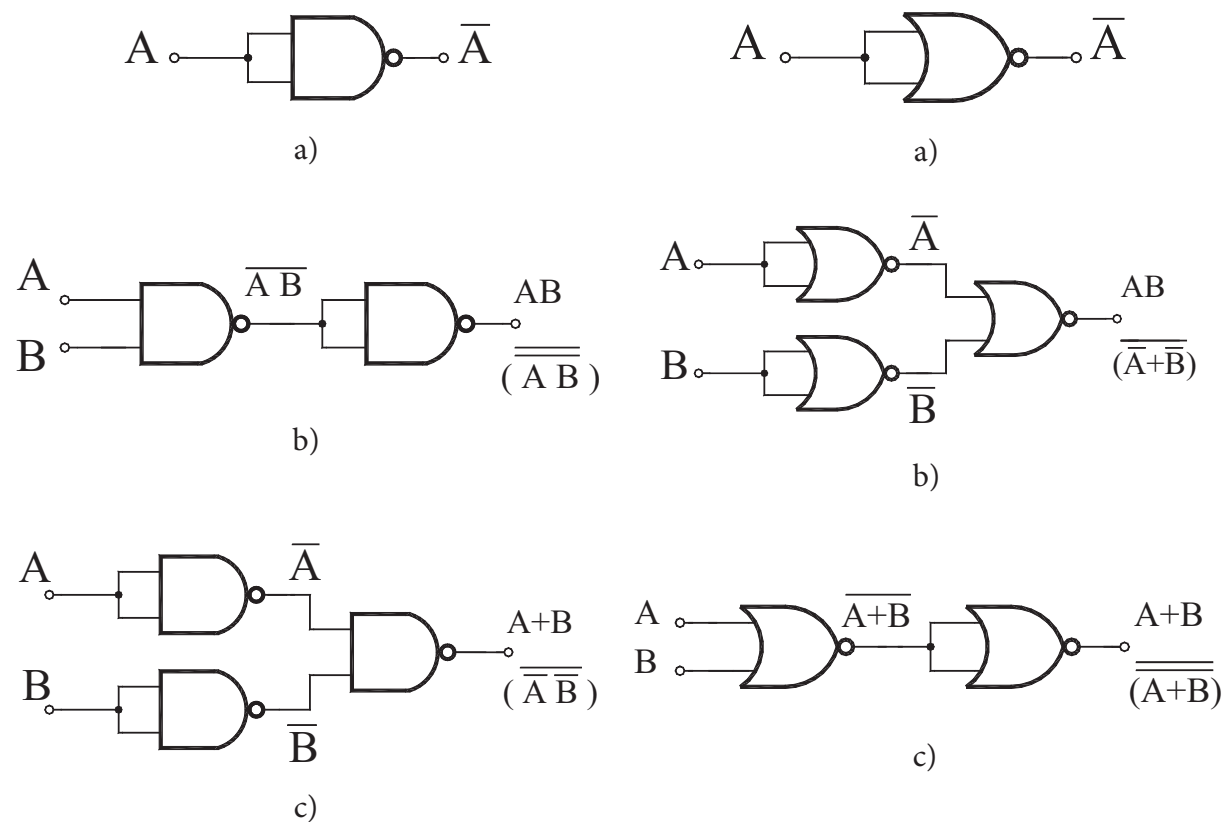


Fig. 2-22. Vetëm me porta JOEDHE

Fig. 2-23. Vetëm me porta JOOSE

Realizimi i qarqeve logjike themelore JO (Invertorit), EDHE dhe OSE

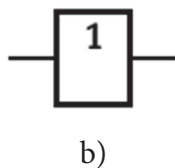
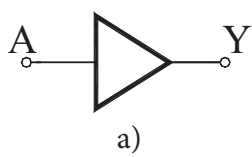
### 2.7.2. QARQET LOGJIKE THEMELORE TJERA

Përveç qarqeve logjike themelore dhe universale në praktikë shumë shpesh hasen edhe qarqe logjike bazike tjera të cilët kanë zbatim të veçantë. Bëhet fjalë për qarkun bufer, qarkun me tre gjendje dhe portën bilaterale të cilët do t'i analizojmë në vazhdim sepse këto qarqe kanë rol jashtëzakonisht të rëndësishëm në projektimin dhe realizimin e komponentëve digjitale, dhe me këtë zbatim praktik të madh.

Aplikimi i këtyre qarqeve erdhi për shkak të problemeve reale në punën praktike. Më konkretisht, nga nevoja për lidhjen e daljes të një qarku logjik me element tjetër ose komponentë e cila ka nevojë për rrymë më të madhe nga ajo që mundet realisht të ia sigurojë ai qark logjik, si dhe nga nevoja për lidhje të më tepër daljeve nga qarqe të ndryshme logjike në një pikë.

### 2.1.1.2. QARQET BUFER

Së pari do të prezantojmë qarkun për përshtatje (buferin, ang. *buffer*) i cili ka një hyrje dhe një dalje ngjashëm si invertori, vetëm se tek qarku bufer dalja e ndjek gjendjen logjike të hyrjes, d.m.th. në dalje fitohet nivel i njëjtë logjik me atë që është prezent në hyrje. Në fig. 2-24 a) dhe b) tregohen simbolet logjike të buferi-it edhe atë sipas të dy standardeve: ANSI dhe IEC/IEEE. Duke marrë parasysh sjelljen e buferi, ekuacioni logjik i tij do të jetë  $Y=A$ , ndërsa tabela e vërtetësisë tab. 2-20 do të ketë formë të përshtatshme me të.



$$Y = A.$$

A	Y
0	0
1	1

Fig. 2-24. Paraqitja simbolike

Ekuacioni logjik

Tab. 2-20. Tabela e kombinimeve

Qarku bufer (bafer)

Karakteristikë kryesore e qarkut bufer është mundësia e tij që të jap rrymë dalëse më të madhe për nivel logjik të njëjtë. Për shkak të kësaj vetie buferi lidhet në dalje të atij qarku logjik i cili nuk mundet direkt të lidhet me ngarkesën me rezistencë të vogël sepse ekziston rreziku ngarkesa të tërheq më shumë rrymë nga qarku logjik dhe të njëjtin ta mbingarkojë ose dëmtojë. Buferi shërben si stad për përshtatje dhe lidhje indirekte të daljes së qarkut të dhënë logjik me ngarkesë e cila mund të tërheq më tepër rrymë nga kufiri maksimal i lejuar. Këto qarqe përdoren atje ku ka nevojë për fuqi më të madhe nga fuqia që një qark logjik mund ta jap dhe prandaj qarku bufer quhet edhe qark logjik pogon ose qark për eksitim, qark logjik me dalje të fuqishme ose drajver (ang. *driver*).

### 2.1.1.3. QARQET BUFER ME TRI GJENDJE

Ky qark quhet edhe bufer me tre-gjendje, kurse emërtimin e tij e merr nga terminologjia në anglisht ku haset me termin three-state bufer sepse përveç dy gjendjeve logjike të zakonshme: 1 ose 0, dalja e qarkut Y mund të ndodhet edhe në gjendjen e tretë, ose gjendja e *impedancës së lartë* e cila zakonisht shënohet me  $HiZ$ ,  $Hi-Z$ , ose vetëm me  $Z$ . Kur qarku ndodhet në gjendjen e tretë, atëherë ai nuk harxhon asnjë lloj rryme ( $I_Y \rightarrow 0$ ), që rrjedh nga fakti se në këtë gjendje dalja Y shkyçet dhe sillet si rezistencë me vlerë pafundësisht të madhe ( $Z_Y \rightarrow \infty$ ,  $R_Y \rightarrow \infty$ ).

Funksionimi normal i qarkut mundësohet nëpërmjet nivelit logjik të hyrjes kontrolluese të sapo futur të shënuar me E (ang. Enable). Nëse në hyrjen për kontroll E sillet 1 ( $E = 1$ ), atëherë qarku funksionon si bufer i zakonshëm, d.m.th. gjendja logjike nga hyrja bartet në dalje ( $Y=A$ ). Megjithatë, nëse në hyrjen E sillet 0 ( $E = 0$ ), dalja e qarkut do të kalojë në gjendjen e tretë ( $Y=HiZ$ ),  $R_Y \rightarrow \infty$  dhe  $I_Y \rightarrow 0$  me çka qarku praktikisht shkyçet. Kjo do të thotë se niveli aktiv i sinjalit kontrollues E është 1, sepse vetëm kur  $E = 1$ , buferi funksion në mënyrë të zakonshme.

Sjellja e qarkut bufer me tre - gjendje na rikujton ventilin e çezmës.

Në fig. 2-25 a), b) janë treguar simbolet logjike të buferit me tre-gjendje edhe atë sipas të dy standardeve: ANSI dhe IEC/IEEE, ndërsa tabela e vërtetësisë tab. 2-21 në mënyrë plotësuese e pasqyron mënyrën e funksionimit të tij.

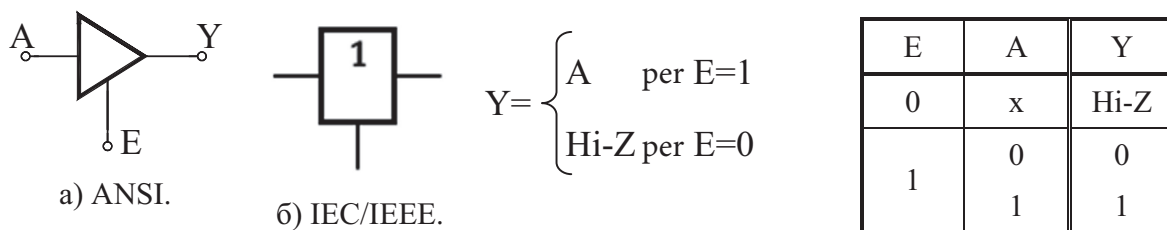


Fig. 2-25. Paraqitja simbolike

Ekuacioni logjik

Tab. 2-21. Tabela e kombinimeve

Qarku bufer me tre gjendje (bufer tre-statik) dhe sinjali kontrollues aktiv i 1

Për sqarim të parimit të funksionimit të qarkut me tre gjendje të njëjtën do ta paraqesim edhe si çelës mekanik me kontroll të jashtëm (fig. 2-26).

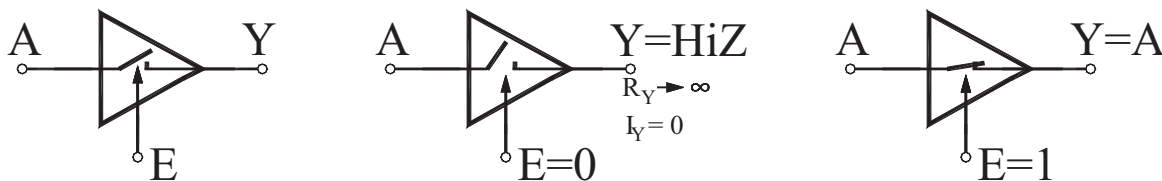


Fig. 2-26. Qarku bufer si çelës mekanikisht i kontrolluar në njërin drejtim

Buferi tre-statik u zbulua për arsye thjesht praktike edhe atë nga nevoja që në një pikë të lidhen së paku dy dalje nga qarqe të ndryshme logjike siç tregohet në fig. 2-27. Lidhja e thjesht e daljeve të portave mund të krijoj problem sepse gjendja në pikën e përbashkët nuk mund të kontrollohet. Kjo do të ndodhë nëse gjendjet e daljeve të qarqeve mes veti ndryshojnë. Në këtë rast gjendja logjike në pikën bashkuese nuk mundet të definohet çka rezulton me paraqitjen e konfliktit (kolizionit).

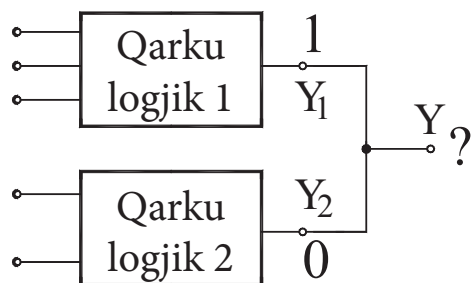


Fig. 2-27. Lidhja direkte e daljeve të qarqeve logjike dhe paraqitja e konfliktit

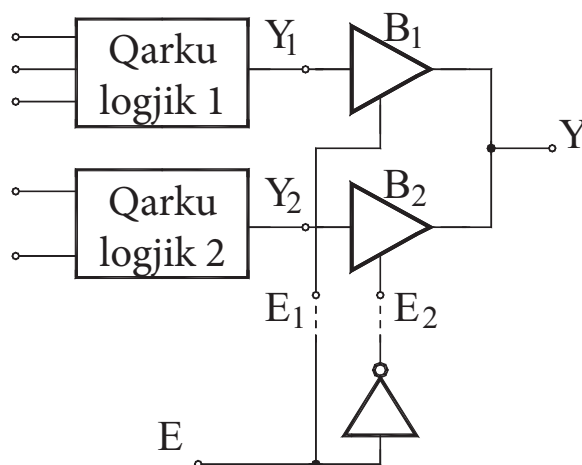


Fig. 2-28. Lidhja e daljeve të qarqeve logjike nëpërmjet buferit me tre gjendje

Konflikti mund të shmanget pikërisht me vendosjen e buferëve me tre gjendje sipas figurës fig. 2-28. Nga ajo shihet se për shkak të prezencës së buferëve  $B_1$  dhe  $B_2$  daljet e qarqeve logjike sipas nevojës mundet edhe të largohen nga lidhja. Domethënë, gjendja logjike në pikën përbashkët të bashkimit  $Y$  do të varet vetëm nga buferi që lëshon, d.m.th. që është aktiv, nëse gjatë kësaj buferi i qarkut të dytë mbahet pasiv dhe dalja e tij sforcohet të kalojë në gjendjen e tretë me çka do të shpëputet nga pika e përbashkët. Kjo mundësohet në at mënyrë që në hyrjen kontrolluese të buferit të qarkut që duhet të përcaktojë gjendjen logjike në pikën e përbashkët bartet 1, kurse në hyrjen për kontroll të buferit të qarkut pasiv silltet 0, si për shembull  $E_1=1$ , kurse  $E_2=0$ . Tash është e qartë se gjendja logjike në pikën e përbashkët do të definohet vetëm nga niveli logjik i hyrjes së qarkut të parë, d.m.th. vlen  $Y=Y_1$ . Tabela funksionale 2-22 në mënyrë plotësuese e sqaron mënyrën e prezantuar të funksionimit.

E1	E2	Y
0	0	Hi-Z
0	1	$Y_2$
1	0	$Y_1$
1	1	?

Tab. 2-22. Komandimi me dy hyrje kontrolluese

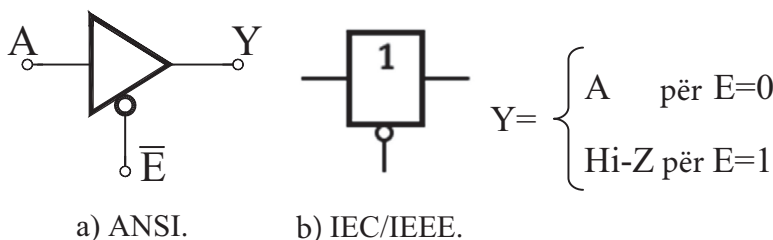
E	E1	E2	Y
0	1	0	$Y_1$
1	0	1	$Y_2$

Tab. 2-23. Komandimi me një hyrje kontrolluese dhe inverter

Që të mos vijë deri te gabimi, të dy hyrjet për kontroll mundet të lidhen në hyrjen kontrolluese të vetme  $E$ , me çka hyrja kontrolluese nga njëri bufer do të shkojë nëpërmjet inverterit siç tregohet në fig. 2-27 me vija të ndërprera. Në këtë rast do të vlej tabela e kombinimeve tabela 2-23, e cila tregon se kur  $E=0$  atëherë  $Y=Y_1$ , por nëse  $E=1$  atëherë  $Y=Y_2$ .

Lidhja në pikë të përbashkët mund të realizohet edhe me dalje të më shumë qarqeve logjike, ku duhet të kemi kujdes në komandimin me hyrjet kontrolluese. Domethënë, gjithmonë duhet të jetë aktiv vetëm njëri nga qarqet logjike, daljet e të cilit janë të lidhura, ndërsa të gjitha qarqet tjera të jenë pasiv.

Në praktikë shpesh hasen edhe qarqe me tre gjendje në të cilat niveli aktiv i sinjalit kontrollues është i ulët. Në këtë rast simbolit të qarkut i shtohet rreth në hyrjen e tij kontrolluese, sipas figurave fig. 2-29 a) dhe b). Një qark i tillë tre-statik do të jetë aktiv nëse  $E=0$ , ndërsa ai do të bëhet pasiv dhe në dalje do të paraqitet gjendja e tretë nëse  $E=1$ , sipas tabelës së vërtetësisë së paraqitur në tab. 2-24.



a) ANSI.

b) IEC/IEEE.

$$Y = \begin{cases} A & \text{për } E=0 \\ \text{Hi-Z} & \text{për } E=1 \end{cases}$$

E	A	Y
0	0	0
0	1	1
1	x	Hi-Z

Tab. 2-24. Tabela e kombinimeve

Fig. 2-29. Paraqitja simbolike

Ekuacioni logjik

Qarku bufer me tre gjendje (buferi tre-statik) dhe hyrja kontrolluese aktive në 0

Ekzistojnë edhe realizime të buferëve tre-statik me hyrje kontrolluese për **pamundësim** D (ang. disable) të funksionimit. Në këtë rast me sjelljen e nivelit aktiv në hyrjen kontrolluese D dalja shkon në gjendjen e tretë, kurse nëse në D sillet nivel logjik pasiv, dalja funksionon normalisht dhe në të transmetohet gjendja e hyrjes.

Një lloj tjetër i buferëve të cilët gjithashtu shumë shpesh hasen janë të ashtuquajturit buferat-invertor të cilët në parim funksionojnë në mënyrë të njëjtë si edhe qarqet bufer që i përmendëm më parë, vetëm se buferët-invertor kryejnë invertim shtesë të sinjalit të hyrjes. Te ata, kur në hyrjen kontrolluese sillet sinjal aktiv përkatës, në dalje paraqitet vlerë komplementare e ndryshores së hyrjes ( $Y = \bar{A}$ ), prandaj simbolit logjik të qarkut në dalje i shtohet rreth sipas fig. 2-30 a), b), c), d). Në të kundërtën, nëse hyrja kontrolluese është pasive, buferi shkon në gjendjen e tretë.

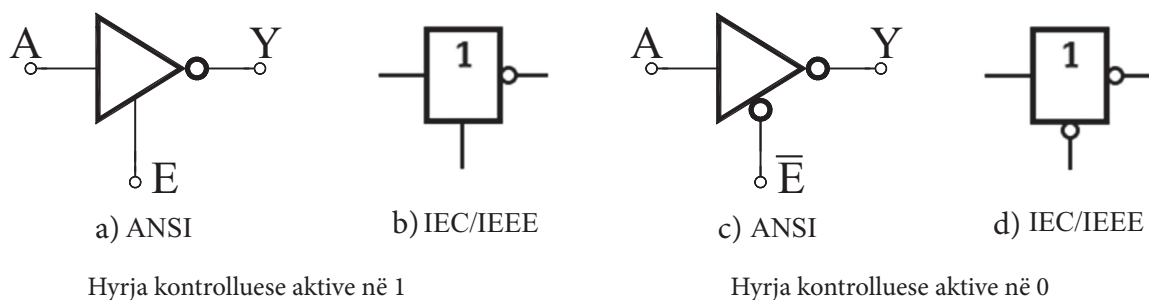


Fig. 2-30. Simbolet logjike të buferit-invertor me tre gjendje

**2.7.2.3. PORTA BILATERALE (E TRANSMISIONIT)**

Me interes të veçantë në praktikë është edhe qarku simboli logjik i të cilit është treguar në fig. 2-31. Në fig. 2-31 a) është dhënë simboli sipas standardit-ANSI, ndërsa në fig. 2-31 b) është paraqitur simboli sipas standardit IEC/IEEE. Bëhet fjalë për qarkun i cili ose e mundëson ose e shkyç lidhjen mes hyrjes dhe daljes në të dy drejtimet, d.m.th. në mënyrë bilaterale, prandaj ky qark mund të paraqitet edhe si çelës mekanik i kontrolluar nga jashtë sipas fig. 2-32.

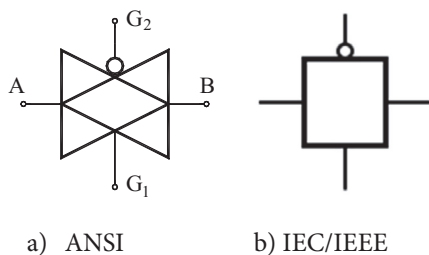


Fig. 2-31. Paraqitja simbolike të çelësit bilateral

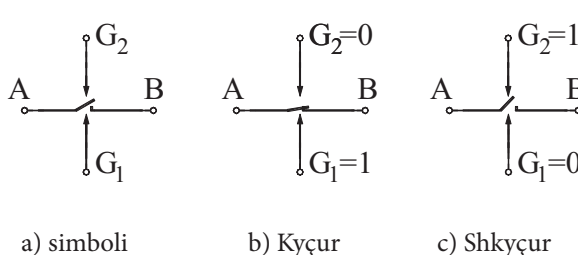


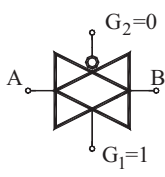
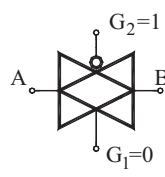
Fig. 2-32. Porta e transmisionit si çelës mekanik i kontrolluar nga jashtë

Sjellja e qarkut komandohet nëpërmjet gjendjeve logjike të hyrjeve kontrolluese. Domethënë, porta e transmisionit kyçet kur në hyrjen kontrolluese  $G_1$  sillet 1, ndërsa në hyrjen kontrolluese tjetër  $G_2$  bartet 0 me çka mes hyrjes dhe daljes vendoset lidhje e shkurtër dhe mes tyre mundësohet transmetimi në të dy drejtimet: nga A drejt B, d.m.th. nga B drejt A. Anasjelltas, nëse në hyrjen komanduese  $G_1$  sillet 0 dhe në të njëjtën kohë në hyrjen kontrolluese tjetër  $G_2$  lidhet 1, porta e transmisionit shkyçet sepse komunikimi mes hyrjes/daljes A nuk mundet të realizohet me daljen/hyrjen B për çka dalja është në ndërprerje (e shkëputur, e shkyçur) nga hyrja dhe ndodhet në gjendjen e rezistencës pafundësisht të madhe (të lartë), pra në gjendjen e tretë. Parimi i funksionimit të portës bilaterale është prezantuar me tab. 2-25 dhe fig. 2-33.

Falë mënyrës së punës, ky qark ka zbatim të madh në fusha të ndryshme të elektronikës prandaj edhe ka disa emërime. Ai quhet edhe portë dy drejtimesh, komutator bilateral, komutator analog ose selektor kohe.

G1	G2	Komunikimi Hyrje-Dalje
1	0	Lidhje e shkurtër ( $R_{A-B} \rightarrow 0$ )
0	1	Ndërprerje (Hi-Z) ( $R_{A-B} \rightarrow \infty$ )

Tab. 2-25. Tabela funksionale e portës së transmisionit

Kyçur	Shkyçur
	
Lidhje e shkurtër mes hyrjes dhe daljes	Qarku i ndërprerë mes hyrjes dhe daljes

Tab. 2-33. Përshkrimi i punës së portës së transmisionit

Kontrollimi i punës së komutatorit bilateral mund të realizohet edhe vetëm nëpërmjet linjës hyrëse kontrolluese të vetme. Në këtë rast niveli logjik i njëres hyrje kontrolluese duhet të jetë në formë direkte, ndërsa tjetra në formë komplementare nëpërmjet invertorit. Lidhja në parim është e njëjtë me komandimin e buferëve tre-statik të treguar në fig. 2-28, ku hyrjet kontrolluese  $E_1$  dhe  $E_2$  ishin të lidhura me linjën kontrolluese unike E.

### 2.1.2. ANALIZA E RRJETAVE KOMUTUESE

Analiza e rrjetave komutuese ka të bëjë me planin funksional, sepse struktura e rrjetës është e njohur nëpërmjet skemës logjike të saj. *Detyra e analizës është të shpjegojë funksionet logjike të veçanta të rrjetës kombinatorë të dhënë, me qëllim përfundimtar - përcaktimin e gjendjeve logjike në pika të veçanta të rrjetit, edhe atë për çdo kombinim të vlerave të ndryshoreve hyrëse.* Sipas asaj që kemi parë, rrjedh se problemi i analizës do të jetë veçanërisht i rëndësishëm gjatë shfrytëzimit dhe mirëmbajtjes së pajisjeve digjitale.

Skema logjike e rrjetit duhet të vizatohet duke zbatuar simbolet logjike të duhura të qarqeve logjike të përdorura, si dhe me shënim të lidhjeve të cilat ekzistojnë mes hyrjeve dhe daljeve të secilit qark logjik. Për çdo rrjet komutues janë të njohur emrat e të gjitha ndryshoreve hyrëse, d.m.th. ndryshoreve të pavarura të cilat mund të shfaqen në formë direkte (reale, nominale) ose formë komplementare, si dhe të gjithë emrat e ndryshoreve dalëse, d.m.th. funksionet.

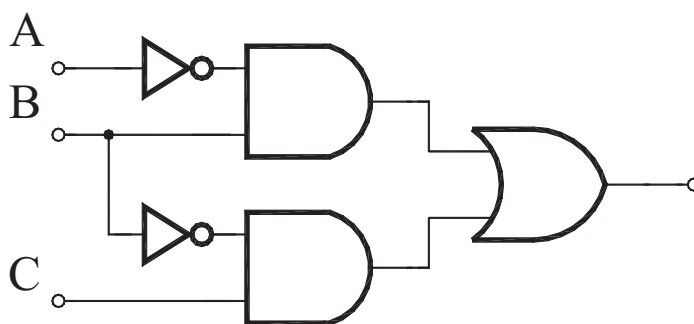
Pas analizës së kryer të rrjetit të dhënë duhet të fitohet forma analitike e funksionit, gjegjësisht funksionet që kjo rrjetë i realizon. Nëse është e mundur, kjo formë duhet të thjeshtohet sa më shumë të jetë e mundur, ose më saktë të minimizohet. Përfundimisht, nëse duhet, nga ekuacioni i fituar mund të ndërtohet edhe tabela e vërtetësisë e rrjetit komutues.

*Analiza fillon nga hyrja drejt daljeve të rrjetit edhe atë ashtu që shënohen të gjitha daljet nga qarku logjik, dhe për çdo dalje shkruhet ekuacioni përkatës i cili do të varet nga ajo se për çfarë qarku logjik bëhet fjalë.* Pra, gradualisht përcaktohen format analitike të funksioneve komutuese të daljeve nga të gjitha qarqet logjike, edhe atë duke u zhvendosur nga hyrja drejt daljeve të rrjetit. Kjo procedurë zbatohet derisa nuk fitohet shprehje për çdo dalje të çdo qarqes logjike në rrjet (çdo funksion).

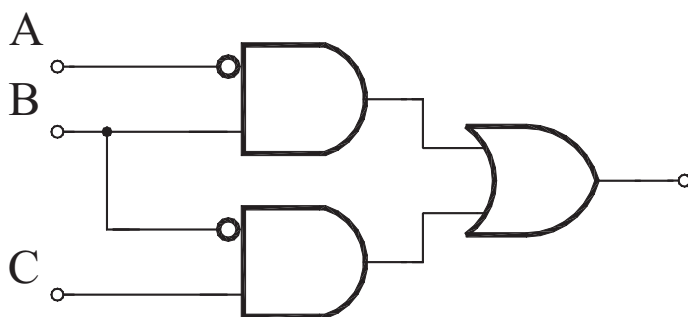


Vetëm atëherë vazhdohet me thjeshtëzimin e çdo funksioni. Nga ekuacioni i fundit, d.m.th. nga ekuacioni i cili më tepër nuk mund të thjeshtohet, nëse kërkohet, formohet tabela e kombini-meve të rrjetës.

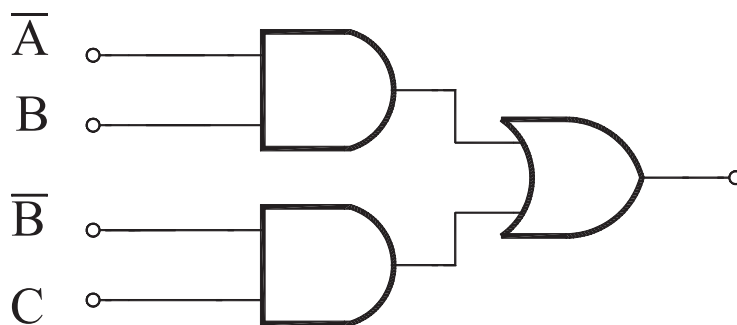
Në fig. 2-34 a), b) dhe c) janë treguar tre skema logjike të cilat në pamje të parë mes veti ndryshojnë. Megjithatë, nëse të njëjtat i analizojmë, do të konkludojmë se secila prej tyre e përshkruan rrjetin komutues me të cilin realizohet funksioni  $Y(A,B,C)=\bar{A}B+\bar{B}C$ . Dallimi paraqitet vetëm në raport me paraqitjen e komplementimit, kështu që çdo skemë është valide edhe në raport me realizimin e funksionit logjik të fituar, mundet njëloj të përdoret si edhe dy të tjerat. Në lidhje me këtë, në fig. 2-34 a) komplementimi është shënuar me invertor. Fig. 2-34 b) është pak më e thjeshtë sepse përdoren qarqe me hyrje komplementare të cilat janë të shënuara me rreth të vogël “o”, ndërsa në fig. 2-34 c) shënimi është më i thjeshtë sepse supozohet se komplementët e ndryshoreve tashmë janë marrë paraprakisht, që tregohet me viza mbi to „ $\bar{\phantom{x}}$ ”.



a) negacioni logjik (komplementimi) me invertorë



b) negacioni logjik (komplementimi) me hyrjet e qarqeve logjike



c) negacioni logjik (komplementimi) me ndryshore hyrëse komplementare

Fig. 2-34. Skema logjike të funksionit  $Y(A,B,C)=\bar{A}B+\bar{B}C$

Këtu megjithatë duhet të theksojmë se nga pikëpamja e realizimit praktik çdo diagram logjik do të paraqitet me zgjidhje të ndryshme. Pikërisht, në skemën e fig. 2-34 a) zbatohen dy invertor, dy qarqe EDHE dhe një qark OSE. Skema e fig. 2-34 a) përdor vetëm tre qarqe logjike, nga të cilat dy qarqe JOEDHE të cilat mund të invertojnë nga një hyrje dhe një qark OSE: Edhe skema nga fig. 2-34 a) përdor tre qarqe sepse komplementimi i ndryshoreve është realizuar më përpara me ndonjë strukturë logjike tjetër.

Në dy figurat në vazhdim fig. 2-35 dhe fig. 2-36 janë paraqitur njëri pas tjetrit dy shembuj më të thjeshtë për zbatimin e qarqeve EDHE dhe OSE të cilat shpesh do ti hasim më tej.

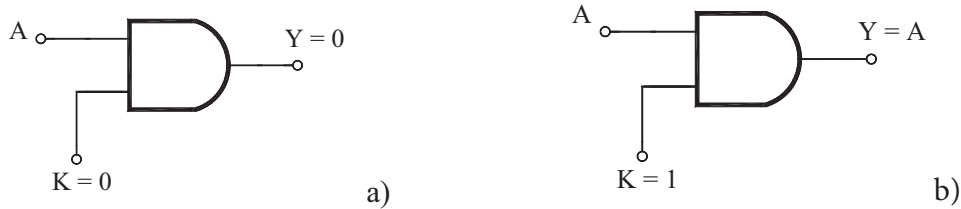


Fig. 2-35. Analiza e qarkut logjik EDHE

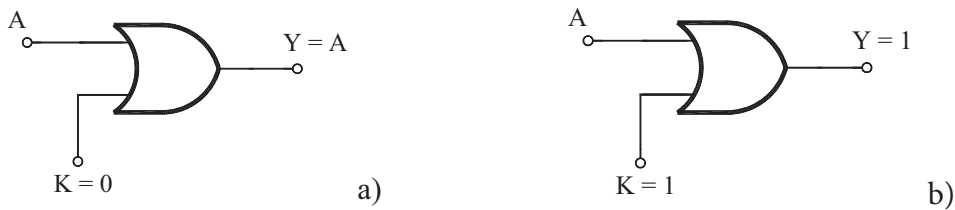
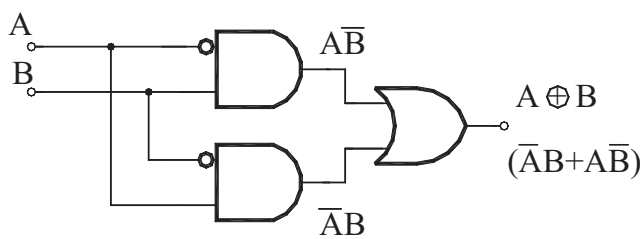


Fig. 2-36. Analiza e qarkut logjik OSE

Me analizën e diagrameve logjike të prezantuara në fig. 2-37 dhe fig. 2-38 fitohen këto dy ekuacione logjike:

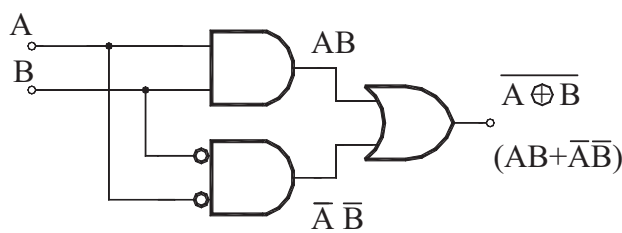
$$Y = \overline{A}B + A\overline{B} \tag{2-28}$$

$$Y = AB + \overline{A}\overline{B} \tag{2-29}$$



A	B	$\overline{A}B + A\overline{B}$
0	0	1
0	1	0
1	0	0
1	1	0

Fig. 2-37. Realizimi i qarkut logjik XOSE



A	B	$AB + \overline{A}\overline{B}$
0	0	1
0	1	0
1	0	0
1	1	0

Fig. 2-38. Realizimi i qarkut logjik XJOOSE

Nëse për secilën prej tyre mbushen tabelat e duhura të kombinimeve dhe nëse ata krahasohen me tabelat e vërtetësisë të funksioneve logjike XOSE dhe XJOOSE vërtetohet se skemat logjike të dhëna në fig. 2-37 dhe fig. 2-38 praktikisht i realizojnë funksionet XOSE dhe XJOOSE. Në fig. 2-39 a), b) dhe fig. 2-40 a), b) është treguar analiza e katër shembujve të thjeshtë, por karakteristik të diagrameve logjike me të cilët realizohen funksionet logjike JOEDHE dhe JOOSE të varur nga tre ndryshore hyrëse. Fig. 2-41 paraqet një shembull të analizës të skemës logjike me bufer me tre gjendje.

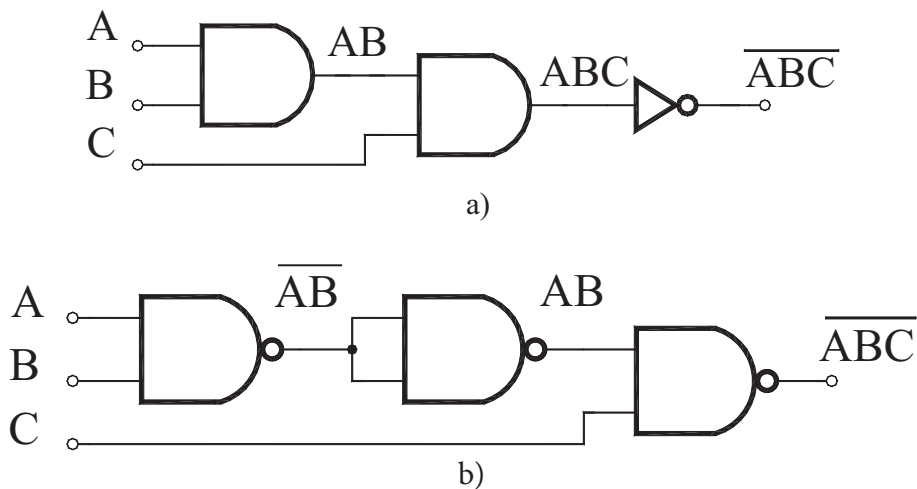


Fig. 2-39. Realizimi i qarkut JOEDHE me tre hyrje

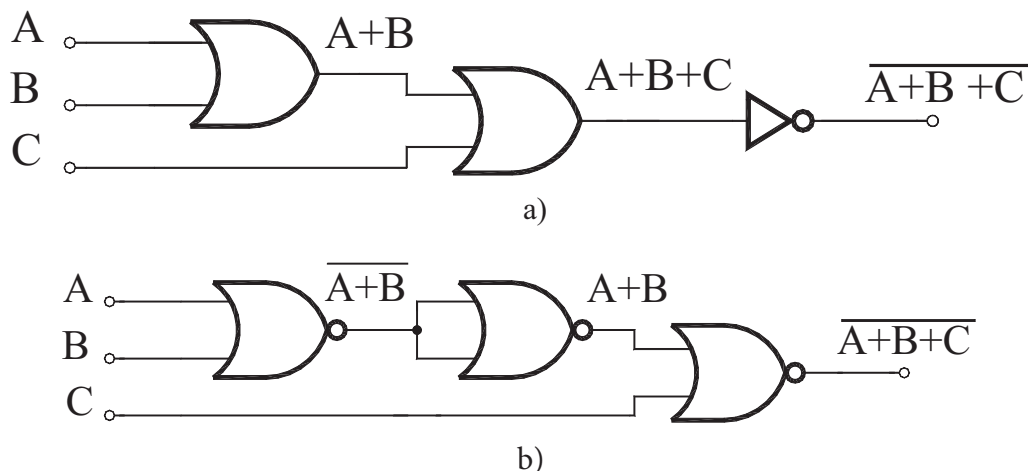


Fig. 20-40. Realizimi i qarkut JOOSE me tre hyrje

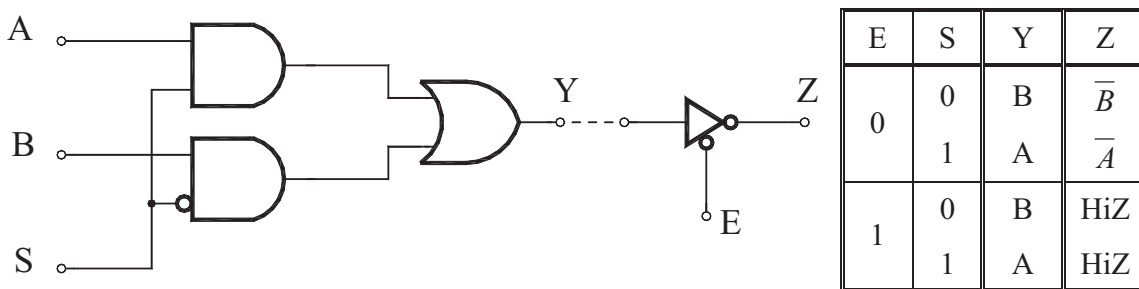


Fig. 2-41. Analiza e diagramit logjik me bufer-invertor dalës tre-statik

## 2.7.4. SINTEZA E RRJETAVE KOMUTUESE

Që të kryhet sinteza e një rrjeti komutues duhet të jetë i njohur funksioni komutues me të cilin ajo përshkruhet. Kjo do të thotë se nga ndonjë formë e dhënë normale ose tabelë e vërtetësisë i funksionit logjik duhet të fitohet skema logjike e rrjetës që ai funksion do ta realizoj fizikisht. Një kriter shumë i rëndësishëm gjatë krijimit të rrjetit është sigurisht numri i përgjithshëm i qarqeve logjike të përdorura. Është e qartë se tentojmë kah ajo që rrjetën komutuese ta realizojmë me një numër sa më të vogël të mundshëm të hyrjeve për qark logjik, kështu që *gjëja e parë që duhet bërë në procesin e sintezës është të kryhet minimizimi i funksionit komutues të dhënë dhe ai të realizohet në formë të FNDM ose FNKM.*

Nëse një funksion logjik është dhënë në formën FNDM (shuma minimale e produkteve), atëherë rrjeti komutues që e realizon atë do të përbëhet nga një numër i caktuar i qarqeve EDHE, daljet e të cilit do të lidhen si hyrje në një qark OSE, nga daljet e të cilit do të fitohet funksioni i kërkuar. Çdo ndryshore hyrëse së pari përcillet nëpërmjet qarkut EDHE, i cili paraqet nivelin e parë, dhe pastaj transmetohet nëpërmjet qarkut OSE i cili paraqet nivelin e dytë. Kjo strukturë quhet *sistem logjik EDHE-OSE në dy nivele.*

Në fig. 2-42 është treguar një shembull i një rrjeti të tillë EDHE-OSE në dy nivele të cilin e realizon funksionin  $Y_1 = \bar{A} \bar{C} \bar{D} + \bar{A} \bar{B} C + A \bar{B} \bar{C} + BD$ .

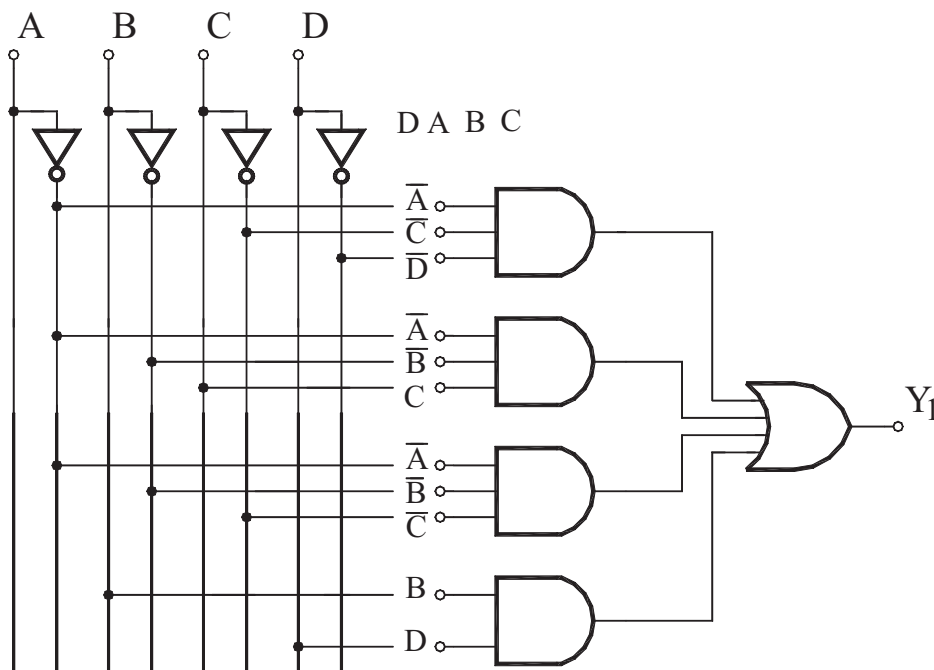


Fig. 2-42. Sinteza e funksionit me katër ndryshore me strukturë logjike EDHE-OSE në dy nivele

Nëse një funksion logjik është paraqitur në formën FNKM (produkt minimal i shumave), atëherë përsëri do të fitohet një strukturë logjike në dy nivele, por tani ajo do të jetë e llojit OSE-EDHE, që do të thotë se qarqe hyrëse do të jenë qarqet OSE dhe ato do të përfaqësojnë nivelin e parë, ndërsa nivel i dytë do të jetë qarku dalës EDHE nga i cili fitohet funksioni.

Një shembull i rrjetit OSE-EDHE në dy nivele me të cilin realizohet funksioni  $Y_2 = (A + C + D)(\bar{C} + \bar{D})(\bar{B} + \bar{D})(\bar{B} + \bar{C})$  është paraqitur në fig. 2-43.

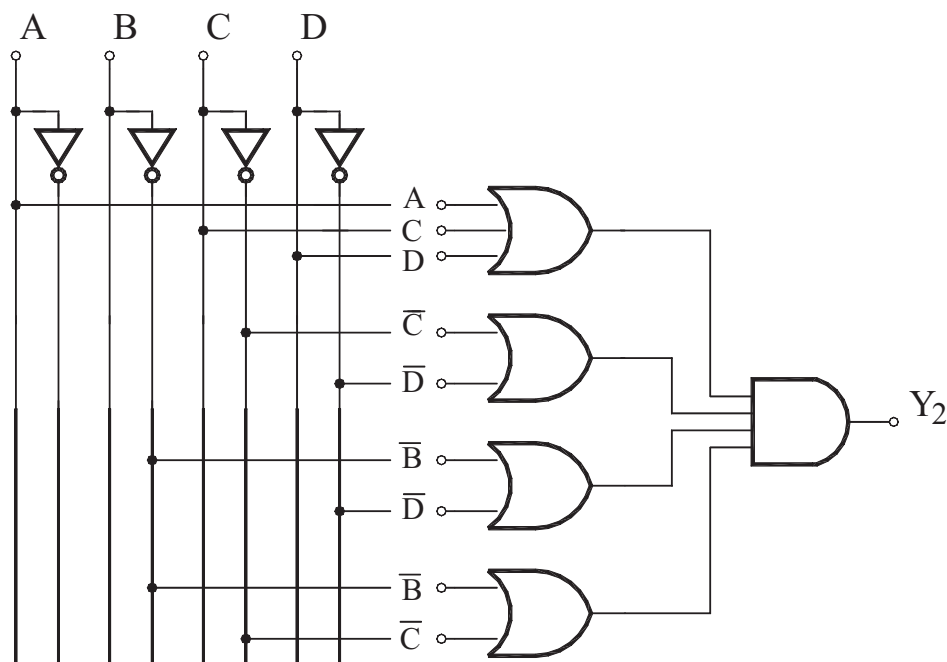


Fig. 2-43. Sinteza e funksionit me katër ndryshore me strukturë logjike OSE-EDHE në dy nivele

Në ekspozenë e mëparshëm tashmë thamë se çdo funksion komutues mund të paraqitet vetëm me zbatimin e qarkut JOEDHE, ose vetëm me zbatimin e funksionit JOOSE. Krahas kësaj këto dy funksione janë më të lehtë për realizim teknik, kështu që edhe për arsye praktike është në mirë të përdoren qarqet logjike JOEDHE dhe JOOSE. Me shembujt që vijojnë do të shpjegojmë se si mund të fitohet realizimi fizik i funksioneve logjike vetëm me zbatimin e qarkut JOEDHE, ose vetëm me zbatimin e qarkut JOOSE.

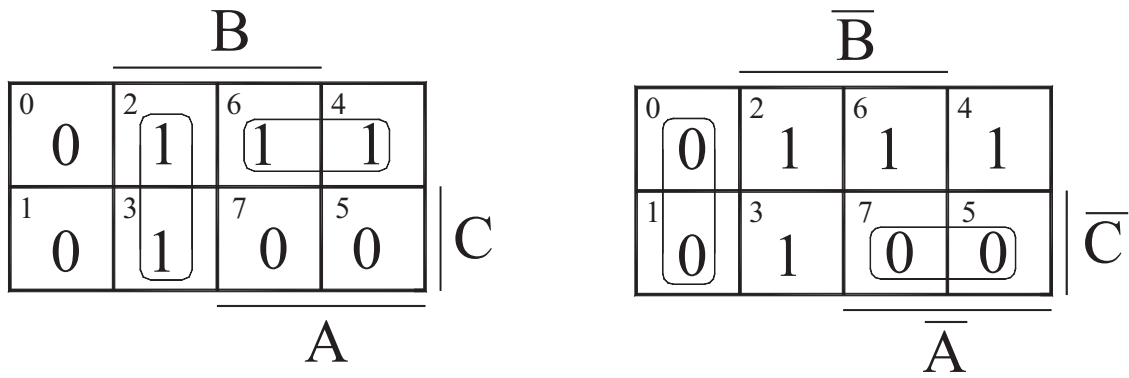
Të shqyrtojmë funksionin komutues Z me tre ndryshore  $Y=Y(A,B,C) = \sum m(2,3,4,6) = \prod M(0,1,5,7)$  tabela e kombinimeve e të cilit është paraqitur në fig. 2-26, kurse DK të tij në format FNDP dhe FNKP janë paraqitur në fig. 2-44 a) dhe b). Pas minimizimit të kryer të funksionit, ai mundet të shkruhet në formën FNDM si  $Y = \bar{A}B + A\bar{C}$ , ose në formën FNKM si  $Y = (A + B)(\bar{A} + \bar{C})$ . Struktura me dy nivele EDHE-OSE e cila është paraqitur në fig. 2-45 a) e realizon funksionin në formën FNDM, ndërsa sipas formës FNKM fitohet rrjeti OSE-EDHE me dy nivele i paraqitur në fig. 2-45 b).

<i>i</i>	<i>ABC</i>	<i>Y</i>
0	000	0
1	001	0
2	010	1
3	011	1
4	100	1
5	101	0
6	110	1
7	111	0

Për të treguar se si fitohet realizimi vetëm me porta JOEDHE, dhe vetëm me porta JOOSE do të kryejmë komplementimin e dyfishtë veçantë në formën FNDM të funksionit dhe në veçanti të formës së tij FNKM. Me këtë praktikisht asgjë nuk ka ndryshuar, prandaj të shohim se çka do të ndodh në qoftë se atëherë e zbatojmë teoremën e De Morganit.

Tab. 2-26. Tabela e vërtetësisë e funksionit

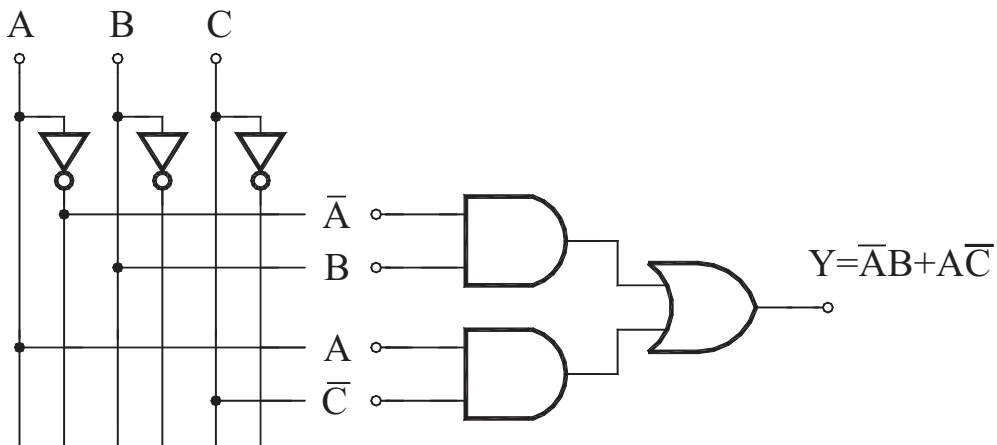
$$Y(A, B, C) = \sum m(2,3,4,6) = \prod M(0,1,5,7)$$



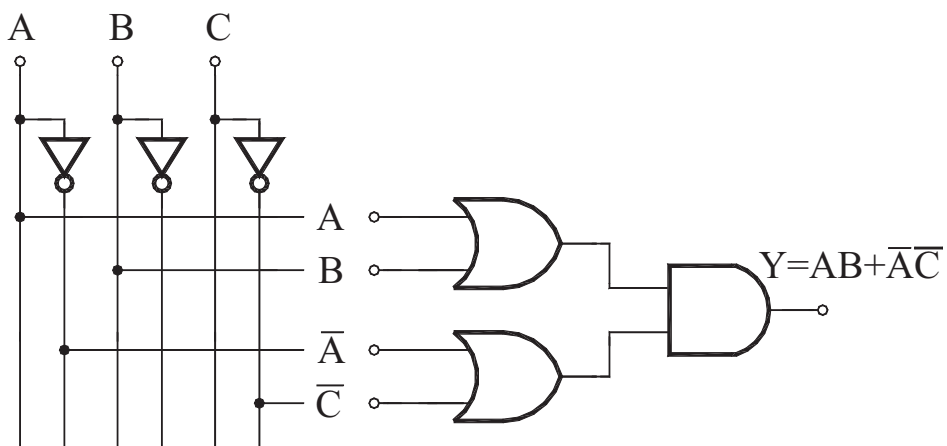
a) minimizimi në formë FNDP

b) minimizimi në formë FNKP

Fig. 2-44. Diagrami i Karnoit i funksionit  $Y(A, B, C) = \sum m(2,3,4,6) = \prod M(0,1,5,7)$



a) realizimi me rrjet kombinator EDHE-OSE me dy nivele



b) realizimi me rrjet kombinator OSE-EDHE me dy nivele

Fig. 2-45. Sinteza e funksionit  $Z(A,B,C) = \sum m(2,3,4,6) = \prod M(0,1,5,7)$  me dy nivele

Duke u nisur nga FNDM fitohet  $Y = \overline{\overline{\overline{AB + AC}}} = \overline{(\overline{AB}) \cdot (\overline{AC})}$ . Duke zbatuar transformimin nga fig. 2-46 forma FNDM e fituar e funksionit mund të realizohet duke përdorur vetëm qarkun JOEDHE siç është paraqitur në fig. 2-47. Lehtë vërehet se konfiguracioni i kësaj rrjete është i njëjtë me atë që është paraqitur në fig. 2-45 a), vetëm se çdo qark logjik zëvendësohet me qark JOEDHE.

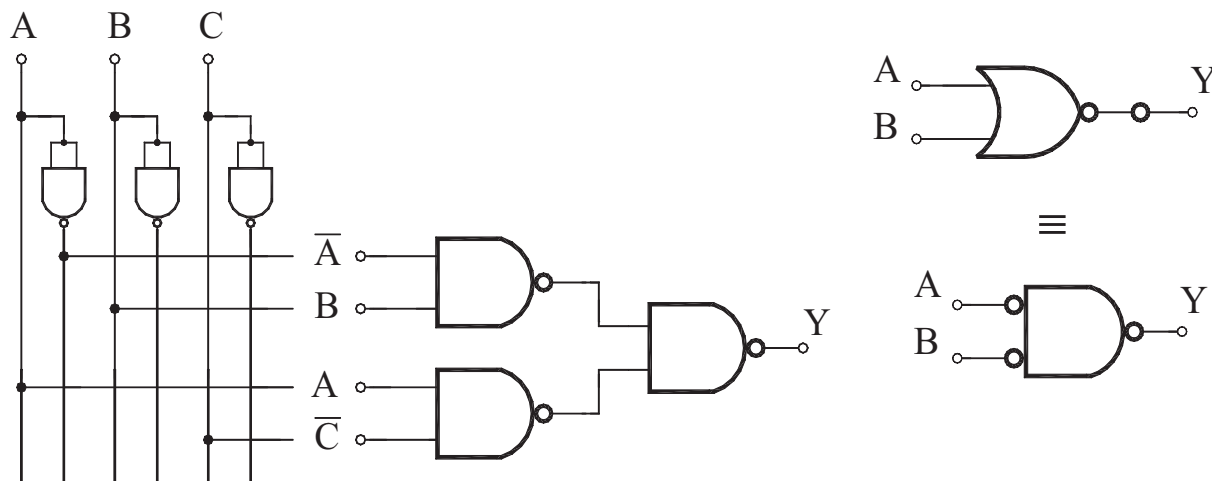


Fig. 2-47. Sinteza e funksionit  $Y = \sum m(2,3,4,6) = \overline{OM(0,1,5,7)}$  Fig. 2-46

Ngjashëm, nëse nisemi nga forma FNKM e funksionit fitohet:

$Y = \overline{\overline{\overline{(A + B) \cdot (\overline{A} + \overline{C})}}} = \overline{(A + B) + (\overline{A} + \overline{C})}$ . Kjo formë e funksionit është realizuar vetëm me zbatimin e portave JOOSE siç mund të shihet nga fig. 2-49, me ç'rast është përdorur transformimi nga fig. 2-48. Edhe në këtë rast është e qartë se konfiguracioni i fundit i fituar dhe skema logjike nga fig. 2-45 b) dallohen vetëm në atë se të gjitha qarqet logjike nga skema e parë janë zëvendësuar me porta JOOSE në të dytën.

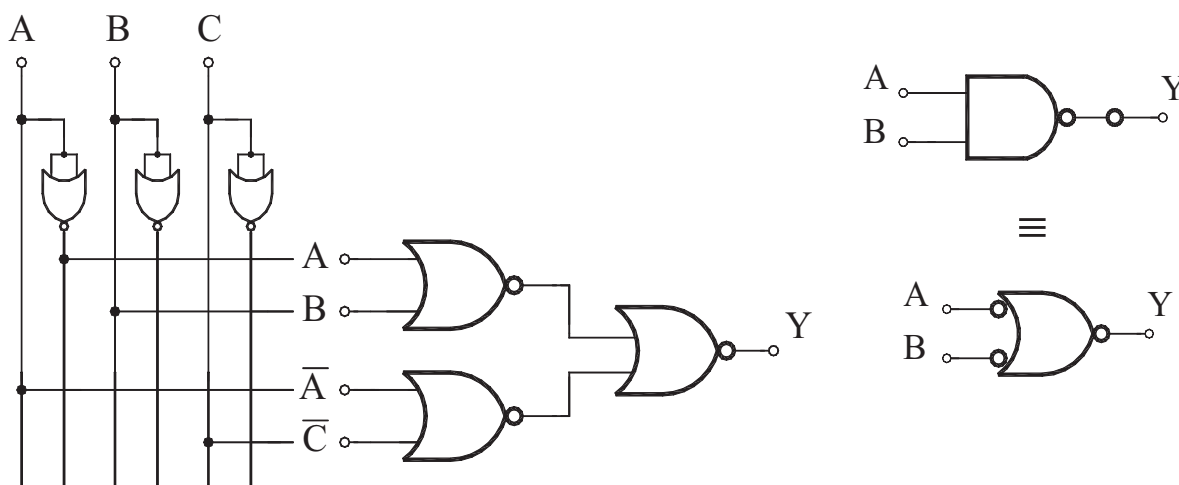


Fig. 2-49. Sinteza e funksionit  $Z = \prod M(0,1,5,7) (= \sum m(2,3,4,6))$

Fig. 2-48

Nga figurat mund të vërehet se në bazë të ekuacionit (2-22)  $\overline{\overline{A}} = \overline{A \cdot A}$  invertoreët e fig. 2-47 janë realizuar si qarqe JOEDHE me dy hyrje, hyrjet e të cilëve janë të lidhura në një. Ngjashëm, duke pasur parasysh ekuacionin (2-25)  $\overline{\overline{A}} = \overline{A + A}$  në fig. 2-49 invertorët janë zëvendësuar me qarqe JOOSE me dy hyrje, hyrjet e të cilëve janë të lidhura gjithashtu në një.



Nga kjo që u tha mund të nxiren konkluzion i përgjithshëm se që të fitohet një rrjet, e përbërë vetëm nga qarqet JOEDHE, duhet të fillohet ashtu që funksioni i dhënë duhet të shprehet në FNKM. Pastaj për këtë formë të funksionit duhet të vizatohet konfiguracioni EDHE-OSE përkatës i rrjetit logjik në dy nivele, dhe në fund të gjitha qarqet logjike në të zëvendësohen me qarqe JOEDHE.

Ngjashëm me këtë që u tha më lartë, që të fitohet konfiguracioni JOOSE i rrjetit logjik është e nevojshme që në fillim funksioni të prezantohet në formë të FNKM. Më tutje vizatohet rrjeti OSE-EDHE përkatës me dy-nivele, dhe në fund të gjitha qarqet logjike në të zëvendësohen me qarqe JOOSE.

**Projektimi i rrjeteve komutuese:** Në fund do të prezantojmë procedurën me të cilën projektohet rrjeti komutues që e zgjidh problemin e mëposhtme të thjeshtë. Tre anëtarë të komisionit të jurisë votojnë me shtypjen e butonit për secilin kandidat nëse kandidati që këndoi mund të vazhdojë në emisionin e ardhshëm TV për zgjedhje të talentit më të mirë ose do të duhet të bie. Nëse kandidati merr të paktën dy vota nga komisioni duhet të ndriçojë drita e gjelbër që do të thotë se ai shkon në raundin e ardhshëm, ndërsa nëse ndizet drita e kuqe, kandidati nuk ka treguar kualitet të mjaftueshëm dhe ai bie.

Së pari e formojmë tabelën e vërtetësisë tab. 2-27 ashtu që të tre butonat do ti paraqesim si ndryshore binare (hyrëse) të pavarura A, B, C, për të cilat vlera 0 do të thotë se butoni nuk është shtypur, ndërsa 1 që është shtypur. Si funksione, d.m.th. ndryshore të varura (dalëse), do ti marrim të dy dritat: të gjelbrën DGj dhe të kuqen DK. Për to vlera 1 do të tregojë se llamba ndriçon, ndërsa 0 do të thotë se ajo nuk ndriçon. Nga tabela e fituar përfundohet se dritat janë reciprokisht komplementare ( $DK = \overline{DGj}$ ), që na tregon se është e mjaftueshme që të zgjidhim njërin funksion sepse tjetrin do ta fitojmë me komplementimin e të parit. Për realizimin e këtij qëllimi vazhdojmë me minimizimin e njërit prej funksioneve, për shembull atë për aktivizimin e dritës së gjelbër DGj duke zbatuar DK nga fig. 2-50. Pasi që zgjidhja e tij minimale e ka formën FNKM vijuese  $DGj = AC + AB + BC$ , përfundimisht mund ta vizatojmë edhe rrjetin kombinator (fig. 2-51) me të cilin e zgjidhim problemin e dhënë.

<i>i</i>	<i>ABC</i>	<i>SZ</i>	<i>SC</i>
0	000	0	1
1	001	0	1
2	010	0	1
3	011	1	0
4	100	0	1
5	101	1	0
6	110	1	0
7	111	1	0

Tab. 2-27. Tabela e vërtetësisë

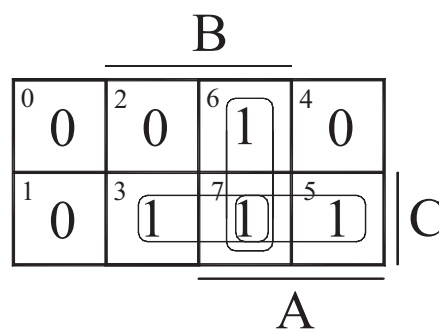


Fig. 2-50. Minimizimi

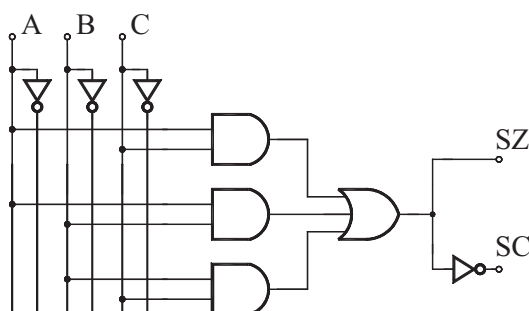


Fig. 2-51. Skemat logjike

## PYETJE DHE DETYRA PËR PËRSËRITJE

- 2-1. Çfarë paraqet algjebra e Bullit?
- 2-2. Tregoj aksiomat e Huntingtonit?
- 2-3. Si realizohet funksioni i dualitetit?
- 2-4. Numëroj operacionet logjike themelore.
- 2-5. Sipas cilit ekzekutohen operacionet logjike gjatë zgjidhjes së shprehjeve logjike?
- 2-6. Defino funksionet logjike të më mëposhtme me tabelat e vërtetësisë së tyre dhe në formë analitike me ekuacione logjike: EDHE, OSE, JO (komplementimi), JOEDHE, JOOSE, XOSE dhe XJOOSE.
- 2-7. Vërteto teoremat (t. 2-12), (t. 2-14) dhe (t. 2-15) (a) në mënyrë analitike; (b) me metodën e induksionit të përsosur, (c) duke përdorur teoremën e ekspansionit.
- 2-8. Shprehjet e dhëna logjike thjeshtoj nëpërmjet mënyrës analitike: (a)  $1 + \overline{AB} + \overline{ABC} + \overline{BC}$  (b)  $0 + \overline{ABD} + \overline{BD} + C$ ; (B)  $1(BC + \overline{BC})$ ; (r)  $0(\overline{ABC} + \overline{AB} + BC + \overline{ABC} + \overline{AC})$ .
- 2-9. Shprehjet logjike të më mëposhtme thjeshtoj nëpërmjet rrugës analitike:  
 (a)  $\overline{(\overline{A+B+C})(A+B)C}$ ; (b)  $\overline{(\overline{A+B+C})(\overline{A+B})}$ ; (c)  $\overline{(\overline{AB})+(ABC)}$ ; (d)  $\overline{(\overline{AB})+(ABC)}+C$ .
- 2-10. Numëro format në të cilat mund të jepet cilido funksion komutues.
- 2-11. Përshkruaj në detaje pamjen e tabelës së kombinimeve për çdo funksion logjik Y me  $n$  ndryshore. Sa është numri i rreshtave dhe kolonave? Çka futet në to? Çfarë është indeksi dhe në cilin brez lëviz? Sipas cilit parim rreshtat e tabelës numërohen me indeks?
- 2-12. Numëro format e standardizuara me të cilat mund të përshkruhet çdo funksion logjik në formë analitike.
- 2-13. Si është forma FND e funksionit? Çka paraqet ajo?
- 2-14. Çka është implikanta? Çka është mintermi? Çfarë paraqet FNDP?
- 2-15. Si është forma FNK e funksionit? Çfarë paraqet ajo?
- 2-16. Çka është implicenta? Çka është makstermi? Çfarë paraqet FNKP?

$i$	$ABC$	$F_1$	$F_2$	$F_3$
0	000	0	1	0
1	001	1	0	1
2	010	0	1	0
3	011	1	x	1
4	100	0	0	x
5	101	1	x	x
6	110	1	0	1
7	111	0	0	x

2.17. Me tabelën e vërtetësisë tab. 2-28 janë paraqitur tre funksione:  $F_1(A,B,C)$ ,  $F_2(A,B,C)$  dhe  $F_3(A,B,C)$  me nga tre ndryshore. Për secilën prej tyre shkruaj format FNDP dhe FNKP të tyre nëpërmjet grupit të indekseve.

Tab. 2-28. Tabelat e kombinimeve të funksioneve logjike  $F_1$ ,  $F_2$ ,  $F_3$  nga detyra 2-17.

- 2-18. Për secilin nga funksionet e dhëna nënvizoj të gjitha mintermat, gjegjësisht makstermat, dhe pastaj përgjigju cilat funksione janë shënuar në formën FND, FNDP, FNK gjegjësisht FNKP: (a)  $F_1(A, B, C) = ABC + \overline{A}\overline{B}\overline{C}$ ; (b)  $F_2(A, B, C) = \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{C}\overline{B}$ ; (c)  $Y(A, B, C) = (A + B + \overline{C})(\overline{A} + \overline{B} + C)(\overline{A} + \overline{B} + \overline{C})$ ; (ç)  $Z(A, B, C) = (A + C)(\overline{A} + \overline{B})(B + \overline{C})$ .
- 2-19. Për funksionet e mëposhtme të dhëna në formën analitike FND dhe FNK (a)  $F_1(X_1, X_2, X_3) = X_1X_2\overline{X}_3 + \overline{X}_1\overline{X}_2$ ; (b)  $F_2(X_1, X_2, X_3) = (X_1 + \overline{X}_2 + X_3)(\overline{X}_2 + \overline{X}_3)$ ; (c)  $(A, B, C) = AB + \overline{A}C$ ; (d)  $Z(A, B, C) = (A + C)(\overline{A} + B)$  (1) krijo tabelat e vërtetësisë; (2) paraqiti nëpërmjet grupit të indekseve; (3) paraqiti në format FNDP dhe FNKP.
- 2-20. Funksionet e dhëna në formën FNDP dhe FNKP thjeshtoj nëpërmjet rrugës analitike: (a)  $Y(A, B, C) = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C}$ ; (b)  $Z(A, B, C) = (A + B + C)(\overline{A} + \overline{B} + C)(\overline{A} + \overline{B} + C)$ .
- 2-21. Kryej kalimin nëpërmjet rrugës analitike nga forma FND në FNKP të funksioneve: (a)  $Y(A, B, C, D) = B\overline{C} + \overline{A}B\overline{D}$ ; (b)  $Y(A, B, C, D) = \overline{A}BD + CD$ .
- 2-22. Kryej kalimin nëpërmjet mënyrës analitike nga forma FNK në FNKP të funksioneve: (a)  $Z(A, B, C, D) = (\overline{B} + D)(A + B + \overline{D})$ ; (b)  $Z(A, B, C, D) = (A + B + D)(\overline{C} + \overline{D})$ .
- 2-23. Cilat funksione logjike futen në përbërje të grupit të sistemit plotësisht funksional të funksioneve logjike?
- 2-24. Numëroj funksionet universale.
- 2-25. Shprehi funksionet themelore JO, EHDE dhe OSE me funksionet (a) JOEDHE (b) JOOSE.
- 2-26. Çfarë është karakteristike për format minimale FNDM dhe FNKM të funksioneve?
- 2-27. Sipas cilës metodë mund të kryhet minimizimi i funksioneve logjike?
- 2-28. Të minimizohen nëpërmjet rrugës analitike (algjebrike) funksionet: (a)  $Y(A, B, C) = (A + B)(B + C)(\overline{B} + C)(\overline{B} + \overline{C})$ ; (b)  $Z(A, B, C) = AB + \overline{A}C + BC + \overline{B}\overline{C}$ .
- 2-29. Të minimizohen nëpërmjet (a) mënyrës analitike; (b) zbatimit të metodës së Karnoit funksionet e mëposhtme: (a)  $F_1(A, B, C, D) = \overline{A}BCD + \overline{A}\overline{B}\overline{C}D + \overline{A}BC\overline{D} + ABC\overline{D} + \overline{A}\overline{B}\overline{C}\overline{D}$ ; (b)  $F_2(A, B, C, D) = (A + B + C + D)(\overline{A} + \overline{B} + C + D)(A + B + \overline{C} + \overline{D})(\overline{A} + \overline{B} + \overline{C} + D)(A + B + C + \overline{D})$
- 2-30. Duke zbatuar metodën e Diagrameve të Karnoit të minimizohen funksionet në vazhdim të dhëna nëpërmjet grupit të indekseve:
- (a)  $Y(A, B, C) = \prod M(0, 1, 2, 4, 5)$
- (b)  $Y(A, B, C) = \prod M(0, 1, 4, 7)$
- (c)  $Y(A, B, C, D) = \prod M(0, 1, 2, 4, 5, 7, 8, 12, 13, 14, 15)$
- (ç)  $Y(A, B, C, D) = \prod M(0, 2, 4, 5, 6, 8, 10, 11, 14, 15)$
- (d)  $Y(A, B, C, D) = \prod M(0, 1, 2, 3, 7, 8, 10, 11, 12, 14)$
- (dh)  $Y(A, B, C) = \sum m(0, 2, 6, 7)$
- (e)  $Y(A, B, C) = \sum m(0, 1, 3, 5, 6)$

$$(ë) Y(A, B, C, D) = \sum m(0,3,4,6,7,8,11,12,13,15)$$

$$(f) Y(A, B, C, D) = \sum m(4,5,6,7,8,9,10,12,13,15)$$

$$(g) Y(A, B, C, D) = \sum m(0,2,4,5,6,7,9,11,13,15)$$

$$(gj) Y(A, B, C, D) = \sum m(0,2,3,4,6,8,9,10,11,15)$$

2-31. Duke zbatuar metodën e Diagrameve të Karnoit të minimizohen funksionet në vazhdim të dhënë në formën FND dhe FNK:

$$(a) F(A, B, C) = A\bar{B} + \bar{A}C$$

$$(b) F(A, B, C, D) = ABC\bar{D} + \bar{A}\bar{B}\bar{C}$$

$$(c) F(A, B, C, D) = \bar{A}BD + \bar{B}\bar{C}$$

$$(ç) F(A, B, C, D) = BCD + \bar{A}CD$$

$$(d) F(A, B, C, D) = (A + \bar{B} + C + \bar{D})(\bar{A} + \bar{C} + \bar{D})$$

$$(dh) F(A, B, C, D) = (B + C + D)(\bar{A} + D)$$

$$(e) F(A, B, C, D) = (\bar{B} + \bar{C} + \bar{D})(\bar{A} + B + \bar{D})$$

2-32. Duke zbatuar metodën e Diagrameve të Karnoit të minimizohen funksionet joplotësisht të definuara të dhënë nëpërmjet grupit të indeksave:

$$(a) Y(A, B, C) = \prod_{xM} M(0,5,7) \prod M(1,4,6)$$

$$(b) Y(A, B, C, D) = \prod M(1,3,4,5,6,8,12,14) \prod_{xM} M(7,10,15)$$

$$(c) Y(A, B, C, D) = \prod M(1,2,8,10,11) \prod_{xM} M(0,3,4,5,15)$$

$$(ç) Y(A, B, C, D) = \prod M(0,2,4,5,6,11,15) \prod_{xM} M(8,10,14)$$

$$(d) Y(A, B, C) = \sum m(2,3,7) + \sum_{xm} m(5,6)$$

$$(dh) Y(A, B, C, D) = \sum m(0,4,5,6,8,12,14,15) + \sum_{xm} m(1,2,10)$$

$$(e) Y(A, B, C, D) = \sum m(1,2,3,4,5,9,11,12) + \sum_{xm} m(10,13,15)$$

2-33. Vizato simbolet logjike të qarqeve logjike të mëposhtme: (a) Qarkut EDHE me tre hyrje; (b) Invertorit ; (c) Qarkut JOEDHE me dy hyrje; (d) Qarkut JOOSE me tre hyrje; (e) Qarkut XOSE me dy hyrje; (f) Qarkut XJOOSE me dy hyrje; (g) Qarkut bufer; (h) Buferit me tre gjendje; (i) Bufer-invertorit me tre gjendje; (j) Portës bilaterale (të transmisionit).

2-34. Cili është dallimi në mes të Buferit me tre gjendje dhe portës bilaterale (të transmisionit)?

2-35. Si formohet rrjeti komutues?

2-36. Cili është dallimi në mes të rrjetit komutues kombinator dhe sekuencial?

2-37. Në fig. 2-52 është treguar një rrjet kombinator. Për të gjitha kombinimet e hyrjeve  $S_1$  dhe  $S_0$  vizato tabelën e vërtetësisë dhe përcakto funksionin dalës  $Y$ . Nga rezultati i fituar komento sjelljen e rrjetit.

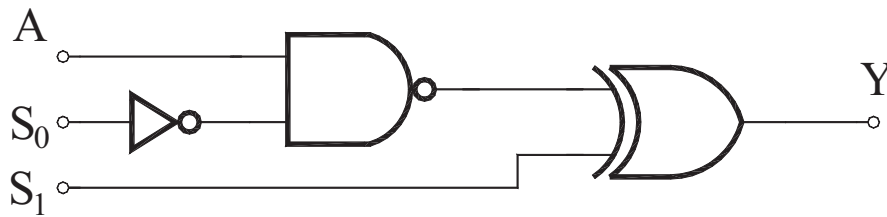


Figura për detyrën 2-37

2-38. Për rrjetin kombinator të paraqitur në fig. 2-53 duhet të formohet dhe të mbushet tabela e vërtetësisë me  $S_1$  dhe  $S_2$  si ndryshore hyrëse, kurse  $Y$  si dalëse. Duke u bazuar në tabelën e mbushur sqaro punën e rrjetit.

2-39. Për cilin kombinim të variablave hyrëse  $A$ ,  $B$  dhe  $C$  dalja  $Y$  e rrjetit logjik të treguar në fig. 2-54 do të jetë 1?

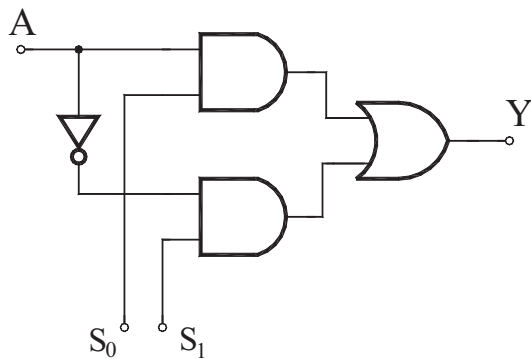


Figura për detyrën 2-38

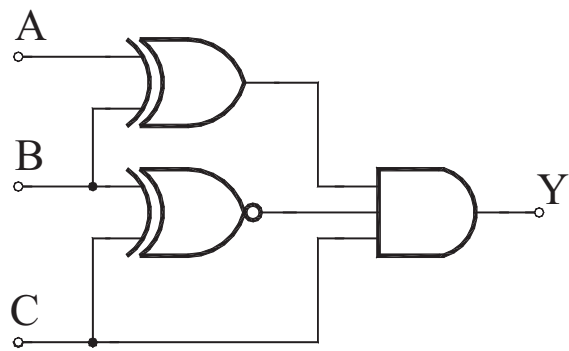
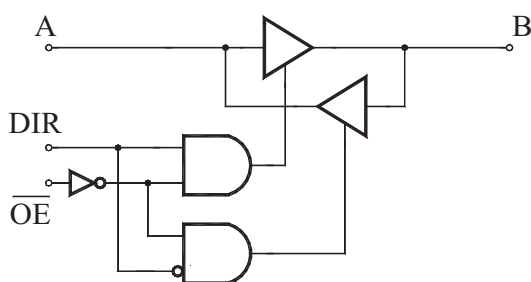


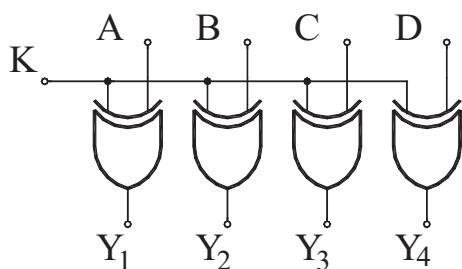
Figura për detyrën 2-39

2-40. Për rrjetin kombinator të paraqitur në figurën 2-56 duhet të plotësohet tabela shoqëruese e kombinacioneve dhe pastaj të përshkruhet dhe sqarohet funksioni i saj dhe zbatimi praktik.



Sinjalet kontrolluese		Daljet	
		A	B
0	0		
	1		
1	x		

Figura për detyrën 2-40



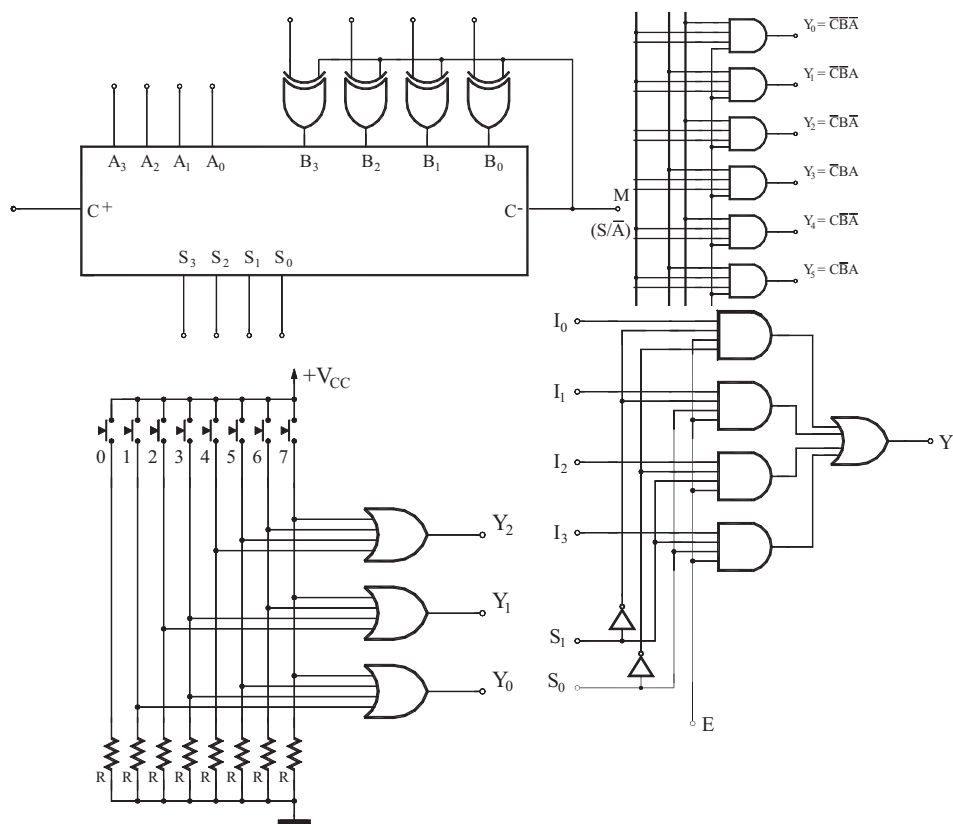
2.41. Për rrjetin logjik të treguar në fig. 2-55 supozo se ndryshorja  $K$  një herë ka vlerën 0, kurse një herë vlerën 1 dhe për çdo rast përcakto nivelet logjike të sinjaleve dalëse. Cili është roli i ndryshores  $K$ ? Arsyetoje!

Figura për detyrën 2-41

- 2-42. Realizo invertorin, qarqet logjike EDHE dhe OSE me nga dy hyrje vetëm me zbatimin e qarqeve (a) JOEDHE; (b) JOOSE me nga dy hyrje.
- 2-43. Duke zbatuar rrjetin EDHE-OSE në dy nivele, pastaj me qarqe JOEDHE, të realizohen funksionet (a)  $Y(A, B, C, D) = \overline{A}B + \overline{B}\overline{C}D + \overline{D}$ ; (b)  $F(A, B, C, D) = \overline{A}\overline{B} + B\overline{C}\overline{D} + C$ .
- 2-44. Duke zbatuar rrjetin OSE-EDHE në dy nivele, pastaj me qarqe JOOSE, të realizohen funksionet (a)  $Z(A, B, C, D) = (A + \overline{C})(\overline{A} + B + \overline{D})D$ ; (b)  $F(A, B, C, D) = (\overline{A} + B)(\overline{B} + C + D)\overline{D}$ .
- 2-45. Funksioni  $Y(X_1, X_2, X_3, X_4) = X_1X_2 + X_1X_3X_4 + X_1X_2X_3X_4$  duhet të realizohet vetëm duke zbatuar qarqe logjike JOEDHE, (\*) me çrast secili qark duhet të ketë vetëm dy hyrje.
- 2-46. Funksioni  $Y(X_1, X_2, X_3, X_4) = (X_1 + X_2)(X_1 + X_2 + X_3)(X_1 + X_2 + X_3 + X_4)$  të realizohet duke përdorur porta JOOSE, (\*), ku secila duhet të ketë vetëm 2 hyrje.
- 2-47. (\*) Funksioni  $Y(X_3, X_2, X_1, X_0) = \sum m(0, 1, 2, 5, 7, 12, 13, 14)$  të paraqitet në FNKP, dhe pastaj të minimizohet dhe realizohet me qarqe logjike (a) JOOSE, (b) JOEDHE.







# 3. RRJETAT KOMBINATORE

Pas studimit të kësaj tërësie tematike

- do të kuptoni strukturën logjike të rrjetave kombinatorë vijuese:
  - qarkut për mbledhje dhe zbritje;
  - koduesit, dekoduesit;
  - multiplekserit, demultiplekserit;
- do të mund të analizoni rrjeta kombinatorë më të thjeshta;
- do të dini të përshkruani mënyrën e funksionimit të rrjetave kombinatorë elementare;
- do të mund të formoni rrjeta kombinatorë më komplekse;
- do të mund të zgjidhni detyra me rrjeta kombinatorë.



## I) QARQET PËR REALIZIMIN E FUNKSIONEVE ARITMETIKE-LOGJIKE

### 3.1. HYRJE

Një numër i madh i operacioneve komplekse në teknikën digjitale mund të kryhen me lidhjen e duhur të më tepër qarqeve logjike përkatëse. *Rrjetat digjitale të fituara, në situatën kur sinjalet dalëse nga rrjeti varen vetëm nga kombinimet momentale të vlerave të sinjaleve hyrëse, paraqesin rrjeta kombinatorë.* Gjendjet e mëparshme (vlerat) në dalje nga rrjetat nuk kanë ndikim mbi gjendjet e tyre të mëvonshme, nga ku rrjedh se rrjetat kombinatorë nuk kanë vetinë e të mbajturit mend të informacioneve.

Rrjetet kombinatorë kanë zbatim shumë të gjerë prandaj hasen pothuajse në çdo pajisje digjitale. Në sistemet kompjuterike këto rrjeta përdoren për ekzekutimin e operacioneve llogaritëse, aritmetike ose logjike, për gjenerimin e vlerave numerike të caktuara, për kodim dhe dekodim të informacioneve, për gjetjen e lokacioneve të adresuara në memoriet, për selektimin e ndërlydhjeve të caktuara etj. Diversiteti i zbatimit të tyre është njëra nga arsyet pse rrjetat kombinatorë zakonisht emërtohen sipas funksionit që kryejnë, si për shembull: mbledhës, zbritës, komplementues, komparator, kodues, dekodues, multiplekser (selektor), demultiplekser (distributor) etj. Disa nga rrjetat e kombinimeve janë të organizuara dhe realizuara ashtu që të mund të përdoren në praktikë si komponente për memorim përmbajtja e të cilëve mund vetëm të lexohet, edhe pse nuk kanë celula për memeorizim.

### 3.2. QARQET PËR MBLEDHJE DHE ZBRITJE

Në pajisjet digjitale, siç janë për shembull kalkulatorët dhe kompjuterët, procesi i përpunimit të informacioneve realizohet me zbatimin e qarqeve të veçanta të cilët ekzekutojnë operacione aritmetike dhe/ose logjike.

Në vijim do të përshkruajmë qarqet kombinatorë themelore për ekzekutimin e të dy operacioneve llogaritëse kryesore: mbledhjes dhe zbritjes. Pasi që gjatë realizimit të zbritjes paraqitet nevoja për vlerat e komplementuara të numrave, do ta analizojmë edhe qarkun i cili kryen operacionin logjik komplementimin.

#### 3.1.1. MBLEDHËSI BINAR

Qarku për mbledhje ka rol thelbësor gjatë ekzekutimit të operacioneve aritmetike themelore. Të nënvizojmë edhe atë se makinat llogaritëse digjitale mund të ndërtohet vetëm me zbatimin e një qarku për mbledhje i cili do të luaj rol të njësisë aritmetike. Të tre operacionet tjera mund të kryhen me programimin, gjegjësisht me shtimin e instruksioneve me të cilat mbledhësi do të përdoret për realizimin e tre operacioneve tjera. Duke njohur rëndësinë e tij, së pari do të ndalemi në realizimin e mbledhësit.

**Gjysmëmbledhësi:** Moduli themelor që përdoret në komponentet logjike aritmetike është gjysmëmbledhësi (*ang. half adder, HA*). Roli i gjysmëmbledhësit është të mbledh dy bajt, dhe si rezultat të jap shumën e tyre, por njëkohësisht të gjenerojë edhe bit një bit për transmetim, në përputhje me rregullat për mbledhje të dhëna në tabelën tab. 3-1. Tabela e vërtetësisë e gjysmëmbledhësit është treguar në tab. 3-2, kurse simboli logjik i tij është dhënë në fig. 3-1.

Nga fig. 3-1 shihet se gjysmëmbledhësi ka dy hyrje për nga një bit  $A$  dhe  $B$ , dhe dy dalje, një për bitin e mbledhjes (shuma)  $S$  dhe një për bitin e transmetimit (ang. *carry*)  $C$ .

$0+0=0$
$0+1=1$
$1+0=1$
$1+1=0$ dhe bartje 1.

Tab. 3-1. Rregulla për mbledhjen aritmetike

$A$	$B$	$S$	$C$
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Tab. 3-2. Tabela e kombinimeve e gjysmëmbledhësit

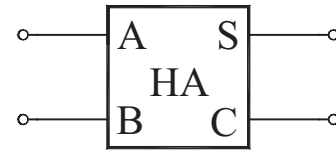


Fig. 3-1. Simboli logjik i gjysmëmbledhësit

Biti i shumës do të jetë 0 ( $S = 0$ ) nëse bajtët  $A$  dhe  $B$  janë mes veti të barabartë: ose të dy janë njëkohësisht 0 ose 1. Në rastin e parë për transmetim do të jetë biti 0 ( $C = 0$ ), kurse në të dytin do të paraqitet bartje ( $C = 1$ ). Shuma do të ketë vlerë 1 ( $S = 1$ ) vetëm nëse  $A$  dhe  $B$  kanë vlera komplementare mes veti me çka edhe për të dy rastet nuk do të ketë bartje ( $C = 0$ ). Këto raporte mund të shkruhen në formë analitike, me ekuacionet e mëposhtme logjike:

$$S = \overline{A}B + A\overline{B} \quad \text{dhe} \quad C = AB \quad (3-1)$$

Prej tyre rrjedh edhe vetë realizimi i gjysmëmbledhësit, i cili është paraqitur në fig. 3-2. Biti i shumës  $S$  fitohet nga qarku X-OSE dy hyrjet e të cilit janë  $A$  dhe  $B$ , ndërsa biti i transmetimit  $C$  formohet nga qarku EDHE me të njëjtat hyrje  $A$  dhe  $B$ .

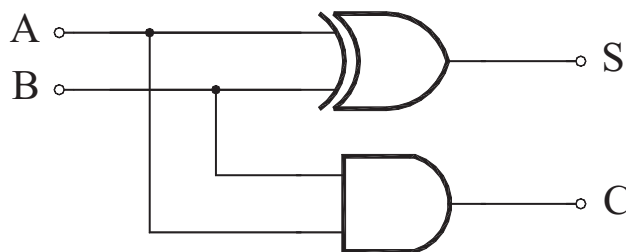


Fig. 3-2. Skema logjike e gjysmëmbledhësit

**Mbledhësi i plotë (i tërësishëm):** Me gjysmëmbledhësin mundet të mblidhen vetëm numrat binar me një bit për shkak se në të si hyrje nuk paraqitet bartja nga mbledhja e bajtëve nga niveli paraprak, d.m.th. nga vendi me më pak peshë. Qarku që e zgjidh këtë problem quhet mbledhës i plotë (i tërësishëm) (ang. *full adder*, *FA*), kurse simboli logjik i tij është treguar në fig. 3-3. Nga figura shihet se në mbledhësin e plotë ekziston hyrje shtesë në të cilën vendoset bartja nga niveli peshues paraprak. Simbolizimet vijnë nga ajo se supozojmë se mbledhësi i plotë i mbledh bajtët të cilët ndodhen në vendin e caktuar të *i-të* në secilin bajt binar. Tabela e vërtetësisë e mbledhësit të plotë është prezantuar si tab. 3-3.

Mbledhësi i plotë mund të ndërtohet duke përdorur dy gjysmëmbledhës dhe një qark OSE siç tregohet në fig. 3-4. Ky realizim nuk është më ekonomik prandaj mbledhësi i plotë zakonisht realizohet direkt me analizën e tabelës së vërtetësisë e cila është dhënë në tab. 3-3, nga e cila burojnë një shumëllojshmëri e zgjidhjeve praktike.

$A_i$	$B_i$	$C_{i-1}$	$S_i$	$C_i$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Tab. 3-3. Tabela e vërtetësisë

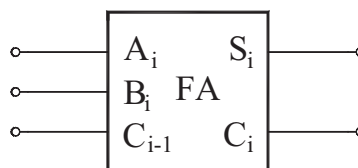


Fig. 3-3. Simboli logjik i mbledhësit të plotë

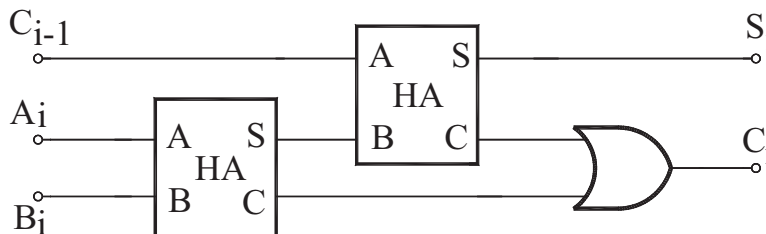


Fig. 3-4. Skema logjike e mbledhësit binar të plotë

**Mbledhësi binar paralel:** Me zbatimin e më tepër mbledhësve të plotë mund të projektohet mbledhës për numra me më tepër bajt. Duke ditur se me një mbledhës të plotë mund të mblidhen vetëm dy bajt, bëhet e qartë se numri i mbledhësve të plotë të përdorur varet nga ajo se sa është gjatësia e numrave që mblidhen.

Në fig. 3-5 është treguar një *mbledhës paralel* për numra pozitiv me katër bajt (bajt me gjatësi prej një *nibble*). Ky realizim shfrytëzon 4 mbledhës të plotë, ku mbledhësi i plotë me të cilin mblidhen dy bajtët më pak të rëndësishëm (bajtët - LSB) të numrave në hyrjen  $C_{i-1}$  ka logjikën 0. Kjo është nga shkak se këto bajt janë nga niveli pozitiv më i ulët, kështu që te ata nuk mund të paraqitet bartje nga niveli paraprak, sepse një nivel të tillë nuk ka. Mbledhja e këtyre dy bajtëve nuk realizohet me përdorimin e gjsymëmbledhësit sepse atëherë nuk do të mund të kryhet lidhja e më tepër mbledhësve të tillë me qëllim realizimin e mbledhjes së numrave me gjatësi prej dy e tepër nibbla.

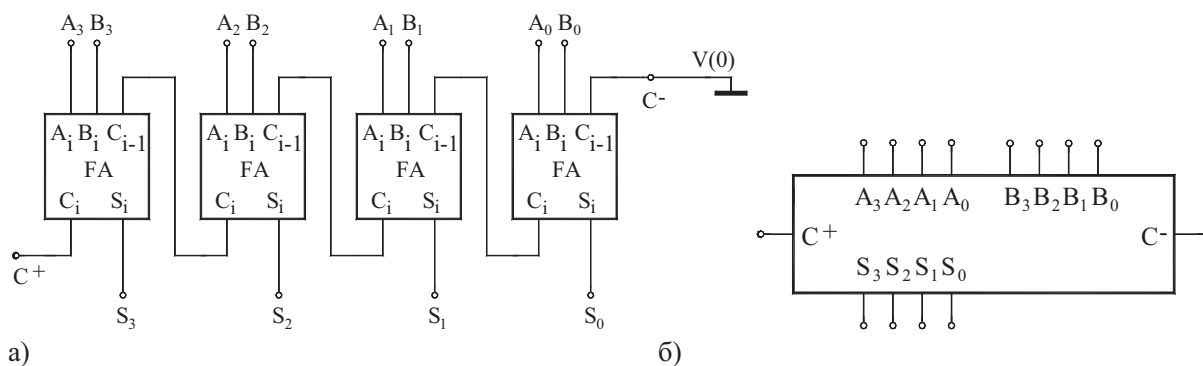


Fig. 3-5. Struktura logjike dhe paraqitja simbolike e mbledhësit paralel 4-bitësh

Gjatë mbledhjes së dy numrave karakteristike është paraqitja e *kalimit* (ang. *overflow*). Kjo në fakt paraqet transferim i cili paraqitet pas mbledhjes së dy bajtëve shumë të rëndësishëm (bajtët - MSB). Nëse paraqitet 1 në daljen  $C_i$  të mbledhësit të plotë i cili i mbledh të tre bajtët (mbledhësi i plotë i fundit), kjo do të thotë se shuma e fituar është numër i cili nuk mund të përfaqësohet vetëm nga katër bajt, d.m.th. numër që është më i madh se  $1111_{(2)} = 15_{(10)}$  si numër më i madh që mund të paraqitet me 4 bajt. Për këtë shkak kjo linjë shënohet si linjë për *detektimin e transferimit* ( $C+$ ).

### 3.2.2. QARKU PËR KOMPLEMENTIM

Operacionet llogaritëse në pajisjet digjitale zakonisht kryhen në sistemin numerik natyror binar ose në ndonjërin nga sistemet binare për paraqitjen e numrave me parashenjë. Sipas kësaj edhe operacioni komplementim do të ekzekutohet me qarqe të ndryshme logjike, me konfiguracion i cili do të varet nga ajo për cilin sistem bëhet fjalë. Në parim, vlerat komplementare në të dy sistemet fitohen në mënyrë të njëjtë duke zbatuar ekuacionin e njohur  $\bar{A} = K - A$  për komplementin e parë dhe të dytë të ndonjë numri të dhënë. Le të përkujtojmë se komplementi i parë i referohet plotësimit deri në numrin më të madh në sistemin numerik, kurse i dyti deri në brezin e numrave të sistemit numerik. Kështu, në sistemin numerik binar ekzistojnë komplementi i njëshit (komplementi i vetëm, 1's) dhe komplementi i dyshit (komplementi i dyfishitë, 2's). Përveç kësaj, edhe njëherë do të rikujtojmë se vlerat e komplementuara të numrave janë me interes të veçantë në sistemin numerik binar, sepse me to paraqiten numrat negativ.

*Komplementi njësi* fitohet ashtu që çdo bit i numrit zëvendësohet me vlerën e tij komplementare. Të supozojmë se numri binar është dhënë në formën  $A = A_3A_2A_1A_0$ , dhe si një shembull ilustrues, të marim numrin  $A = 1011$ . Komplementi i tij i parë  $A_{(1s)}$  do të jetë  $A_{(1s)} = 0100$ . Është e qartë se fitimi i komplementit të parë mundet shumë thjesht të kryhet duke përdorur qarqe investuese (JO), sepse

$$A_{(1s)} = \bar{A}_3 \bar{A}_2 \bar{A}_1 \bar{A}_0 .$$

Kur përdoret mënyra serike për ekzekutimin e këtij operacioni, atëherë komplementi i numrit të dhënë mund të fitohet vetëm me një invertor. Sidoqoftë, në hyrje të invertorit njëri pas tjetrit barten bajtët e veçantë të numrit  $A_0, A_1, A_2, A_3$ , kurse në dalje të invertorit do të fitohen vlerat e tyre komplementare  $A_0, A_1, A_2, A_0, A_1, A_2, A_3$ . Mënyra serike e punës është përafërsisht e ngadaltë, prandaj zakonisht zbatohet mënyra paralele e përpunimit të të dhënave.

Gjatë procedurës paralele numri i qarqeve investuese duhet të jetë i barabartë me gjatësinë e fjalë, d.m.th. numrin e përgjithshëm të bajtëve me të cilët përfaqësohet çdo e dhënë individuale. Fitimi i komplementit njësi më thjesht kryhet duke përdorur qarqe logjike XOSE, sipas skemës së komplementuesit logjik të treguar në fig. 3-6.

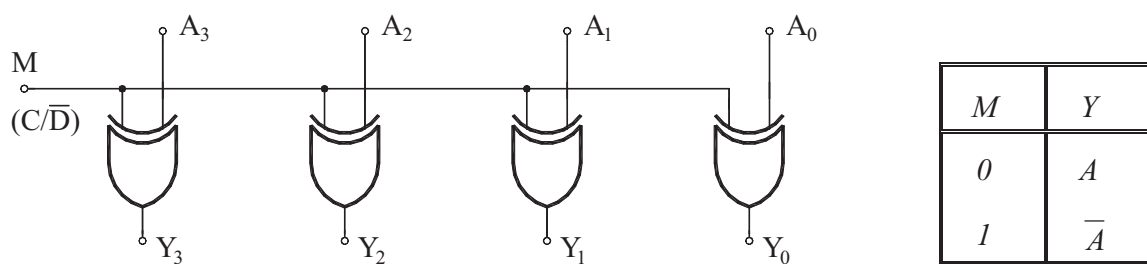


Fig. 3-6. Skema logjike e qarkut për komplementim dhe tabela funksionale

Për çdo dalje nga qarku XOSE vlen ekuacioni:

$$Y_i = M \bar{A}_i + \bar{M} A_i \quad (3-2)$$

Nga ky funksion logjik rrjedh se për  $M=1$  në daljet e komplementuesit  $Y_i$  fitohen vlera komplementare individuale të çdo biti të numrit që silltet në hyrjen e tij ( $Y_i = \bar{A}_i$ ), kurse me këtë fitohet komplementi  $Y = \bar{A} = A_{(1s)}$  i numrit të dhënë A.

Nga ana tjetër, nëse në linjën kontrolluese M sjellim 0 ( $M=0$ ) në daljet Y të komplementuesit fitohen bajtët e numrit hyrës A ( $Y_i=A_i$ ), dhe me këtë edhe vetë numri në formë direkte (të vërtetë) ( $Y=A$ ).

*Komplementi i dytë* i numrit binar të dhënë fitohet kur komplementit njësi i shtohet 1. Kështu për shembull, komplementi i parë i numrit  $A = 0101$  është  $\bar{A} = A_{(1s)} = 1010$ , kurse komplementi i dytë  $A_{(2s)} = 1011$ . Sipas kësaj, rrjeti për realizimin e komplementit të dytë, përveç qarqeve XOSE me të cilat gjenerohet komplementi njësi do të duhet të përdor edhe mbledhës për mbledhjen e komplementit të parë me konstantën logjike 1.

### 3.2.3. QARKU PËR ZBRITJE

Operacionet aritmetike që duhet të ekzekutohen mbi numrat binar me shenjë, zakonisht realizohen duke zbatuar *aritmetikën komplementare*, duke përdorur vlera direkte (të vërteta) të numrave dhe komplementeve të tyre. Kjo mënyrë e punës ka disa avantazhe, sidomos kur është fjala për operacionet me numra negativ. Tashmë dimë se numrat negativ mund të paraqiten në tre mënyra: me parashenjë në sistemin SM, me komplementin e parë në sistemin DC ose me komplementin e dytë në sistemin RC. Në të gjitha këto raste, biti më i rëndësishëm - biti MSB ka vlerë 1, me çka edhe shënohet vlera negative e cilit do numër binar në gjuhën e makinës. *Shprehja e numrave negativ në formë komplementare mundëson që operacioni i zbritjes të konvertohet në mbledhje, me çka me bitin për shenjë manipulohet në mënyrë të njëjtë si me bajtët me vlerë.*

Në rast se numrat janë të paraqitur në formën e tyre direkte dhe bit për parashenjë në sistemin SM, ata si tërësi mund të mblidhen vetëm kur kanë parashenja të njëjta. Ky konstatim qartë çon në arsyetimin për prezantimin e numrave negativ me ndihmën e komplementeve të tyre.

Operacionet e mbledhjes dhe të zbritjes me komplementin e parë në sistemin DC janë të thjeshta, sepse lehtë fitohet komplementi i parë i numrit, megjithatë gjatë paraqitjes së bartjes në rezultat duhet të kryhet mbledhja e 1 të bartur me rezultatin, kështu që vjen deri te mbingarkimi gjatë realizimit të operacioneve të përmendura.

Nga ana tjetër, operacionet mbledhje dhe zbritje me zbatimin e komplementit të dytë në sistemin RC janë më të thjeshta se sa me të parin, sepse bie procedura e shtimit të 1 nga bartja, kështu që puna me komplementin e dytë është shumë më e përhapur. Domethënë, zbritja e numrave pozitiv mund të realizohet indirekt ashtu që do të mblidhen i zbritshmi dhe komplementi i dytë i zbritësit. Procedura për zbritjen indirekte është treguar në fig. 3-7 duke përdorur mbledhësin paralel katër bitësh nga fig. 3-5 dhe komplementuesit digjital nga fig. 3-6.

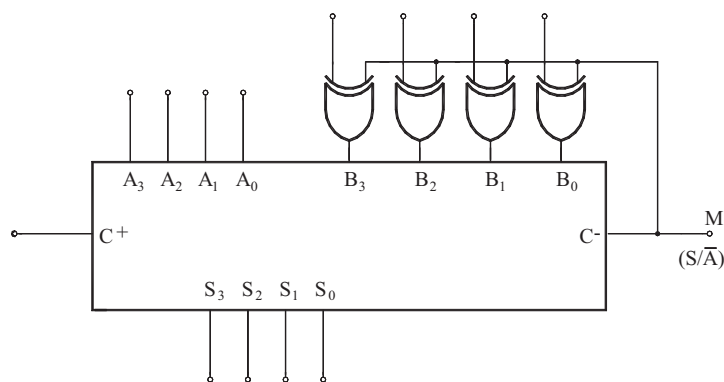


Fig. 3-7. Skema logjike e rrjetit për mbledhje dhe zbritje



Ky konfigurim mundëson mbledhjen, nëse në hyrjen kontrolluese  $M(S/\overline{A})$  sillet nivel i ulët ( $M=0$ ), ndërsa zbritjen nëse  $M=1$ . Numri i parë katër bitësh bartet direkt në hyrjet e mbledhësit  $A_i$ , ndërsa numri i dytë bartet në hyrjet  $B_i$  nëpërmjet qarkut XOSE të qarkut për komplementim. Struktura logjike e shfaqur do të funksionojë si mbledhës nëse në linjën kontrolluese  $M$  sillet nivel logjik i ulët ( $M=0$ ), kështu që qarku XOSE thjesht e transmeton mbledhësin katërbitësh  $B$  deri te hyrja e mbledhësit në formë direkte - të pandryshuar.

Megjithatë, nëse në linjën kontrolluese  $M$  sillet nivel logjik i lartë ( $M=1$ ), rrjeti transformohet në qarkun për mbledhje. Gjegjësisht, në këtë rast, në dalje të qarkut XOSE formohet komplementi i parë i të zbritshmit, por pasi që  $M=1$ , mbledhësi praktikisht e shton këtë 1 me çka vlera e numrit  $B$  shprehet në komplementin e dytë. Kështu në hyrjet e komponentës së integruar janë prezent i zbritshmi  $A$  dhe komplementi i dytë  $B_{(2s)}$  i zbritësit  $B$ , d.m.th. vlera negative e tij, kështu që rezultati nga mbledhja i shënuar me  $S$  i cili fitohet në dalje  $S_i$  ku  $i=1,2,3,4$  në fakt është ndryshimi i numrave  $A$  dhe  $B$ .

### 3.3. KOMPARATORI DIGJITAL

Nga pajisjet digjitale shumë shpesh kërkohet që të kryejnë krahasim të dy numrave binar, ashtu që si rezultat fitohet informacioni për atë se nëse njëri numër është më i madh, i barabartë ose më i vogël se tjetri. Rrjeti logjik i cili e realizon këtë funksion quhet **komparator (krahasues) digjital** ose **binar**, kurse bllok skema e tij është paraqitur në fig. 3-8.

Numrat binar që krahasohen kanë numër të barabartë të bajtëve ( $n$ ) të cilët i paraqesin hyrjet në komponentën logjike. Informacioni për atë se cili nga numrat është më i madh, gjegjësisht a janë ata të barabartë mes veti, fitohet nëpërmjet tre linjave dalje, koresponduese me funksionin e tab. 3-4. Nga tabela shihet se varësisht nga raporti mes dy numrave, vetëm në njërin nga linjat dalje do të paraqitet logjika 1.

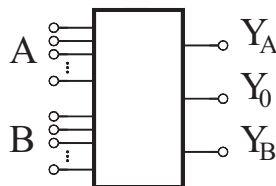


Fig. 3-8. Skema logjike e komparatorit digjital

$A$	$B$	$Y_0$	$Y_A$	$Y_B$
$A = B$		1	0	0
$A > B$		0	1	0
$A < B$		0	0	1

Tab. 3-4. Tabela funksionale

Për të kuptuar thelbin e problemit, do të supozojmë një rast më të thjeshtë: krahasim të dy numrave binar me një bit  $A$  dhe  $B$ . Duke u bazuar në tabelën funksionale (tab. 3-4), mund të nxirret tabela e vërtetësisë e kësaj komponente logjike e cila është dhënë si tab. 3-5.

Skema logjike e krahasuesit njëditësh i cili kryen krahasimin e bitit  $A$  me bitin  $B$ , është treguar në fig. 3-9. Në figurë krahas qarkut të vetëm logjik XOSE, janë zbatuar edhe dy invertor dhe dy qarqe logjike EDHE.

Vendin qendror në mesin e skemës logjike e qarku logjik XOSE sepse ky qark njih kombinimet hyrëse të barabarta. Kjo është e dukshme nga tabela e tij e vërtetësisë (tab. 3-5) nga e cila lehtë mund të konkludohet se qarku XOSE në fakt luan rolin e detektorit të barazisë, sepse dalja e tij është vetëm kur të dy bajtët hyrës janë të barabartë me njëri-tjetrin. Nga ana tjetër, dalja do të jetë 0 vetëm nëse bajtët janë të ndryshëm mes veti.

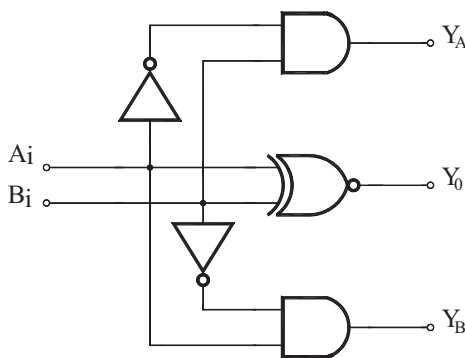
Kushti i deklaruar mund të shkruhet me ekuacionin logjik të mëposhtëm:

$$Y_0 = \overline{(A \oplus B)} = AB + \overline{AB} = \begin{cases} 1 \text{ nëse } A=B, \\ 0 \text{ nëse } A \neq B. \end{cases} \quad (3-3)$$

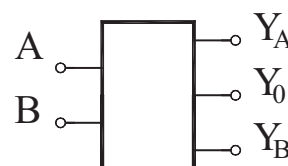
Kushti  $A > B$  do të plotësohet me ekuacionin  $Y_A = A\overline{B}$ , sepse vetëm kur  $A=1$  dhe  $B=0$  fitohet  $Y_A=1$ . Në mënyrë të ngjashme, kushti  $A < B$  do të plotësohet sipas ekuacionit  $Y_B = \overline{A}B$ . Në këtë rast  $Y_B=1$ , nëse dhe vetëm nëse  $A=0$  dhe  $B=1$ .

A	B	$Y_0$	$Y_A$	$Y_B$
0	0	1	0	0
0	1	0	0	1
1	0	0	1	0
1	1	1	0	0

Tab. 3-5. Tabela e vërtetësisë



a)



b)

Fig. 3-9. Skema logjike e komparatorit njëditësh dhe simboli i tij

Analiza e prezantuar dhe parimi i arsyetimit mundet më tej të zhvillohen dhe të avancohet për të realizuar qarkun për krahasuar dy numra binar shumbitësh.

Si komparator i dy numrave binar me katër bajt A dhe B, mund të përdoret edhe rrjeta digjitale për mbledhje dhe zbritje nga fig. 3-7. Gjegjësisht, në qoftë se  $A=B$ , të gjitha daljet  $S_i$  ku  $i = 1,2,3,4$  do të ndodhen në nivel logjik të ulët, d.m.th. do të jenë 0 ( $S_i=0$ ). Megjithatë, nëse  $A > B$  në transmetimin nga niveli më i lartë, pra në daljen (C+) do të paraqitet logjika 1, ndërsa kur  $A < B$  në këtë linjë dalje do të paraqitet 0.

## II) MATRICAT KOMUTUESE

### 3.4. HYRJE

Matricat komutuese janë rrjeta logjike-komutuese kombinatorë më komplekse me numër më të madh të hyrjeve dhe daljeve. Për to më e rëndësishme është ajo që gjendet logjike të cilës do dalje nga rrjeta varen vetëm nga gjendjet logjike momentale të hyrjeve. **Matricat komutuese janë të përbëra nga elemente komutuese të cilët janë të renditur në vargje, sipas rreshtave dhe shtyllave, ashtu që formojnë struktura matricore.** Përveç kësaj, edhe vetë funksionet komutuese që realizohen me këto rrjeta janë dhënë në formë të matricave. Megjithatë, këto rrjeta logjike shumë shpesh hasen me emrat e tyre funksional konkret, prej të cilëve si më të njohur do të përmendim: koduesi, dekoruesi, multiplekseri dhe demultiplekseri.

Matricat komutuese mund të realizohen duke përdorur qarqe logjike, por shumë më shpesh, mund të hasen edhe zgjidhje në formë komponentësh që janë të realizuar në teknikën e qarqeve të integruara.

### 3.5. KODUESI DHE DEKODUESI

**Koduesi** (ang. encoder) është një rrjet logjik i cili kryen kodimin (transformimin) të ndonjë informacioni numerik nga një sistem numerik i cili është primar në një tjetër, sistem numerik sekondar ose kod. Si sistem numerik primar nënkuptohet sistemi decimal, ndërsa sistem sekondar zakonisht është sistemi numerik binar natyror, ose ndonjë kod binar p. sh. kodi natyror BCD (NBCD), d.m.th. kodi-8421, ose ndonjë tjetër.

Edhe **dekoduesi** kryen transformimin, por në drejtimin e kundërt. Ai e dekodon informacionin digjital nga sistemi numerik sekondar në atë primar, d.m.th. të dhënën e shkruar në formë binare e transformon në formën decimale.

Përveç këtyre dy llojeve të rrjetave kombinatorë ekzistojnë edhe rrjeta logjike që quhen **konvertor të kodit**. Ata e përkthejnë informacionin nga një sistem sekondar në sistem tjetër sekondar ose kod.

Me kalimin e kohës dhe zhvillimin e sistemeve digjitale është arritur deri aty që sistemi decimal të mos jetë gjithmonë sistem primar, kështu që një rrjet logjik i njëjtë për një sistem paraqet kodues, për tjetër dekodues, kurse për të tretin konvertor të kodit. Prandaj më praktike është që për të tre llojet e qarqeve të përdoret një emër i përbashkët: **përkthyes ose translator i kodit**. Megjithatë, në praktikë edhe më tutje zakonisht përdoren emrat funksional klasik të cilët i definojmë më parë: kodues dhe dekodues. Nga shtjellimi që vijon do të shohim se koduesi në fakt është strukturë matricore OSE, ndërsa dekoduesi është strukturë matricore me qarqe EDHE.

#### 3.5.1. KODUESI

Para se të fillojmë analizën e koduesit, shkurtimisht do të fokusohemi në fig. 3-10 e cila paraqet një bllok-skemë shumë të thjeshtë të kalkulatorit. Në këtë sistem digjital hyrja decimale nga tastiera duhet të konvertohet në formë binare që të mund më tutje si e dhënë hyrëse të përpunohet në procesor.

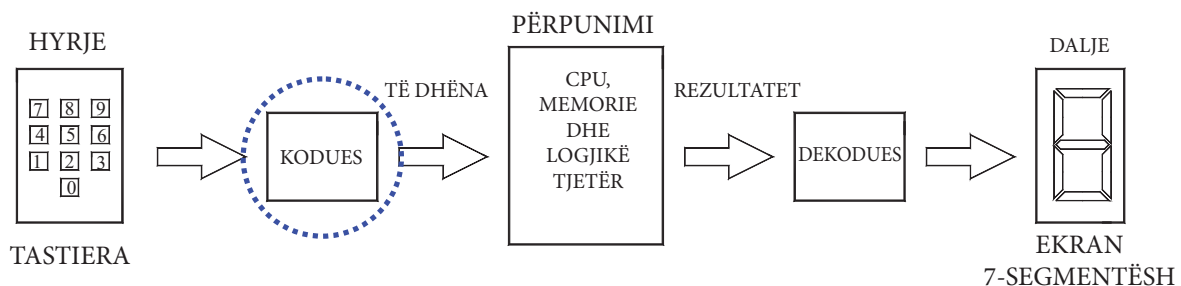


Fig. 30-10. Vendi i koduesit në bllok-skemën më të thjeshtë të kalkulatorit

Procedura më e zakonshme për shprehjen e shifrave decimale është kodimi në kodin e njohur NBCD (8421 ose kodin binar natyror), tabela koduese e të cilit është dhënë me tab. 3-6. Komponenta digjitale për këtë qëllim është e njohur si *kodues decimal-në NBCD* (DEC/NBCD). Ajo duhet të ketë dhjetë hyrje, nga një për secilën shifër decimale dhe katër dalje në të cilat fitohen katër bajt D, C, B dhe A të fjalës koduese NBCD.

Zgjedhja dhe lidhja e elementeve komutuese në formimin e matricës koduese do ta shpjegojmë me shembullin për fitimin e bitit të tretë (B) në fjalën koduese NBCD. Nga tab. 3-6 lehtë vërehet se biti B do të ketë vlerë 1 ( $B = 1$ ), nëse aktivizohet hyrja e shifrës 2, ose shifra 3, ose nëse paraqitet shifra 6, ose nëse aktivizohet linja e shifrës 7. Nga analiza është e qartë se dalja B mund

të realizohet me një qark logjik OSE që ka katër hyrje edhe atë linjat 2,3,6 dhe 7. Ngjashëm mendohet dhe nxirret përfundim për realizimin e tre bajtëve tjerë: D, C, A.

Shifra dhjetore	8421 (NBCD)			
	D	C	B	A
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Tab. 3-6. Tabela koduese e kodit 8421 (NBCD)

Në fig. 3-11 është treguar një realizim i koduesit DEC/NBCD, i ndërtuar me përdorimin e strukturës matricore njënivelëshe të formuar me qarqe logjike OSE. Nga figura shihet se te ky kodues hyrjet janë aktive në nivel të lartë, sepse me shtypjen e njërit prej butonave të linjës hyrëse përkatëse sjellim logjikë 1, d.m.th. tension të furnizimit +V<sub>CC</sub>. Kështu me shtypjen e një butoni të caktuar të një linje hyrëse eksitohen qarqet korresponduese OSE dhe në daljet e tyre fitohet nivel logjik i lartë (1), ndërsa në daljet tjera të qarkut OSE të cilat nuk janë të eksituara paraqitet nivel logjik i ulët (0). Në këtë mënyrë fitohet fjala koduese *NBCD* i cili korrespondon me shifrën decimale e cila ndodhet në butonin që ishte aktivizuar. Në fig. 3-12 është treguar koduesi DEC/NBCD i realizuar në këtë mënyrë si komponentë logjike e veçantë.

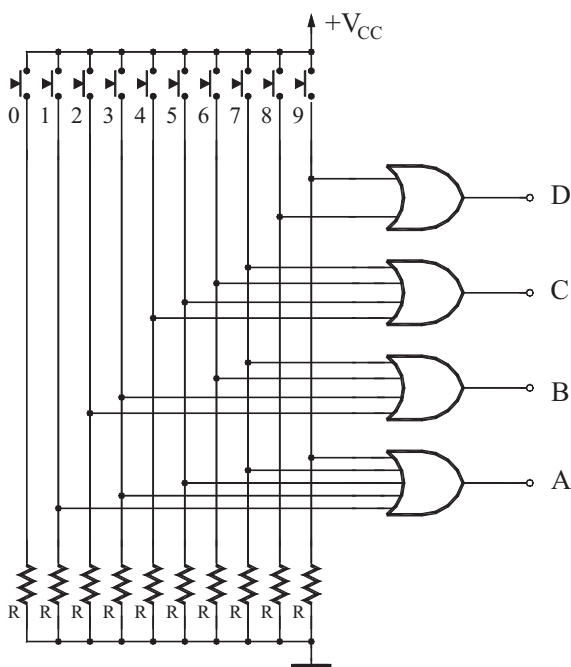


Fig. 3-11. Skema logjike e koduesit DEC/NBCD

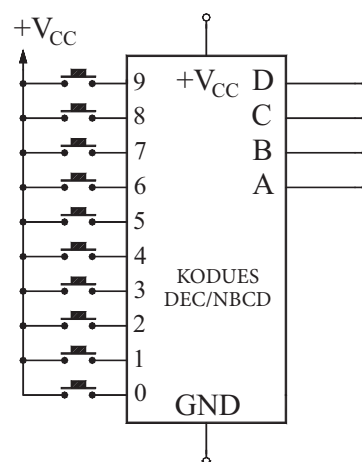


Fig. 3-12. Bllok-skema e koduesit DEC/NBCD

Nga figurat e mëparshme shihet se koduesi DEC/NBCD ka 10 hyrje dhe 4 dalje. Duke e ditur se me 4 bajt mund të kodohen  $2^4 = 16$  kombinime të ndryshme, mund të konkludohet se në koduesin DEC/NBCD ngelin të përdorura 6 nga 16 kombinimet dalëse të mundshme (gjendje) dhe se ato asnjëherë nuk do të paraqiten në dalje të rrjetit.

Duke pasur parasysh këtë që u tha, mund të konkludohet se në rastin e përgjithshëm koduesi me  $N = 2^n$  hyrje, maksimalisht mund të ketë  $n$  dalje. Në lidhje me këtë, skemës logjike të mëparshme mund ti shtohen edhe gjashtë hyrje sipas tabelës së sistemit numerik heksadecimal me çka do të fitohej koduesi heksadecimal-në-binuar (HEX/BIN). Në mënyrë të ngjashme, nëse bëhet fjalë për koduesin nga oktal-në-binuar (OCT/BIN), të përdoret tabela për konvertim nga sistemi numerik oktal në binar dhe të fitohet struktura logjike e cila është treguar në fig. 3-13 paraqitja simbolike e të cilës është dhënë në fig. 3-14. Tabela e kombinimeve e vërtetësisë tab. 3-7 e rishpjegon parimin e funksionimit të këtij koduesi.

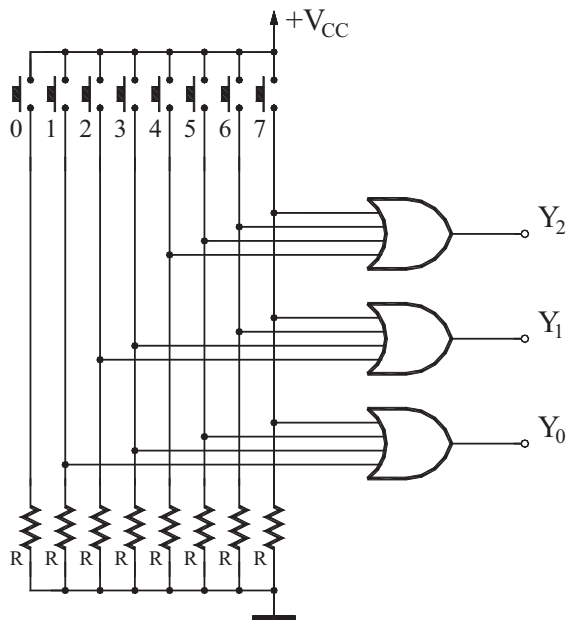


Fig. 3-13 Struktura logjike e koduesit OCT/BIN

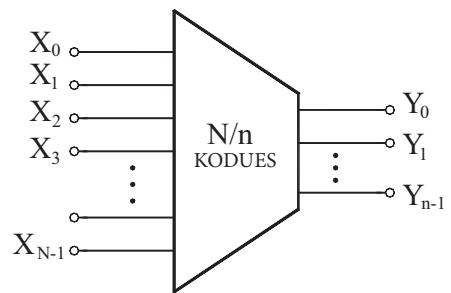


Fig. 3-14. Paraqitja simbolike e koduesit OCT/BIN

Hyrje								Dalje			Indeksi
I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	I <sub>4</sub>	I <sub>5</sub>	I <sub>6</sub>	I <sub>7</sub>	Y <sub>2</sub>	Y <sub>1</sub>	Y <sub>0</sub>	i
1	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1	1
0	0	1	0	0	0	0	0	0	1	0	2
0	0	0	1	0	0	0	0	0	1	1	3
0	0	0	0	1	0	0	0	1	0	0	4
0	0	0	0	0	1	0	0	1	0	1	5
0	0	0	0	0	0	1	0	1	1	0	6
0	0	0	0	0	0	0	1	1	1	1	7

Tab. 3-7. Tabela e kombinimeve e koduesit OCT/ BIN

Koduesi oktal-në-binar do të ketë tetë linja hyrëse  $I_0$  deri në  $I_7$ , ku secila linjë prezanton nga një shifër oktave dhe tre linja dalje  $Y_2$ ,  $Y_1$  dhe  $Y_0$  në të cilat do të fitohen vlerat ekuivalente binare tre bitëshe. Ekuacionet logjike me të cilat përshkruhet parimi i punës së koduesit janë:

$$Y_0 = I_1 + I_3 + I_5 + I_7; \quad Y_1 = I_2 + I_3 + I_6 + I_7; \quad Y_2 = I_4 + I_5 + I_6 + I_7 \quad (3-4)$$

Marrë në përgjithësi, për koduesin e rëndësishme është të theksohet se për secilën nga  $N=2^n$  linjat e hyrjes në  $n$  linjat e daljes duhet të gjenerohet fjalë koduese binare unike sipas tabelës koduese konkrete.

Në koduesit e realizuar sipas fig. 3-10 dhe fig. 3-12 si problem lind fakti se në dalje fitohen të gjitha zerot sikur të jetë aktivizuar linja hyrëse për shifrën 0, por në fakt nuk është aktivizuar asnjë linjë hyrëse. Rezultati dalës, është i njëjtë sikur të aktivizohet butoni i linjës 0. Për eliminimin e këtij problemi koduesit mundet ti shtohet edhe një linjë hyrëse me të cilën do të mund të kontrollohet mundësia e tij të punojë ose jo. Krahas saj, edhe në dalje mund të shtohet edhe një linjë e cila do të ketë vlerën 1 nëse është shtypur cili do nga butonat hyrës, gjegjësisht vlera 0 nëse njëra nga hyrjet nuk është aktive.

Duke pasur parasysh analizën e deri tanishme, mund të konkludohet edhe kjo se gjatë realizimit të koduesve të prezantuar ishte supozuar se në një moment të dhënë vetëm njëra nga linjat hyrëse mund të gjendej në nivel të lartë, pra në logjikën 1. Për këtë shkak, shtypja eventuale e njëkohshme e dy ose më tepër butonave në koduesin nga fig. 3-10 dhe fig. 3-12 do të shkaktonte gabim në punën e koduesit dhe paraqitje të kombinimeve dalje të pavlefshme (jo legale, të paligjshme).

### 3.5.2. KODUESI PRIORITAR

Mangësia e koduesve të analizuar paraprakisht të gjenerojë gabim gjatë aktivizimit të dy apo më tepër hyrjeve tejkalohet me të ashtuquajturin *kodues me prioritet*. Në praktikë, komponentet e tilla logjike zakonisht realizohen në teknikën e integruar. Në koduesit prioritar nëse në të njëjtën kohë shtypen dy ose më tepër butona, në dalje do të fitohet kombinimi i kodeve i cili korrespondon me atë buton nga të shtypurit që ka vlerë numerike më të madhe. Sipas kësaj, koduesit me prioritet do të kenë tabelë të vërtetësisë të modifikuar siç është p.sh. tabela e koduesit OCT/BIN (oktal-në-binar) me prioritet i prezantuar si tab. 3-8.

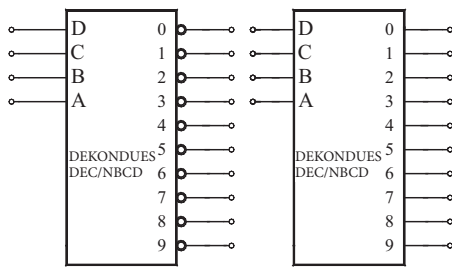
Hyrje								Dalje			
$I_0$	$I_1$	$I_2$	$I_3$	$I_4$	$I_5$	$I_6$	$I_7$	$Y_2$	$Y_1$	$Y_0$	V
0	0	0	0	0	0	0	0	x	x	x	0
1	0	0	0	0	0	0	0	0	0	0	1
x	1	0	0	0	0	0	0	0	0	1	1
x	x	1	0	0	0	0	0	0	1	0	1
x	x	x	1	0	0	0	0	0	1	1	1
x	x	x	x	1	0	0	0	1	0	0	1
x	x	x	x	x	1	0	0	1	0	1	1
x	x	x	x	x	x	1	0	1	1	0	1
x	x	x	x	x	x	x	1	1	1	1	1

Tab. 3-8. Tabela e kombinimeve e koduesit OCT/BIN me prioritet

Nëse mirë e shikojmë këtë tabelë, do të vërejmë se pavarësisht nga gjendjet logjike në hyrjet tjera, në dalje gjithmonë do të fitohet fjala koduese e cila korrespondon me atë linjë nga të aktivizuarat e cila ka vlerë numerike më të madhe. Në tabelën e paraqitur të vërtetësisë paraqitet edhe një tjetër linjë dalje e shënuar me V e cila tregon nëse ndonjëra nga linjat hyrëse është aktive ose jo. Vlera logjike e pranishme në këtë dalje mundëson të bëhet dallimi mes rasteve kur është aktivizuar linja hyrëse zero (kur është shtypur butoni 0) dhe kur nuk është aktivizuar asnjë hyrje.

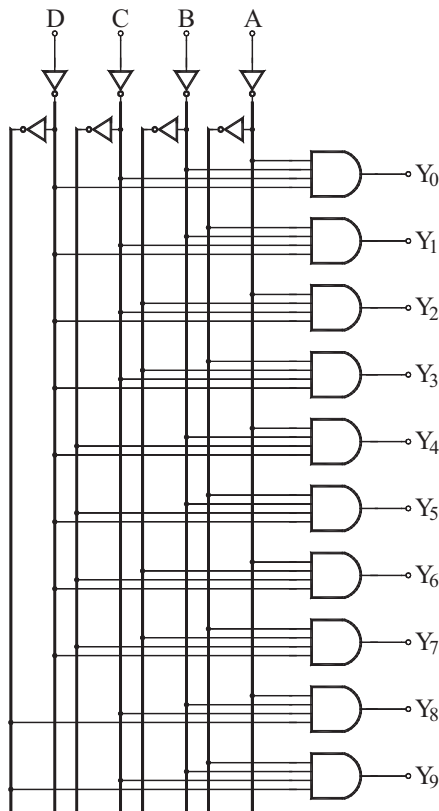
### 3.5.3. DEKODUESI

Pasi që të informacione në përpunimin digjital paraqiten në formë binare, është e qartë se këto të dhëna duhet të përkthehen në numra decimal çdoherë që ato duhet ti përdor njeriu. *Procedura me të cilën kodet binare përkthehen në një formë tjetër që është më e përshtatshme për përdorim të mëtejshëm quhet dekodim, kurse vetë komponenta digjitale e cila e realizon këtë quhet dekodues.*



a) Shenja simbolike

Dekodimi i të dhënave binare në numra decimal është procedurë që është inverse me kodimin. Prandaj, bllok-skema e dekoduesit *NBCD*-në-decimal (*NBCD/DEC*) e cila është dhënë në fig. 3-15 a) do të ketë dhjetë dalje, kurse katër hyrje. Daljet janë shënuar nga  $Y_0$  deri në  $Y_9$ , kurse hyrjet janë *D, C, B, A*. Daljet janë aktive në nivel të lartë, që do të thotë se logjika 1 do të paraqitet vetëm në atë dalje fjala koduese *NBCD* dalje e të cilit e paraqet vlerën numerike të asaj dalje në formë binare.



b) skema logjike (struktura)  
Fig.3015. Dekoduesi *NBCD/DEC*

Një realizimin i dekoduesit *NBCD/DEC* është treguar në fig. 3-15 b). Matrica dekoduese është fituar me analizën e mëposhtme. Aktive, d.m.th. të shkojë në nivel të lartë në logjikën 1, duhet të jetë ajo dalje e cila korrespondon me shifrën decimale të koduar *NBCD* konkrete e cila është sjellë në hyrje të dekoduesit. Kështu p. sh. në daljen  $Y_6$  do të duhet të paraqitet 1 vetëm nëse në hyrje paraqitet kombinimi  $DCBA = 0110$ , d.m.th. nëse  $\bar{D}=1$  edhe  $C=1$  edhe  $B=1$  edhe  $\bar{A}=1$ , ( $Y_6 = \bar{D}CBA$ ). Kjo do të thotë qarku logjik dalës do të jetë një qark EDHE me katër hyrje me çka C dhe B barten direkt, kurse D dhe A të komplementar. Lidhja e nëntë shifrave tjera fitohet duke menduar në mënyrë analoge me çka përfundimisht fitohet *strukturë matricore EDHE një nivelëshe*.

Dekoduesi nga fig. 3-15 b) i refuzon informacionet e gabuara sepse nëse në hyrje shfaqet kombinim i pavlefshëm, dmth fjalë koduese e cila nuk është shifër *NBCD*, siç janë: 1010, 1011, 1100, 1101, 1110 apo 1111, atëherë nuk do të jetë aktive asnjë linjë dalje. Në praktikë hasen edhe realizime të tilla të dekoduesve të cilët nuk i refuzojnë kombinimet hyrëse të gabuara.



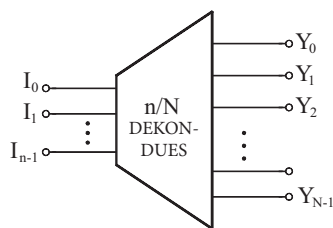


Fig. 3-16. Simboli logjik i dekoduesit

Duke ditur se me 4 bajt mund të kodohen  $2^4 = 16$  kombinime të ndryshme, është e qartë se në dekoduesin NBCD/DEC mbeten të papërdorur 6 nga 16 kombinimet dalëse të mundshme (gjendje). Në lidhje me këtë, mund të konkludohet se në rastin e përgjithshëm dekoduesi me  $n$  hyrje mundet maksimalisht të ketë  $N=2^n$  dalje.

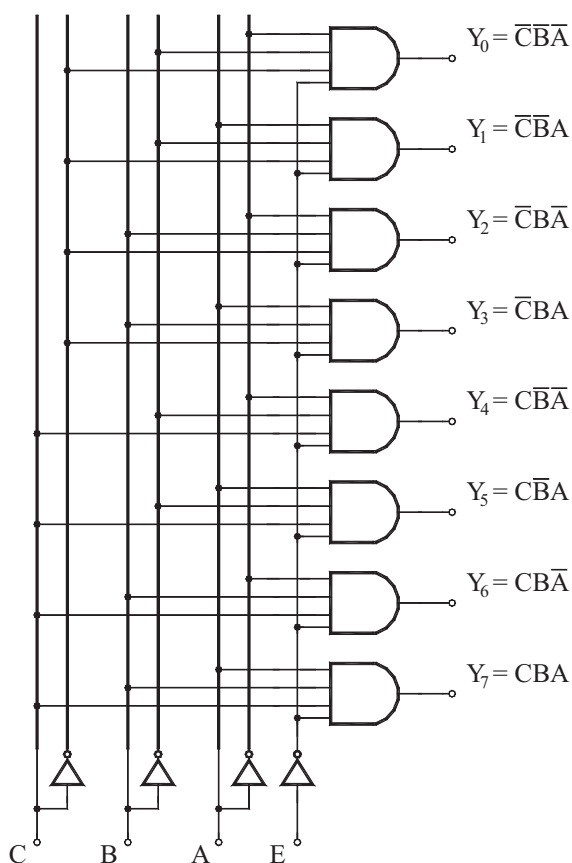


Fig.3-17 Skema logjike e dekoduesit BIN/OCT

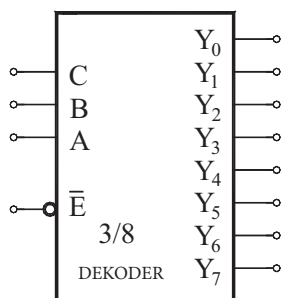


Fig.3-18 Bllok-skema e dekoduesit BIN/OCT me dalje aktive në nivel të lartë

Kështu për shembull, në strukturës logjike të mëparshme mund ti shtohen edhe gjashtë hyrje sipas tabelës së sistemit numerik heksadecimal me çka do të fitohej dekoduesi binar-në-hexadecimal (BIN/HEX). Ngjashëm, nëse bëhet fjalë për dekodues binar-në-oktal (BIN/OCT) mund të zbatohet tabela për konvertim nga sistemi numerik oktal në binar dhe të fitohet struktura logjike e cila është treguar në fig. 3-17, bllok-skema e të cilës është treguar në fig. 3-18. Tabela e kombinimeve tab. 3-9 më tej e sqaron parimin e punës së këtij dekoduesi.

Dekoduesi binar-në-oktal (BIN/OCT) ka tre linja hyrëse C, B, A dhe tetë linja dalje: nga  $Y_0$  deri në  $Y_7$ . Ekuacionet logjike me të cilat përshkruhet parimi i punës së dekoduesit janë dhënë krahas çdo linje dalje. Për çdo kombinim hyrës ekziston linja dalje unike e përcaktuar, kështu që kur në hyrje do të paraqitet një fjalë dokoduese e caktuar në dalje aktivizohet ajo linjë dalje vlera numerike e të cilës korrespondon me ekuivalentin binar hyrës. Kështu secili prej  $2^n$  kombinimeve binare hyrëse të mundshme shkakton aktivizimin e linjave dalje të ndryshme sipas tabelës së sistemit numerik oktal.

Dekoduesit e realizuar praktikisht, zakonisht përmbajnë edhe një linjë hyrëse me të cilën mundësohet funksionimi i dekoduesit. Kjo arrihet ashtu që secilit qark dalës EDHE i shtohet edhe nga një hyrje e cila lidhet në një linjë hyrëse të tillë për leje për punë.

Hyrje				Dalje							
$\bar{E}$	C	B	A	Y <sub>0</sub>	Y <sub>1</sub>	Y <sub>2</sub>	Y <sub>3</sub>	Y <sub>4</sub>	Y <sub>5</sub>	Y <sub>6</sub>	Y <sub>7</sub>
1	x	x	x	0	0	0	0	0	0	0	0
0	0	0	0	1	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	0	0	0	1	0
0	1	1	1	0	0	0	0	0	0	0	1

Tab. 3-9. Tabela e kombinimeve e dekoduesit BIN/OCT

Hyrja për leje  $\bar{E}$  (ang. enable) është aktive në qoftë se në të sillet logjika 0 dhe në këtë rast dekoduesi punon normalisht. Megjithatë, nëse në këtë hyrje ( $\bar{E}$ ) sillet nivel logjik i lartë, d.m.th. 1, asnjë linjë dalje, e me këtë asnjë minterm nuk do të selektohet sepse të gjitha daljet do të jenë 0. Dekoduesit të cilët kanë hyrje  $\bar{E}$  për lejim të punës mundet të lidhen me qëllim të fitimit të dekoduesve me numër më të madh të hyrjeve dhe daljeve.

Nëse ka nevojë që daljet të jenë aktive në nivel të ulët, atëherë qarqet EDHE duhet të zëvendësohen me qarqe JOEDHE, ose në çdo dalje të shtohet nga një invertor me çka secili nga mintermat dalës do të jepet në formë komplementare. Në këtë rast të nivelit të ulët (logjika 0) do të ndodhet vetëm ajo dalje vlere numerike e të cilës korrespondon me kombinimin hyrës binar, ndërsa të gjitha daljet tjera do të jenë 1-sha.

Për dekoduesit është shumë e rëndësishme të thuhet edhe kjo se çdo funksion logjik i ndryshoreve i cili është i dhënë në formën FND si shumë e mintermave mund të realizohet duke zbatuar një dekodues  $n$ -në- $2^n$  i cili i gjeneron mintermat dhe një qark logjik OSE që do të formojë shumën e tyre. Linjat dalje nga dekoduesi korrespondojnë me mintermat e funksionit të cilët do të përdoren si hyrje në qarkun OSE në dalje të të cilit do të fitohet funksioni logjik i kërkuar. Përveç kësaj, çdo rrjetë kombinator që ka  $n$ -hyrje dhe  $m$ -dalje mund të realizohet me një dekodues  $n$ -në- $2^n$  dhe  $m$  qarqe logjike OSE. Siç do të shohim më vonë, dekoduesit me strukturë logjike  $n$ -në- $2^n$  kanë zbatim të jashtëzakonshëm dhe janë pjesë përbërëse gjatë realizimit të komponentëve për memorim ROM dhe RAM.

### 3.5.4. DEKODUESI NBCD-NË -7 SEGMENTËSH

Në praktikë shumë shpesh haset *dekoduesi NBCD-në-7 segmentesh (NBCD/7S)*. Kjo është për shkak se shumica e pajisjeve digjitale rezultatet i tregojnë në ekran 7-segmentesh me dioda ndriçuese ose me kristale të lëngëta (*LED* ose *LCD*). Kjo që u tha shumë thjesht mund të ilustruhet me mënyrën me të cilën kalkulatori i tregon rezultatet e fituara nga përpunimi i realizuar. Në bllok-skemën e tij në fig. 3-19 shihet se të dhënat e dalje të koduara NBCD nga procesori patjetër të dekodohen në formë të tillë që çdo shifër decimale do të mund të shfaqet në ekranin dalës 7-segmentesh.

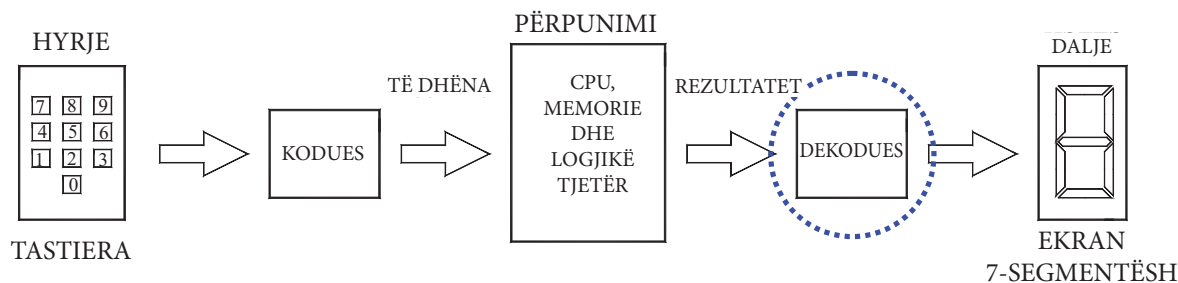


Fig. 3-19. Vendi i dekoduesit në bllok-skemën më të thjeshtë të kalkulatorit

Nëse supozojmë se ekrani ka anodë të përbashkët, atëherë daljet nga dekoduesi *NBCD/7S* duhet të jenë aktive nëse ndodhen në nivel të ulët. Tabela funksionale 3-10 është baza për sintezën e rrjetit logjik të dekoduesit e cila mundet të merret me minimizimin e secilit nga shtatë segmentet si funksione: *a, b, c, d, e, f, g*, të cilët varen nga katër bajtët e fjalës koduese *NBCD* si ndryshore hyrëse: *D, C, B* dhe *A*.

BCD 8421	Sh. dhjet.	Erkan LED	Ekran me anodë të përbashkët							
			a	b	c	d	e	f	g	
0000	0		0	0	0	0	0	0	0	1
0001	1		1	0	0	1	1	1	1	1
0010	2		0	0	1	0	0	0	1	0
0011	3		0	0	0	0	0	1	1	0
0100	4		1	0	0	1	1	0	0	0
0101	5		0	1	0	0	0	1	0	0
0110	6		0	1	0	0	0	0	0	0
0111	7		0	0	0	1	1	1	1	1
1000	8		0	0	0	0	0	0	0	0
1001	9		0	0	0	0	0	1	0	0

Tab. 3-10. Tabela e kodeve për ekranit 7-segmentësh me dioda LED dhe anodë të përbashkët

Nëse bëhet fjalë për lidhje me ekran 7-segmentesh me katodë të përbashkët, atëherë daljet nga dekoduesi *NBCD/7S* do të duhet të jenë aktive në nivel të lartë në logjikën 1.

### 3.6. MULTIPLEKSERI DHE DEMULTIPLEKSERI

Multiplekseri dhe demultiplekseri përdoren në ato pajisje me të cilat kryhet konvertimi i të dhënave nga forma serike në paralele dhe anasjelltas.

**Multiplekseri** në elektronikën digjitale ka rolin e çelësit me më tepër pozicione. Domethënë, ai ka një numër më të madh të hyrjeve për të dhënat binare, kurse vetëm një dalje për të dhënat. Të dhënat mund të vijnë në cilën do hyrje, kurse në dalje përzgjidhet njëra prej tyre. Cili sinjal do të shfaqet në dalje do të varet nga ajo se si është gjendja e hyrjeve adresuese (selektuese) të multipleksurit. Për shkak të mënyrës së punës multipleksuret quhen edhe **selektorë**.

**Demultiplekseri** ka detyrë të kundërt: të dhënë binare që vjen në hyrjen e vetme, duhet ta përcjell në njërin prej më tepër daljeve. Edhe në këtë rast ekzistojnë linja adresuese me të cilat kryhet selektimi për atë se në cilën linjë dalje do të paraqitet e dhëna. Për shkak të mënyrës së punës demultiplekseri quhet edhe **distributor**.

### 3.6.1. MULTIPLEKSERI

Në përgjithësi mund të thuhet se multiplekseri është një rrjet komutues i tillë, i cili kryen zgjedhjen e njërës prej më tepër linjave hyrëse (N) dhe bitin që është i pranishëm në këtë linjë e transmeton në daljen e vetme (Y). Krahas linjave hyrëse për të dhëna, te multiplekseri ekzistojnë edhe të ashtuquajturat linja hyrëse selektuese (n) me të cilat kryhet zgjedhja e linjës hyrëse konkrete gjendja logjike e të cilës duhet të transmetohet në dalje. Raporti mes numrit të linjave hyrëse për të dhëna (N) dhe numrit të linjave të përzgjedhjes (n) është dhënë nga ekuacioni:

$$N=2^n \tag{3-5}$$

Në këtë mënyrë, në qoftë se multiplekseri ka *n* linja adresuese, atëherë me to mund të bëhet zgjedhje të njërës prej  $N=2^n$  hyrjeve. Në fig. 3-20 a) është treguar skema ekuivalente e multipleksurit si çelës i kontrolluar, kurse në fig. 3-20 b) simbolin e tij.

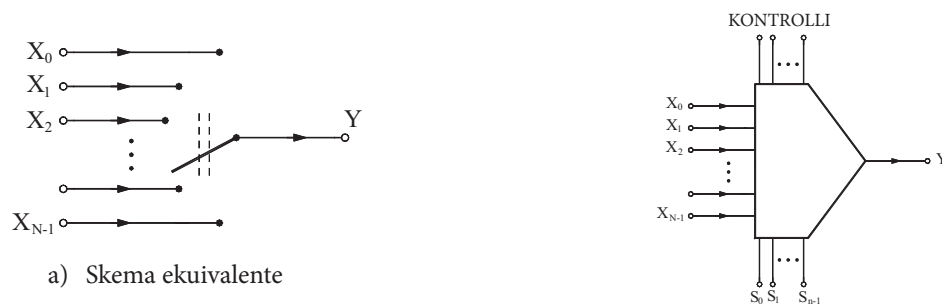


Fig. 3-20. Multiplekseri

b) Simboli logjik

Realizimi më i thjeshtë i multipleksurit me zbatimin e qarqeve logjike elementare i referohet multipleksurit 2-në-1 (me dy pozita). Skema logjike e tij është dhënë në fig. 3-21. Qarku dalës OSE përcjell njërin nga dy sinjalet, kurse cili sinjal do të lëshohet selektohet me gjendjen e hyrjes S e cila i kontrollon qarqet hyrëse EDHE. Nëse  $S=0$  në daljen Y do të paraqitet sinjali nga hyrja  $I_0$ , ndërsa nëse  $S=1$ , sinjali nga hyrja  $I_1$ .

S	Y
0	$I_0$
1	$I_1$

Tab. 3-11. Tabela funksionale e multipleksurit 2-në1

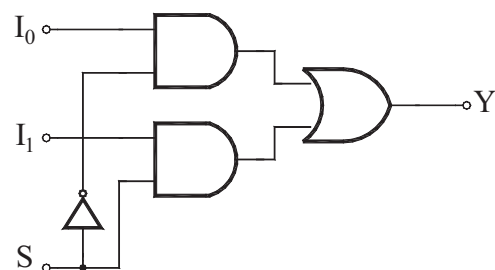
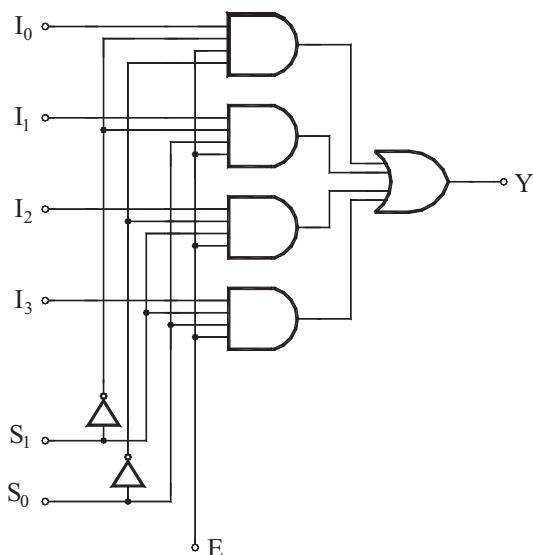


Fig. 3-21. Skema logjike e multipleksurit 2-në-1

Në fig. 3-22 është dhënë struktura logjike e multiplekserit 4-në-1 (me katër pozicione). Ai ka katër hyrje për të dhënat, një dalje dhe dy linja adresuese. Parimi i funksionimit mund të ilustruhet me tabelën e vërtetësisë tab. 3-12.



$E$	$S_1$	$S_0$	$Y$
0	x	x	0
1	0	0	$I_0$
	0	1	$I_1$
	1	0	$I_2$
	1	1	$I_3$

Fig. 3-22. Skema logjike e multiplekserit 4-në-1

Tab. 3-12. Tabela e vërtetësisë e multiplekserit 4-në-1

Në skemën logjike të paraqitur mund të shihet prania edhe e një sinjali hyrës tjetër. Ky është sinjali kontrollues për mundësimin (lejimin) e punës i shënuar me E. Ky sinjal komandues paraqitet te multiplekserët të cilët realizohen si qarqe të integruara monolite. Me linjën kontrolluese praktikisht kyçet ose shkyçet qarku i interguar. Pra, multiplekseri do të punojë në mënyrë aktive vetëm nëse  $E=1$  me çka ai fiton leje për punë dhe funksionon normalisht sipas tab. 12 së dhënë më parë. Kështu, sjellja e tij do të varet nga kombinimet hyrëse të sjella në hyrjet seleksionuese:

- Nëse  $S_1S_0=00(0_{DEC})$  në daljen Y do të paraqitet niveli logjik i pranishëm në hyrjen  $I_0$ ;
- Nëse  $S_1S_0=01(1_{DEC})$  në daljen Y do të paraqitet niveli logjik i pranishëm në hyrjen  $I_1$ ;
- Nëse  $S_1S_0=10(2_{DEC})$  në daljen Y do të paraqitet niveli logjik i pranishëm në hyrjen  $I_2$ ;
- Nëse  $S_1S_0=11(3_{DEC})$  në daljen Y do të paraqitet niveli logjik i pranishëm në hyrjen  $I_3$ ;

Megjithatë, nëse në hyrjen komanduese E sillet nivel i ulët ( $E=0$ ), dalja është gjithmonë zero ( $Y=0$ ). Linja kontrolluese E ka rol të rëndësishëm edhe për këtë shkak se me të mund të bëhet lidhja e më tepër chipave të njëjtë me qëllim formimin e multiplekserëve me numër më të madh të hyrjeve.

Të gjithë multiplekserët e përmendur deri tani kryenin përzgjedhjen e një hyrje të dhëne nga më tepër të disponueshme. Megjithatë, krahas këtyre multiplekserëve në teknikën e integruar realizohen edhe multiplekserë të cilët kryejnë selektimin e një grupi hyrës të linjave me të dhëna nga një grup më i madh i tillë që paraqiten si hyrje të mundshme. Këto multiplekserë kanë aq dalje, sa linja ka secila nga grupet hyrëse. Bllok-diagrami logjik i një multiplekseri të tillë është dhënë në fig. 3-23 a), simboli në fig. 3-23 b) kurse ekuivalenti i tij si çelës i kontrolluar mekanikisht me më tepër pozicione në fig. 3-23 c). Kjo matricë përzgjedhëse paraqet multiplekser me dy pozicione i katërfishtë, sepse në dalje jep njërin nga dy grupet hyrëse që përmbajnë nga katër linja informacioni.

Qarku ka tetë hyrje, katër dalje, një hyrje selektuese dhe një hyrje për kontroll. Nëse hyrja  $S=0$ , atëherë në daljet  $Y_0, Y_1, Y_2, Y_3$  do të paraqiten të dhënat e pranishme në hyrjet  $A_0, A_1, A_2, A_3$ , ndërsa kur  $S=1$  në daljet do të paraqiten  $B_0, B_1, B_2, B_3$ . Natyrisht se gjatë kësaj hyrja kontrolluese e shënuar me  $\bar{E}$  ose  $\overline{STB}$  duhet të ndodhet në nivel të ulët dhe duhet të vlejë  $\bar{E} = 0$  ose  $\overline{STB} = 0$ .

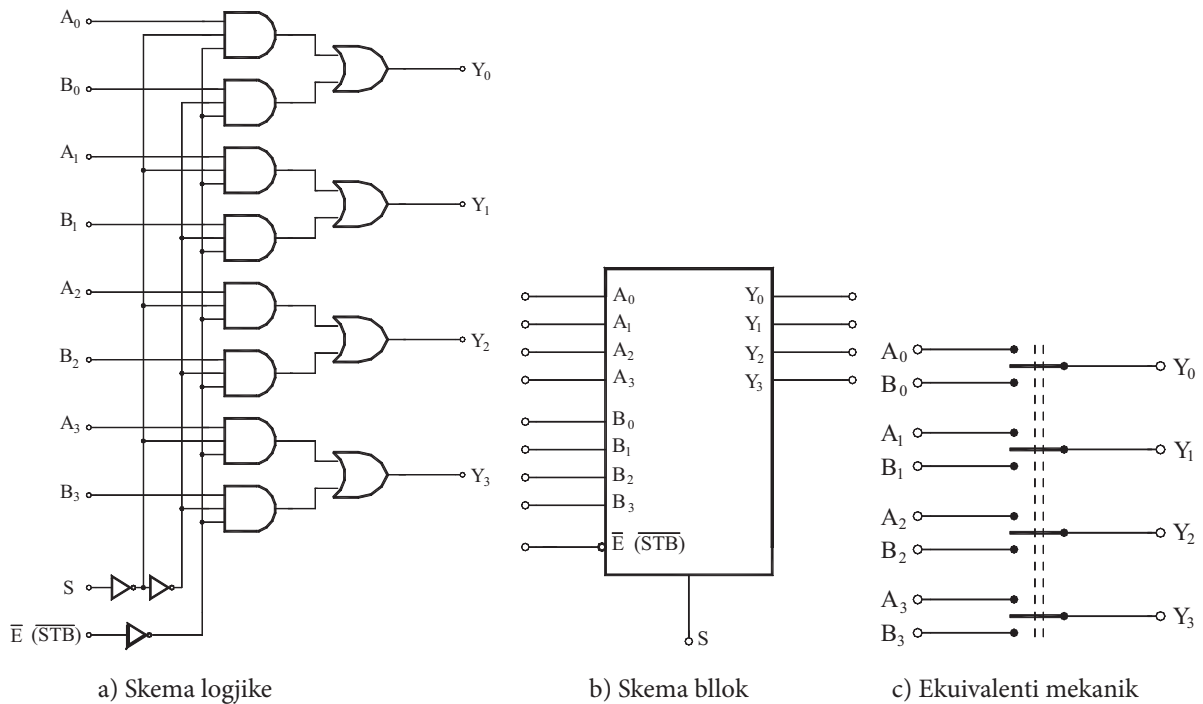


Fig. 3-23. Multiplexeri i katërfishtë me dy pozicione

### 3.6.2. DEMULTIPLESERI

Demultiplexeri e merr të dhënën nëpërmjet hyrjes së vetme, dhe të njëjtin e transmeton në njërin nga daljet e shumta. Dalja konkrete e cila duhet ta pranojë informacionin hyrës përzgjidhet me ndihmën e linjës për selektim, ngjashëm si në multiplexerin. Edhe te demultiplexeri vlen ekuacioni (3-5) me ndryshimin e vetëm se tani me n-linjat adresuese bëhet zgjidhja e njëres dalje nga N-daljet ( $N=2^n$ ), e jo linja hyrëse. Figura fig. 3-24 a) e tregon ekuivalentin mekanik të demultiplexerit, kurse fig. 3-24 b) paraqitja simbolike e tij.

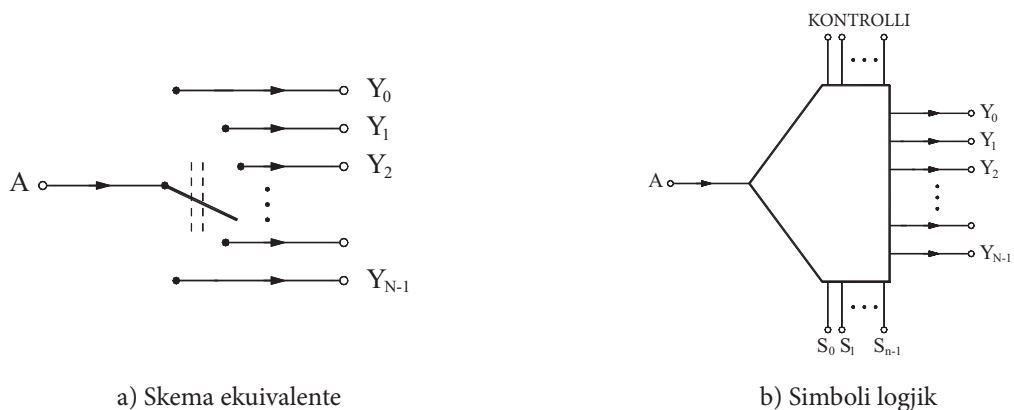


Fig. 3-24. Demultiplexeri

Realizimi më i thjeshtë i demultiplekserit është treguar në fig. 3-25 a). Ai është demultiplekseri 1-në-2 (me dy pozicione). Sinjali hyrës A do të përcillet në daljen  $Y_0$ , nëse në hyrjen selektuese ekziston nivel i ulët, d.m.th. nëse  $S=0$ . Megjithatë, nëse në linjën për selektim vendosim nivel të lartë ( $S=1$ ), atëherë e dhëna hyrëse do të paraqitet në daljen  $Y_1$ . Nga figura vërehet se numri i qarqeve dalëse EDHE është i barabartë me numrin e daljeve nga demultiplekseri dhe se e dhëna hyrëse që duhet të përcillet deri te njëra prej daljeve vendoset në të njëjtën kohë në çdo hyrje të secilit qark EDHE. Hapja e qarkut konkret EDHE kontrollohet nëpërmjet gjendjes logjike të linjës selektuese e cila në hyrje të një qarku EDHE bartet në formë direkte, kurse në tjetrën në formë komplementare nëpërmjet invertorit. Në këtë mënyrë është arritur qëllimi: në një moment të dhënë kur do të eksitohet hyrja për selektim (S) të jenë i hapur vetëm njëri nga dy qarqet EDHE edhe atë ai qark për të cilin është destinuar biti i pranishëm në hyrjen A.

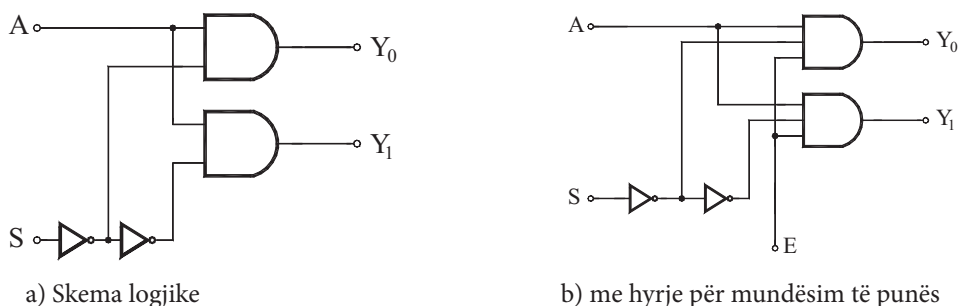


Fig. 3-25. Demultiplekseri 1-në-2

Në fig. 3-25 b) është treguar realizimi i demultiplekserit të njëjtë me hyrje për leje për (për të mundësuar) punë E, aktiv në nivel të lartë: nëse  $E=1$  demultiplekseri funksionon normalisht, por nëse  $E=0$  të gjitha daljet janë në logjikën 0.

Duke ndjekur këtë parim, mund të nxirret edhe struktura logjike e demultiplekserit 1-në-4 (me katër gjendje) i cili është paraqitur në fig. 3-26. Mënyra e funksionimit e komponentës më lehtë shpjegohet nëpërmjet tabelës së vërtetësisë së tij 3-13.

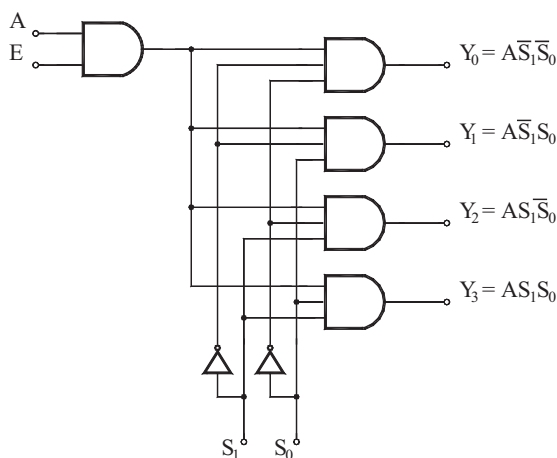


Fig. 3-26. Struktura logjike e demultiplekserit 1-në-4

E	$S_0$	$S_1$	$Y_0$	$Y_1$	$Y_2$	$Y_3$
0	x	x	0	0	0	0
1	0	0	A	0	0	0
	0	1	0	A	0	0
	1	0	0	0	A	0
	1	1	0	0	0	A

Tab. 3-13. Tabela e kombinimeve e demultiplekserit 1-në-4

Edhe ky demultiplekser posedon me hyrje për të mundësuar punën (E) me atë dallim që tash kontrolli i qarqeve dalëse EDHE kryhet në mënyrë indirekte. Në këtë zgjedhje është futur qarku hyrës EDHE me dy hyrje: njëra për të dhënë A, kurse tjetra për hyrjen për leje. Në qoftë se  $E=1$  e dhëna e kalon portën hyrëse EDHE dhe bartet në qarqet dalëse EDHE me çka është mundësuar funksionimi normal. Por nëse hyrja  $E=0$ , atëherë dalja nga qarku hyrës EDHE është 0 e cila njëkohësisht i eksiton të gjitha qarqet dalëse EDHE me çka të gjitha daljet janë 0.



Duke krahasuar sjelljen e dekoduesit dhe demultiplekserit, mund të vërehet se demultiplekseri mund të përdoret si dekoder nëse në linjën hyrëse të demultiplekserit sillen nivel fiks logjik 1. Më konkretisht, çdo demultiplekser  $i$ -në- $2^n$  mund të përdoret si dekoder  $n$ -në- $2^n$  nëse në linjën hyrëse të demultiplekserit lidhet vlerë konstante 1, kurse linja- $n$  e tij për selektim përdoren si  $n$ -linja hyrëse të dekoduesit, kohet  $2^n$ -linjat dalëse janë linja dalëse edhe për dekoduesin.

Një transformim i ngjashëm i dekoduesit në demultiplekser mund të realizohet vetëm nëse dekoduesi ka hyrje për të mundësuar funksionimin. Kështu p. sh. dekoduesi 2-në-4 mund të përdoret si demultiplekser 1-në-4. Hyrja për lejim e dekoduesit është hyrje për të dhënë të demultiplekseri, të nëntë linjat hyrëse të dekoduesit merren si linja për selektim të demultiplekserit, ndërsa të katër daljet janë të njëjta për të dy komponentet.

Demultiplekserët të cilët realizohen në teknikën e integruar, krahas linjave të të dhënave dhe të adresave zakonisht përmbajnë edhe linja kontrolli me të cilat komponenti mund të kyçet në punë ose të lidhet me demultiplekserë të tillë të njëjtë që të formohen komponentë me numër më të madh të daljeve.

Të gjitha demultiplekserët e përmendur kryenin transmetim të hyrjes së vetme deri te njëra prej më tepër daljeve të disponueshme. Por, përveç këtyre demultiplekserëve në teknikën e integruar realizohen edhe të tillë që kryejnë shpërndarjen e një grupi linjash hyrëse të të dhënave deri te njëra prej më tepër grupeve të tilla që paraqiten si grupe dalje të mundshme. Këto demultiplekserë kanë aq hyrje, sa linja përmban secili prej grupeve dalje individualisht.

Blok-diagrami logjik i një demultiplekseri të tillë është dhënë në fig. 3-27 a), simboli në fig. 3-27 b), kurse ekuivalenti mekanik i tij si çelës në fig. 3-27 c). Shembulli i dhënë është demultiplekser i dyfishtë me katër pozicione: secili nga katër grupet e daljeve ka nga dy linja. Qarku i integruar ka dy hyrje të të dhënave, tetë dalje, dy linja adresuese dhe dy linja të kontrollit me çka fitohet fleksibilitet më i madh. Domethënë, me njërin linjë kontrolli mundësohet transmetimi i bitit të parë nga e dhëna, kurse me të dytën i bitit të dytë. Aplikimi i dy linjave të kontrollit mundëson nga njëra anë, chipi të përdoret si dy demultiplekserë 1-në-4 të veçantë, kurse nga ana tjetër, nëse të dy hyrjet e kontrollit lidhen në hyrje kontrolluese të vetme fitohet demultiplekser i dyfishtë me katër gjendje. Me linjat selektuese bëhet zgjedhja për atë se në cilat dy linja dalje të katër çifteve do të paraqiten sinjalet e pranishme në dy linjat hyrëse.

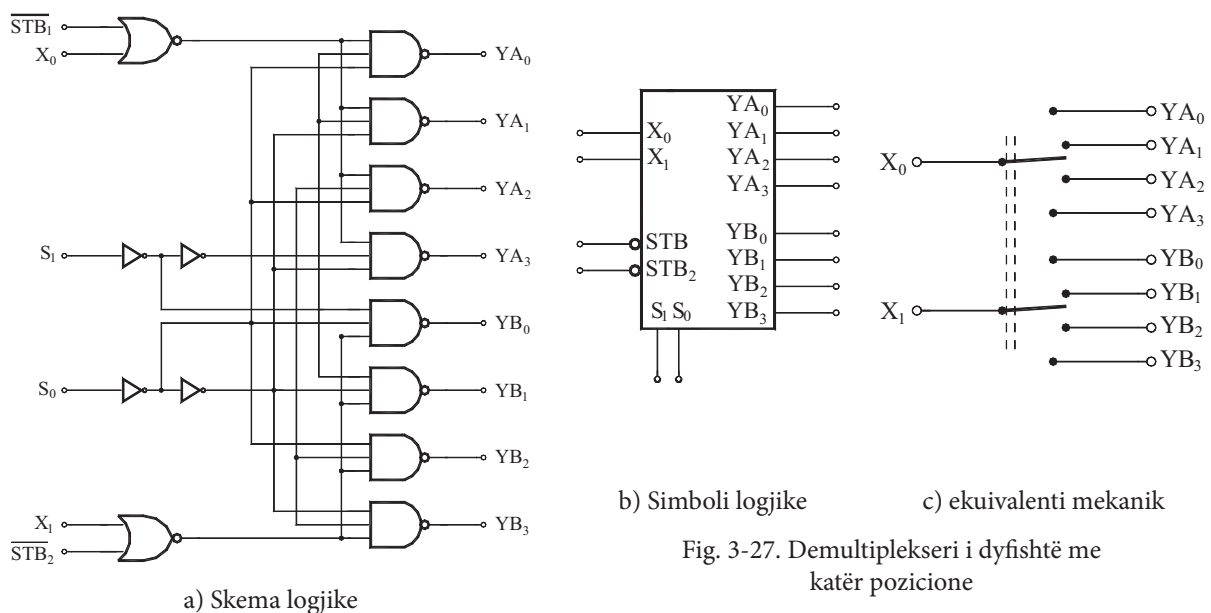


Fig. 3-27. Demultiplekseri i dyfishtë me katër pozicione

### III) STRUKTURAT LOGJIKE TË PROGRAMUESHME

#### 3.7. HYRJA DHE NDARJA

**Strukturat logjike të programueshme** (SLP, ang. Programmable Logic Devices, PLD) janë komponente të integruara, të cilat përdoren për realizimin e rrjetave kombinatorë të ndryshme përmes rrugës së programimit. Në procesin e **programimit** në fakt bëhet fjalë për programimin e lidhjeve të rrjetit, më saktë në vendosjen ose ndërprerjen e lidhjes në brendësi të komponentës së integruar mes qarqeve logjike, të cilat hyjnë në përbërjen e tij. Në parim këto rrjeta kanë strukturë matricore të ngjashme me të gjitha që deri tani i analizuar, po në dy nivele. Dallimi është edhe në atë s'enë rastin e paprogramuar SLP-të kanë të ndërtuar elemente komutuese (dioda ose transistorë bipolar ose unipolar) si elemente bashkuese me siguresë në kryqëzimet mes linjave horizontale dhe vertikale të rrjetës. Në figurën e mëposhtme (fig. 3-28) janë treguar disa lloje të ndryshme të elementeve komutuese omik të ulët (lidhje të shkurtëra) ose omik të lartë (qarqe të ndërprera) me të cilët realizohen lidhjet.

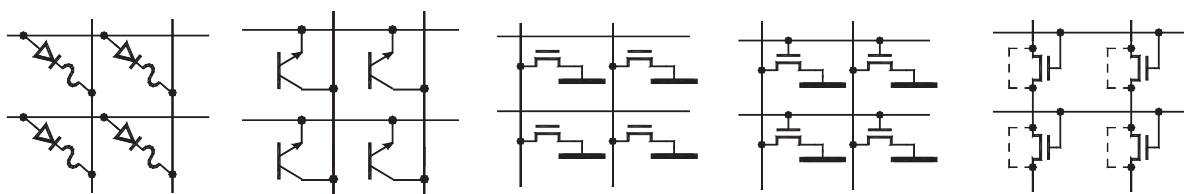


Fig. 3-28. Strukturat matricore me elemente bashkuese me dioda dhe transistor bipolar

Në Fig. 3-29, 30 dhe 31 janë shënuar strukturat themelore të komponentëve të programueshme. Gjegjësisht, çdo strukturë përmban dy rrjeta serike të lidhura: njëra është me qark logjik EDHE, kurse e dyta me porta OSE. Sipas kësaj, për dallim nga strukturat matricore me një stad të përmendura më parë, tani bëhet fjalë për strukturë matricore me dy stade për realizimin e funksioneve logjike me rrjet EDHE-OSE në dy nivele.

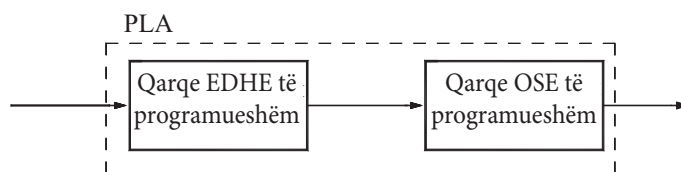


Fig. 3-29. Blllok-skema e komponentës së programueshme PLA

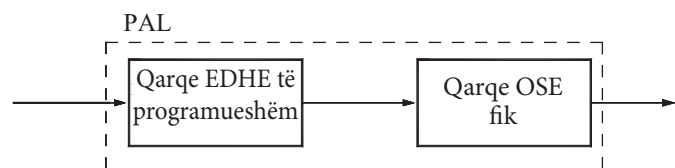


Fig. 3-30. Blllok-skema e komponentës së programueshme PAL

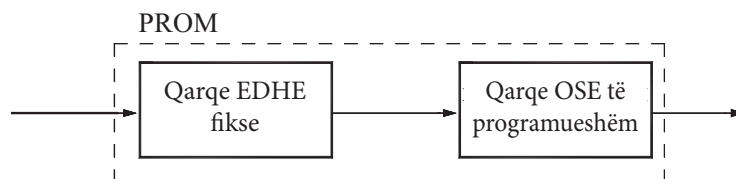


Fig. 3-31. Blllok-skema e komponentës së programueshme PROM

Dy strukturat e para të programueshme kanë të bëjnë me komponentet e integruara destimoni i të cilave është realizimi i rrjetave logjike komplekse me më tepër hyrje dhe dalje. Te komonetet e realizuara sipas fig. 3-29 është mundësuar *programimi si i qarqeve EDHE, ashtu edhe i qarqeve OSE*. Kjo strukturë e rrjetave logjike është e njohur me emrin PLA (ang. *Programmable Logic Array*), që do të thotë **matricë logjike e programueshme**. Nga ana tjetër, koncepti i komponentëve të integruara të realizuar sipas fig. 3-30 *mundëson programim vetëm të qarqeve EDHE, ndërsa qarqet OSE janë realizuar si fikse*. Kjo strukturë është e njohur sipas shkurtesës PAL (ang. *Programmable Array Logic*), që do të thotë **logjikë matricore e programueshme**.

Së fundi, fig. 3-31 ka të bëjë me komponentët e integruara në të cilat **programimi kryhet vetëm në qarqet OSE, ndërsa qarqet EDHE realizohen fikse**. Këto struktura janë të njohura si **memorie të programueshme që mundet vetëm të lexohen ose shkurt si PROM** (*Programmable Read Only Memory*).

Strukturat logjike të programueshme në parim kanë karakter universal, me përparësi dhe mangësi të caktuara në fusha specifike të veçanta të aplikimit. Për dallim nga matricat PLA dhe PAL me të cilat realizohen funksione logjike komplekse, PROM kanë zbatime të veçanta, e ajo është rruajtja e informacioneve të cilat nuk duhet të ndryshohen. Në vazhdim fokusin do ta vendosim mbi punën e memorieve PROM.

### 3.8. MEMORIET PROM

PROM-i paraqet *komponentë digjitale e realizuar në teknikën digjitale e cila* në praktikë zakonisht zbatohet si lloj i veçantë i memories gjysmëpërçuese. Pasi që përmbajtja e saj në procesin e punës mundet të lexohet, kjo bie në grupin e të ashtuquajturave memorie jo-destruktive. Përmbajtja e ruajtur në PROM nuk humbet edhe pas ndërprerjes së furnizimit të pajisjes ku është e vendosur, sepse e njëjta përdoret gjatë shartimit të sistemit kompjuterik. Kështu, për shembull, në PROM vendoset softueri sistemor (BIOS-i) i kompjuterit i cili e teston funksionalitetin e komponentëve të përfshirë në përbërjen e tij, si për shembull, të kartelës grafike, diskut etj. dhe pastaj e starton sistemin operativ të tij, psh. Windows-in.

Duke pasur parasysh bllok-diagramin e PROM-it nga fig. 3-31, vërejmë se në hyrje ekziston matrica EDHE me lidhje tashmë të formuara. Ky është një dekodues me  $m$ -hyrje dhe  $2^m$  - dalje interne. Këto dalje mund të përdoren si hyrje për matricën e daljes e cila përmban  $m$  qarqe logjike OSE. Çdo dalje nga qarku OSE mund të prezantoj një funksion të çfarëdoshëm prej  $m$  ndryshoreve hyrëse logjike. Sipas kësaj, nga aspekti organizativ, PROM-i mund të shihet si një komponent për memorim që përmban  $N=2^m$  fjalë memoruese secila me një gjatësi të pandryshuar prej  $n$ -bajtëve e cila zakonisht shprehet në bajta  $I[B]=8[b]$ . Secila prej  $N=2^m$  fjalëve të mbajtura mend paraqet kombinim të caktuar prej  $n$ -bajtëve në përputhje me nevojat e përdoruesit. Në memorie ekziston lokacion i veçantë për vendosjen e çdo fjale, që do të thotë se *memoria mund të konsiderohet si një grupacion i fundëm dhe i renditur me një numër të madh të lokacioneve për memorim* sipas fig. 3-32. Çdo lokacion është formuar nga një numër i caktuar i elementeve komutuese. Numri i elementeve komutuese është i barabartë me gjatësinë e fjalës memoruese. Fjala, d.m.th. informacioni, i cili është i vendosur në cilin do lokacion e paraqet përmbajtjen e saj. Qasja deri në secilin lokacion shkon duke shtuar (specifikuar) numër i cili në mënyrë unike e përcakton lokacionin e duhur. Ky numër quhet *adresë e lokacionit*. Nëse është e njohur adresa e lokacionit për memorim, praktikisht është definuar vendndodhja e tij, në memorie. Kështu, qasja deri në cilin do lokacion memorues të PROM-it është direkte duke shtuar adresën, prandaj koha e nevojshme për qasje deri në një të dhënë të ruajtur është e njëjtë.

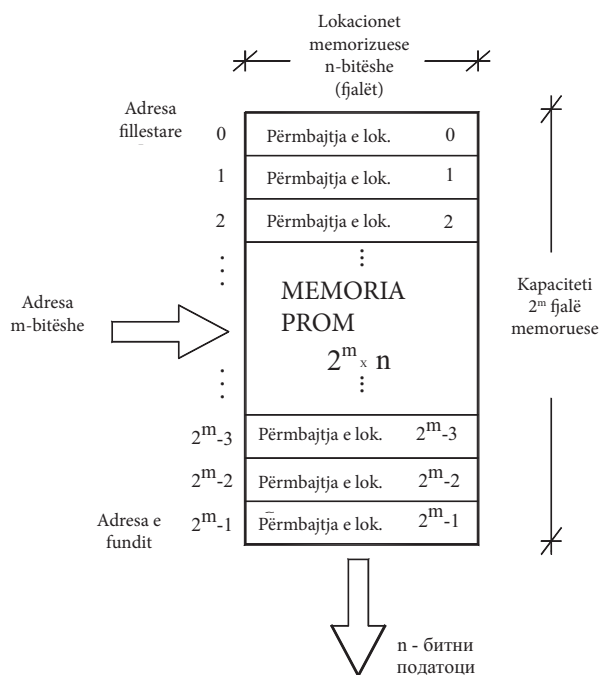


Fig. 3-32. Struktura organizative e komponentës memoruese të programueshme PROM

Lidhur me të parën, si *kapaciteti* i PROM definohet numri i përgjithshëm i adresave, d.m.th. numri i përgjithshëm i fjalëve që mund të mbahen mend në PROM të shumëzuar me gjatësinë e fjalës memoruese. Pasi që PROM-i ka numër të madh të lokacioneve, *kapaciteti* zakonisht shprehet në kilobajt ose në megabajt.  $1[MB] = 2^{20} [B] = 2^{10} [KB] = 1024 [KB]$ .

Në komponentën memoruese tipike PROM të gjitha lidhjet janë të vendosura sepse përmbajtja e saj është e mbushur me të gjitha 1-shat. Në procesin e programimit përdoret pajisje e veçantë e quajtur *programues PROM*. Me të digjen vetëm elementet komutuese në ato vende ku duhet të shkruhen 0-ot edhe atë duke lëshuar impulse tensioni me vlerë më të madhe se tensioni në të cilin do të kyçet PROM-i gjatë punës normale të tij në pajisjen për të cilën është ndërtuar.

$i$	$A_2$	$A_1$	$A_0$	$D_3$	$D_2$	$D_1$	$D_0$
0	0	0	0	1	0	0	0
1	0	0	1	0	0	0	1
2	0	1	0	0	0	1	1
3	0	1	1	0	0	1	0
4	1	0	0	0	1	1	0
5	1	0	1	0	1	1	1
6	1	1	0	0	1	0	1
7	1	1	1	1	1	0	0

Tab. 3-14. Tetë të dhënat katërbitëshe të cilat duhet të rruhen në PROM.

Që të kuptuar më lehtë sjelljen e memories-PROM do të shqyrtojmë shembullin në vazhdim. Bëhet fjalë për rruajtjen e përhershme të tetë të dhënave katërbitëshe në komponentëm memoruese-PROM sipas tab. 3-14.

Nga ajo shihet se përmbajtja e lokacionit të parë me adresë 000 duhet të jetë e dhëna 1000, në lokacionin e dytë adresa e të cilit është 001 është vendosur e dhëna 0001, etj. deri në të fundit, lokacionin e tetë memoruese 111 përmbajtja e të cilës është 11000.

Pasi që duhet të rruhen  $N=8$  të dhëna, do të zgjedhim memorie PROM me numër të duhur të linjave adresuese që të plotësohet kushti  $8=2^m$ , nga ku marrim se  $m=3$ . Nga ana tjetër, çdo e dhënë që do të futet në chipin memorues ka gjatësi prej 4 bajtëve, për çka është e qartë se numri i linjave dalëse të të dhënave  $n$  do të jetë 4 ( $n=4$ ). Në fakt, çdo e dhënë e paraqet përmbajtjen e secilës nga tetë lokacioneve memoruese të adresuara. Në fig. 3-33 është treguar bllok-skema e komponentës PROM e cila do të zbatohet për zgjidhjen e shembullit të dhënë.

Dekoduesi i adresimit praktikisht realizohet me strukturë matricore EDHE fikse, ndërsa futja e informacioneve shkon nëpërmjet rrugës së programimit të matricës OSE e cila në fakt paraqet kodues me aq hyrje sa dalje ka nga dekoduesi i adresimit, kurse dalje sa është gjatësia e fjalës memoruese.

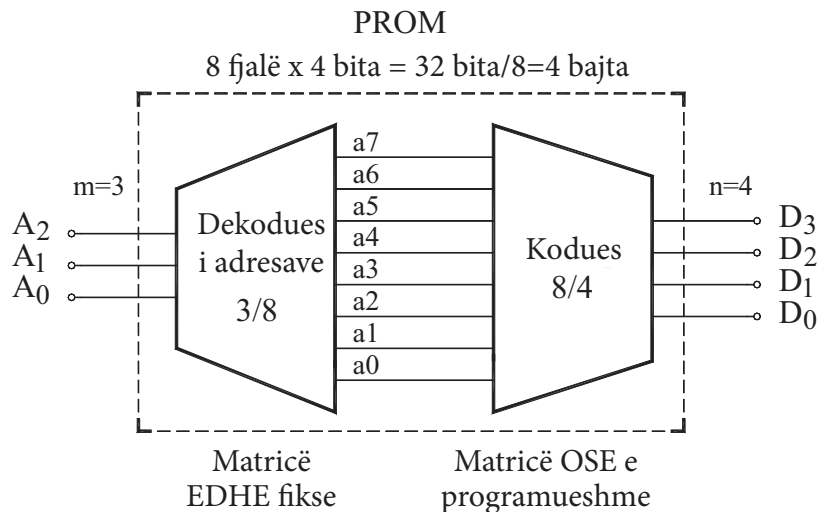


Fig. 3-33. Skema Blloku i komponentit PROM

Mënyra e implementimit të tabelës është treguar me skemën logjike e kësaj komponente PROM e paraqitur në fig. 3-34. Gjegjësisht, çdo bit nga e dhëna, d.m.th. fjalës memoruese  $D_i$  do të jetë funksion i tre variablave hyrëse  $A_2$ ,  $A_1$  dhe  $A_0$ , kurse mund të merret me programim për atë se cila nga tetë daljet nga dekoduesi i adresave:  $a_0$ ,  $a_1, \dots, a_7$  të cilat do të jenë hyrje në çdo qark EDHE në korrespondencë me tabelën e dhënë të kodeve. Në lidhje me këtë, bajtët dalës  $D_3$ ,  $D_2$ ,  $D_1$  dhe  $D_0$  do të fitohen nga format FNDP e mëposhtme:

$$D_3 = a_0 + a_7 = A_2 A_1 A_0 + \overline{A_2} \overline{A_1} \overline{A_0}$$

$$D_2 = a_4 + a_5 + a_6 + a_7 = \dots$$

$$D_1 = a_2 + a_3 + a_4 + a_5 = \dots$$

$$D_0 = a_1 + a_2 + a_5 + a_6 = \dots$$

Ekuacionet logjike rrjedhin nga vetë tabela. Nga ajo shihet se që të fitohet dalja  $D_3$ , duhet të jetë aktive ose linja e adresave zero ose e shtata ( $a_0$  ose  $a_7$ ) sepse vetëm me to krijohen lidhje si hyrje të qarkut të parë OSE. Shtatë hyrjet tjera nuk duhet të jenë të lidhura. Ngjashëm, që të fitohet  $D_2$  programohen lidhjet vetëm me  $a_4$ ,  $a_5$ ,  $a_6$ , dhe  $a_7$ , për  $D_1$  realizohet lidhja vetëm me  $a_2$ ,  $a_3$ ,  $a_4$  dhe  $a_5$  ndërsa që të fitohet  $D_0$  në qarkun përkatës OSE lidhen vetëm  $a_1$ ,  $a_2$ ,  $a_5$  dhe  $a_6$ .

Pasi që prodhuesi i komponentës e ka të vendosur dekoduesin e adresave në strukturë të vetë chipit, përdoruesi vetë i fut përmbajtjet në lokacionet me ndihmën e programatorit. Nëpërmjet adresave hyrës jepet adresa e lokacionit për memorim, ndërsa nëpërmjet linjave të të dhënave në lokacionin memorues të specifikuar futet fjala memoruese përkatëse si përmbajtje e saj nëpërmjet rrugës së krijimit ose eliminimit të lidhjeve mes daljeve të dekoruesit të adresave dhe hyrjeve të secilit qark OSE të matricës dalëse.

Për qartësi më të madhe, lidhja nga fig. 3-34 tregohet si në fig. 3-35. Në këtë figurë lidhjet e realizuara janë shënuar me vendosjen e pikës bashkuese në prerjen e linjës dalëse përkatëse nga dekoduesi i adresave dhe hyrjeve në qarqet OSE.

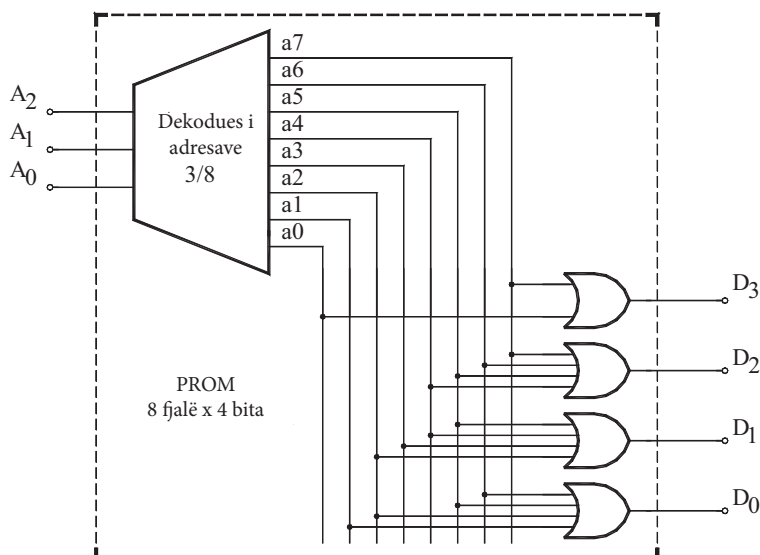


Fig. 3-34. Diagrami logjik i memories *PROM* me kapacitet prej 8 fjalëve nga 4 bajt

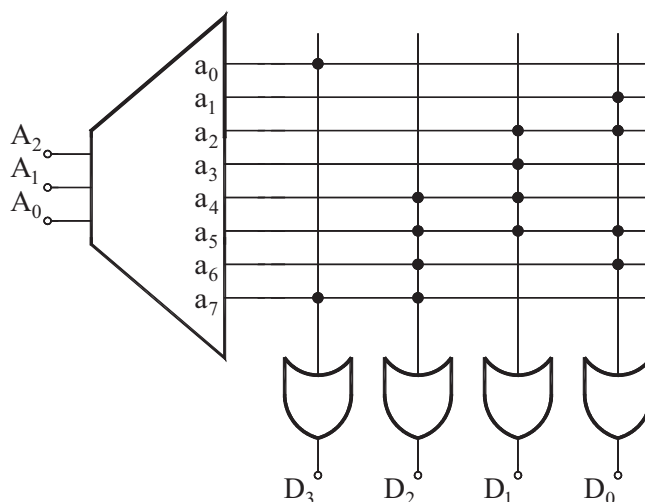


Fig. 3-35. Diagrami logjik i memories *PROM* me kapacitet prej 8 fjalëve nga 4 bajt

Pas mbarimit të programimit, pra pas futjes së përmbajtjes së duhur në *PROM*, ai mundet të përdoret në regjimin normal të punës ashtu që futet në pajisjen për të cilën është destinuar.

Pasi përmbajtja e *PROM*-it mund vetëm të lexohet, ai bie në grupin e të ashtuquajturave *memory ROM* të programueshme (ang. *Programmable Read Only Memory*). Anë e dobët e chipave memorues *PROM* është ajo se ato mund të programohen vetëm një herë dhe pastaj përmbajtja e futur nuk mund të ndryshohet. Në praktikë hasen edhe komponente për memorizim *EPROM* të cilat mundet disa herë të programohen, e me këtë disa herë tu ndryshohet edhe përmbajtja e tyre (ang. *Erasable Programmable ROM*). Fshirja e përmbajtjes së vjetër të *EPROM*-ve mund të arrihet me ekspozim në valë ultra-violet (UV) prandaj *EPROM*-ët hasen edhe me emrin *UVE-PROM*. Për *EEPROM* ose për chipat memorues *E<sup>2</sup>PROM* (ang. *Electrically Erasable Programmable ROM*) është gjithashtu karakteristike mundësia e për regjistrime të shumta, por në këtë rast fshirja kryhet me impulse elektrike. Viteve të fundit në praktikë gjerësisht zbatohen edhe të ashtuquajturit chipa për memorim *Flash* si lloji i veçantë i memorieve *EEPROM* të cilat përdoren në komponente *Flash USB* dhe kartelat për memorim.



## PYETJE DHE DETYRA PËR PËRSËRITJE

- 3-1. Cilat janë karakteristikat kryesore të rrjetave kombinatorore?
- 3-2. Cilat operacione kryhen me rrjetat kombinatorore?
- 3-3. Cili është roli i mbledhësit binar?
- 3-4. Cili është roli i gjysmëmbledhësit?
- 3-5. Vizato tabelën e vërtetësisë, skemën logjike dhe simbolin logjik të gjysmëmbledhësit.
- 3-6. Cili është roli i mbledhësit të plotë?
- 3-7. Vizato tabelën e vërtetësisë, skemën logjike dhe simbolin logjik të mbledhësit të plotë.
- 3-8. Vizatoni skemën logjike të mbledhësit paralel për dy numra dy bitësh duke shfrytëzuar mbledhës të plotë. Për cilat kombinime hyrëse, d.m.th. vlera të numrave hyrës, linja dalje për kalim do të bëhet aktive ( $C+=1$ ) dhe pse?
- 3-9. Cili është roli i krahasuesit?
- 3-10. Vizato tabelën e vërtetësisë dhe skemën logjike të komparatorit një bitësh.
- 3-11. (\*) Projekto komparator digjital (binar) për dy numra dy bitësh:  $A=A_1A_0$  dhe  $B=B_1B_0$  të cilët shfaqen në lidhjet e tij hyrëse. Komponenti duhet të ketë
- a) tre dalje  $Y_A$ ,  $Y_B$  dhe  $Y_0$  në përputhje me tab. 3-4;
  - b) dy dalje  $G$  dhe  $L$  gjendjet logjike të cilave varen nga raporti mes dy numrave që krahasohen me çka:
    - nëse  $A > B$ , atëherë  $G = 1$  dhe  $L = 0$ ;
    - nëse  $A < B$ , atëherë  $G = 0$  dhe  $L = 1$ ;
    - nëse  $A = B$ , atëherë  $G = 0$  dhe  $L = 0$ .
- 3-12. Cili është roli i qarkut për komplementim (njësi)?
- 3-13. Vizato skemën logjike të komplementuesit (njësi) për numra dy bitësh.
- 3-14. (\*) Duke aplikuar qark paralel për mbledhje të numrave dy bitësh dhe qark për komplementim njësi të numrave dy bitësh, vizato skemën logjike të qarkut që do të kryejë komplement ty dyfishtë të numrave dy bitësh.
- 3-15. Vizato skemën logjike të qarkut për mbledhje/zbritje të dy numrave dy bitësh.
- 3-16. Çfarë rrjeta kombinatorore janë matricat komutuese?
- 3-17. Sqaro se çfarë funksioni kryen koduesi!
- 3-18. Vizato tabelën e vërtetësisë të koduesit *DEC/NBCD*. Për cilin kombinim hyrës biti (a) D; (b) C; (d) B; (e) A nga fjala koduese *NBCD* ka vlerë 1.
- 3-19. Vizato realizimin e koduesit *DEC/NBCD* si strukturë matricore OSE me një nivel hyrjet e të cilit janë aktive në nivel të lartë, si dhe simbolin logjik të tij.
- 3-20. (\*) Vizato realizimin e koduesit *DEC/NBCD* me hyrje që janë aktive në nivel të ulët duke zbatuar qarqe logjike JOEDHE, si dhe simbolin logjik të tij.
- 3-21. Vizato realizimin e koduesit *OCT/BIN* si strukturë matricore OSE me një nivel hyrjet e të cilit janë aktive në nivel të lartë, si dhe simbolin logjik të tij. (\*) Shto hyrje për leje të punës!



- 3-22. Cili është dallimi mes koduesit standard dhe koduesit me prioritet?
- 3-23. Nëse supozojmë se në dispozicion ke dy kodues: një *DEC/BIN* pa prioritet dhe një *OCT/BIN* me prioritet dhe se në të dy shtypim në të njëjtën kohë butonat [2], [3] dhe [4] përgjigju cila është gjendja në dalje të dy koduesve. A dallohen mes veti? Arsyetoni!
- 3-24. (\*) Vizato realizimin e koduesit *HEX/BIN*.
- 3-25. Nëse në hyrje të koduesit vijnë  $N$  simbole të ndryshme, cilin kusht duhet ta plotësojë numri i daljeve  $n$ , d.m.th. gjatësia e fjalës koduese, me të cilin mund të kodohen të gjitha simbolet hyrëse?
- 3-26. Cili është roli i dekoduesit?
- 3-27. Vizato tabelën e vërtetësisë për dekoduesin *NBCD/DEC* daljet e të cilit janë aktive në (a) nivel të ulët (b) të lartë.
- 3-28. Vizato realizimin e dekoduesit *NBCD/DEC* daljet e të cilit janë aktive në nivel të lartë, si rrjet matricor EDHE me një nivel duke zbatuar qarqe logjike EDHE. Çfarë modifikimi duhet të bëhet në rrjetë, që daljet të jenë aktive në nivel të ulët.
- 3-29. Për cilin kombinacion hyrës dalja (a) 0 (b) 1 (c) 2 (d) 3 (d) 4 (f) 5 (e) 6 (h) 7 (i) 8 (C) 9 nga dekoduesi *NBCD/DEC* do të jetë aktive.
- 3-30. Vizato tabelën e vërtetësisë për dekoduesin *NBCD/7S*. (\*) Projekto këtë rrjet logjik me supozimin se në dispozicion janë të gjitha qarqet logjike të nevojshme me numër të çfarëdoshëm të hyrjeve.
- 3-31. Cilin kusht duhet ta kënaq numri maksimal i daljeve  $N$ , nëse në hyrje të dekoduesit vijnë fjalë koduese me gjatësi prej  $n$  bajtëve?
- 3-32. (\*) Realizo rrjetin kombinator të dekoduesit 4/16 (*BIN/HEX*) me zbatimin e qarqeve logjike a) EDHE b) OSE dhe hyrje për leje për punë E i cili duhet të jetë aktiv në nivel të 1) ulët 2) lartë.
- 3-33. (\*) Nëse ke në dispozicion dy dekodues 2-në-4 me hyrje për leje E realizo lidhjen e tyre që të fitosh një dekodues 3-në-8.
- 3-34. Cili është funksioni i multiplekserit?
- 3-35. Të vizatohet tabela e kombinimeve, skema logjike dhe simboli logjik i multiplekserit (a) 2-në-1 (b) 4-në-1 (c) 8-në-1. (\*) me hyrje për lejim të punës aktiv në nivel të 1) ulët 2) lartë.

3-36. (\*) Në figurën në vazhdim është treguar rrjeta logjike e cila krahas invertorëve përmban edhe porta transmisioni. Formo dhe plotëso tabelën e vërtetësisë për rrjetin dhe sqaro sjelljen e saj, paraqitja simbolike dhe zbatimin eventual.

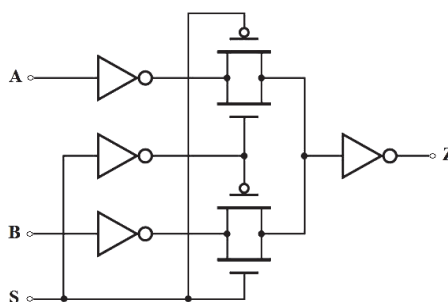
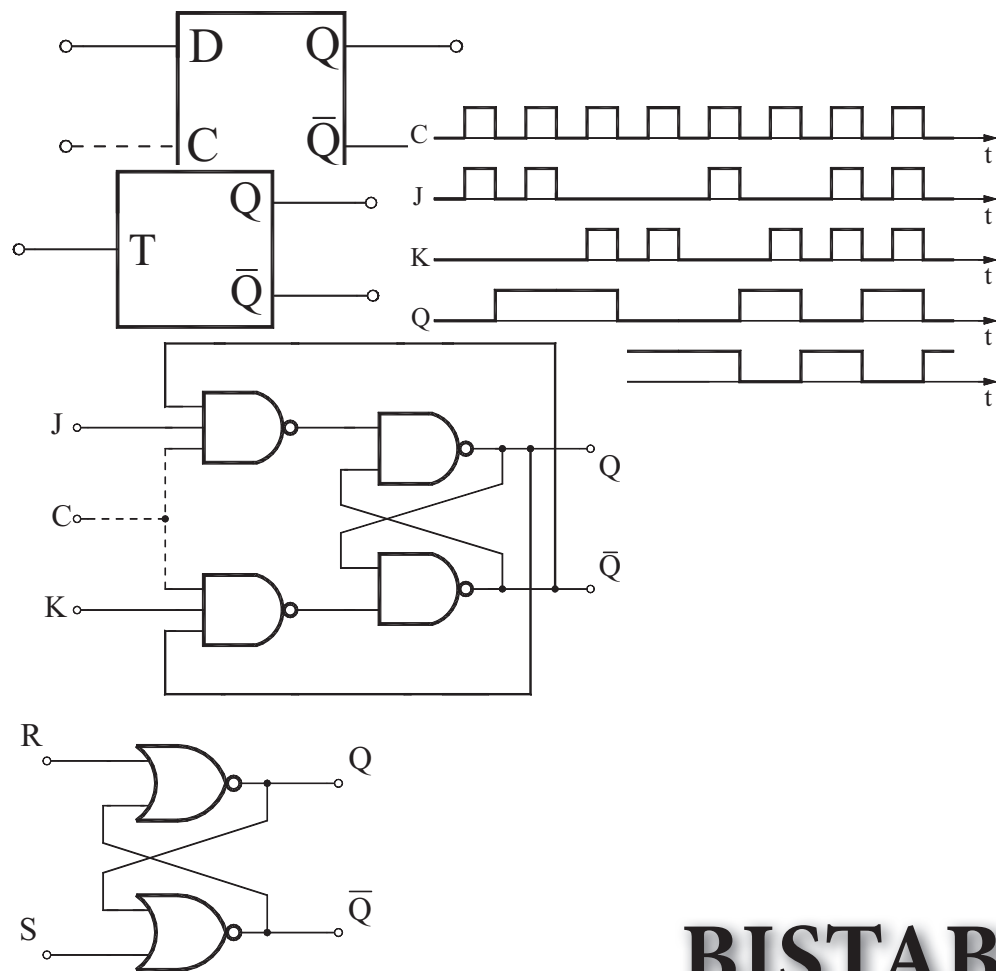


Figura për detyrën 3-36

- 3-37. Vizato skemën logjike të multiplekserit të katërfishtë me dy pozicione (4-në-2).
- 3-38. (\*) Vizato skemën logjike të multiplekserit (a) të dyfishtë – me dy pozicione (2-në-2) (b) të dyfishtë me katër pozicione (2-në-4).
- 3-39. Çfarë funksioni kryen demultiplekseri?
- 3-40. Të vizatohet tabela e kombinimeve, skema logjike dhe simboli logjik i demultiplekserit (a) 1-në-2 (b) 1-në-4 (c) 1-në-8. (\*) me hyrje për leje për punës aktive në nivel 1) të ulët 2) të lartë.

- 3-41. Nëse keni në dispozicion demultiplekserin 1-në-4 realizo transformimin e tij si dekodues 2-në-4.
- 3-42. Nëse keni në dispozicion dekodues 2-në-4 me hyrje të veçantë për leje për punë, realizo transformimin e tij në demultiplekser 1-në-4.
- 3-43. Vizato bllok-skemën e demultiplekserit të dyfishtë me katër pozicione (2-në-4) me hyrje të veçantë për selektim të komponentës aktiv në nivel të ulët.
- 3-44. Vizato skemën logjike të demultiplekserit (a) të dyfishtë me dy pozicione (2-në-2) (b) të katërfishtë me dy pozicione (4-në-2) me hyrje të veçantë për selektimin e komponentës në nivel të ulët.
- 3-45. Çfarë paraqesin strukturat logjike të programueshme?
- 3-46. Si realizohet programimi i strukturave logjike të programueshme?
- 3-47. Trego nga dy shembuj të elementeve elektronike (a) omik të ulët (b) omik të lartë që përdoren për realizimin e lidhjeve në strukturat logjike të programueshme.
- 3-48. Çfarë strukture është *PLA* dhe cili është zbatimi kryesor i saj?
- 3-49. Vizato bllok-skemën e komponentës *PAL*.
- 3-50. Çfarë strukture është *PAL* dhe cili është zbatimi kryesor i saj?
- 3-51. Vizato bllok-skemën e komponentës *PROM*.
- 3-52. Çfarë strukture është *PPOM* dhe cili është zbatimi kryesor i saj?
- 3-53. Si është e organizuar memoria?
- 3-54. Në çfarë forme rruhet dhe ku vendoset secili informacion në memorie?
- 3-55. Çka paraqet adresa e lokacionit të memories?
- 3-56. Çka është kapaciteti i memories dhe si shprehet?
- 3-57. Si kryhet futja e përmbajtjeve të reja në *PROM*?
- 3-58. Cilat lloje të memorieve *PROM* ekzistojnë dhe në çka dallohen me tyre?
- 3-59. Vizato bllok – skemën e *PROM* (a) 16x4 (16 fjalë nga 4 b) (b) 128x8 (128 fjalë nga 8 b).
- 3-60. Është dhënë *PROM* me organizim 64 K x 16. (a) sa linja hyrëse të adresave (b) sa linja dalëse të të dhënave, ka kjo komponentë për memorim (c) sa është kapaciteti i *PROM*-it i shprehur në (a) fjalë (b) bajta.
- 3-61. (\*) Vizato tabelën e kombinimeve të *PROM* me kapacitet të caktuar dhe gjatësi të fjalëve memoruese, me të cilin në lokacionin me adresë më të vogël 0000 vendoset numri katër bitësh më i madh 1111, e kështu me radhë me zmadhimin e adresave zvogëlohen numrat që vendosen në to, kështu që në lokacionin e fundit të memories që ka adresë 1111, vendoset e dhëna 0000. (\*\*\*) Për çdo bit të të dhënës dalëse shkruaj formën normale të përkryer përkatëse në (a) daljet (b) hyrjet e dekoduesit të adresave.



# 4. BISTABILAT

Pas studimit të kësaj tërësie tematike

- ▣ do të kuptoni parimin e punës të bistabilave si qarqe sekuenciale me konfiguracion standard dhe master-slave edhe atë:
  - Bistabilit SR;
  - Bistabilit JK;
  - Bistabilit T;
  - Bistabilit D;
- ▣ do të mund të demonstroni transformime të ndryshme të bistabilave;
- ▣ do të njiheni me zbatimin e bistabilave në realizimin e komponentëve sekuenciale komplekse;
  - qarkut për mbyllje;
  - celulës për memorim RAM.
- ▣ do të kuptoni zbatimin e bistabilave në strukturën e rrjetave sekuenciale komplekse;



## 4.1 HYRJE DHE KONCEPTET BAZË

**Multivibratori bistabil** i cili në mënyrë të popullarizuar njihet si **flip-flop (bistabil)** paraqet element bazë në sistemet digjitale i cili mundëson memorim të të dhënave. Ai paraqet celulë memoruese themelore, sepse mund të mbaj mend të dhënë një bitëshe, gjegjësisht sasinë më të vogël të informacionit. Aftësia për të mbajtur mend është rezultat i faktit se bistabili mund të ndodhet në njërën nga dy gjendjet e qëndrueshme.

Bistabili i përket grupit të qarqeve rigjeneruese, për shkak se gjatë realizimit të tij patjetër të ketë lidhje të kundërt pozitive. Ekzistojnë lloje të ndryshme të bistabilave, varësisht nga ajo se si është mënyra e realizimit dhe funksionimit. Në teknikën diskrete, bistabili realizohet me bashkimin e dy stadeve përforcuese, më thjeshtë me dy transistorë, pastaj me lidhje të përkryer të dy qarqeve logjike, ku zakonisht përdoren dy qarqe JOEDHE dhe JOOSE të lidhur mes veti, ose në teknikën e integruar kur realizohet si komponentë digjitale e veçantë.

Çdo bistabil ka dy dalje të cilat janë reciprokisht komplementare, dhe një ose më tepër hyrje. Me konventa ndërkombëtare është miratuar që gjendja e bistabilit të shprehet nëpërmjet vlerës së daljes të shënuar me  $Q$  (nominalja, dalja e drejtpërdrejtë), dhe me të praktikisht përcaktohet vlera e daljes së shënuar me  $\bar{Q}$  (daljes komplementare). Për bistabilin thuhet se është **i vendosur** ose në gjendjen **set** nëse  $Q=1$  ( $\bar{Q}=0$ ), gjegjësisht **i fshirë** ose në gjendjen **reset**, atëherë kur  $Q=0$  ( $\bar{Q}=1$ ), e cila mund të shihet nga tab. 4-1.

Gjendja e bistabilit	Dalje	
	$Q$	$\bar{Q}$
E setuar (Vendosur)	1	0
E risetuar (Fshirë)	0	1

Tab. 4-1. Gjendje të bistabilit

Nëpërmjet hyrje komandohet puna e tij dhe/ose futen të dhënat që do të mbahen mend në të. Gjendja e daljeve  $Q$ ,  $\bar{Q}$  teorikisht mund të mbahet pafundësisht gjatë, kurse praktikisht deri sa në ndonjërin prej hyrjeve nuk sillet eksitim i cili do të ketë ndikim efektiv mbi daljet, dmth eksitim i cili do ta ndryshojë gjendjen në dalje. Varësi nga ajo se nëse hyrjet kanë ndikim të drejtpërdrejtë (direkt) ose të tërthortë (indirekt) mbi daljet, ekzistojnë bistabila asinkron dhe bistabila sinkron.

Në bistabilat **asinkron** gjendja e daljeve varet nga niveli i sinjaleve eksituese që paraqiten në hyrjet e informacioneve (të të dhënave). Gjendjet e këtyre hyrjeve determinojnë nëse dhe si do të ndryshohen nivelet logjike dalëse.

Në bistabilat sinkron krahas hyrjeve të të dhënave ekziston edhe një hyrje e veçantë për **takt** (*clock*) sinjalin e cila mund të shënohet me: CPK, CK, CL, C,  $C_p$  ose  $T_1$ . Ai paraqet impuls tensioni në formë drejtkëndëshi, dhe shumë më shpesh për shkak të nevojave praktike, formë valore katrore.

Takti ka intervale kohore të përcaktuara saktë të nivelit të lartë, d.m.th. 1-ve, impulsin  $T_p$ , dhe të nivelit të ulët, d.m.th. 0-ve, pauzën  $T_0$ , dhe me këtë është definuar edhe perioda e tij  $T$ ,  $T=T_p+T_0$ . Bëhet fjalë për sinjal për komandim kohor dhe akordim (sinkronizim) të funksionimit të bistabilit, i cili përcakton në cilin moment (kur) diçka do të ndodh, prandaj këto bistabila quhen pulsativ (me takt). Në fakt, gjendja e bistabilit mund të ndryshohet në varësi të kombinimit të sinjaleve të hyrjes, por vetëm në momentin kur në hyrjen për takt-sinjalin do të paraqitet nivel aktiv (komutues). Niveli aktiv i taktit është ai nivel për kohëzgjatjen e të cilit hyrjet tjera mundet të kenë veprim efektiv mbi daljet e bistabilit (të mund të shkaktojnë “diçka të ndodhë në daljet.”) Në rastin e përgjithshëm, niveli aktiv mund të jetë ose nivel i 0, ose niveli i 1, por është e zakonshme që për nivelin aktiv të marrë nivelin e lartë. Në ato realizime të bistabilave të cilët niveli aktiv është nivel i ulët, këtë do ta theksojmë enkas.

Në fig. 4-1 a), b) janë treguar diagramet kohore të takt-sinjalit drejtkëndësh dhe katror. Në figurë janë shënuar dy pjesët më të rëndësishme të taktit: tehu rritës (pozitiv, rritës), dhe i pasmi (negativ, rënës). Kjo është e rëndësishme të theksohet, sepse shumica e bistabilave aktivizohen me paraqitjen e tehut rritës ose rënës të takt sinjalit. **Teh aktiv** quhet edhe *teh komutues ose efektiv* (ang. *triggering*), sepse vetëm atëherë mund të ndodh ndryshimi në daljet e bistabilit. **Cikli (intervali)** i takt-sinjalit e përfaqëson kohën e një tehu aktiv deri te tehu aktiv tjetër, dhe kjo kohë praktikisht është e barabartë me periodën e takt-sinjalit  $T$ .

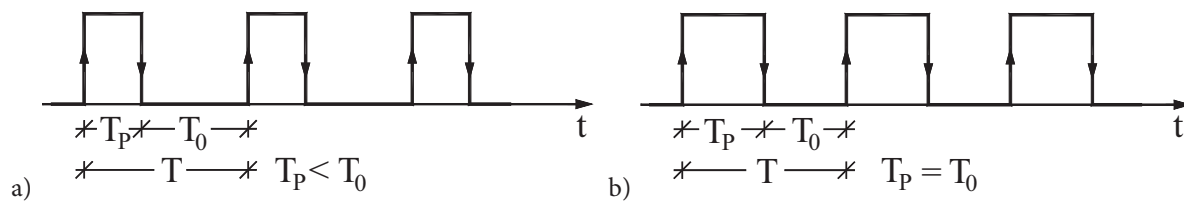


Fig. 4-1. Diagrame kohore (të gjendjes) të takt-sinjalit drejtkëndësh dhe katror

Pavarësisht nga ajo se me cilin teh aktivizohet bistabili, do të theksojmë se dalja e bistabilit reagon në eksitim pas një periode kohore të caktuar, e cila është shumë e shkurtër, por megjithatë është e pranishme si pasojë e vonës së sinjalit kur ai kalon nëpër bistabil. Kjo kohë quhet kohë e vonës dhe shënohet si  $t_{pd}$ ,  $t_d$ , ose  $\Delta t$ . Ajo ndryshon në varësi të teknologjisë në të cilën është ndërtuar bistabili, dhe zakonisht është nga disa [ns] deri në disa dhjetëra [ns]. Për të kuptuar më lehtë parimin e funksionimit të bistabilave, gjatë vizatimit të diagrameve kohore, do të shqyrtojmë raste ideale, gjegjësisht do të shpërfillim vonësën kohore ( $t_{pd}=0$ ), kështu që dalja do të paraqitet pa vonësë, në të njëjtën kohë, në raport me hyrjen. Raste reale, gjegjësisht diferenca kohore në mes të daljes dhe hyrje ( $t_{pd} > 0$ ), do të përshkruajmë vetëm atëherë kur do të duam të theksojmë shfaqjen e problemeve të caktuara që mund të lindin gjatë zbatimit praktik të bistabilave në punë.

Në fig. 4-2 a) është treguar paraqitja e sinjaleve hyrëse, si dhe reagimi në to, gjegjësisht paraqitja e sinjaleve dalëse, për një shembull të bistabilave të cilët është eliminuar vonesa. Në fig. 4-2 b) është treguar një rast real ku ekziston vonësë e caktuar nga eksitimi deri te reagimi.

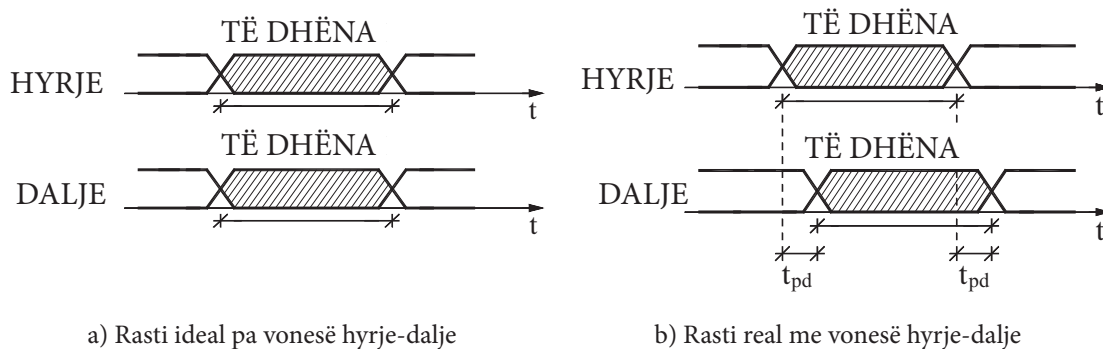


Fig. 4-2. Diagramet kohore të sinjaleve hyrëse dhe dalëse te bistabilat

Dalja nga bistabili, e me këtë edhe mënyra e tij e punës, mund të paraqitet në mënyrë analitike, nëpërmjet një ekuacioni logjik të caktuar i cili është specifik për çdo bistabil, prandaj edhe quhet *ekuacion karakteristik ose funksion i tranzicionit*. Përveç kësaj mënyrë algjebrike, ekziston edhe mënyra tabelare e paraqitjes, me zbatimin e dy llojeve të tabelave: njëra është e ashtuquajtura *tabela karakteristike ose tabela e kalimit dhe daljes*, kurse tjetra është *tabela e ngacmimit ose eksitimit*. Tabela e tranzicionit përdoret gjatë analizës së rrjetave sekuenciale, ndërsa tabela e eksitimit gjatë realizimit të rrjetave sekuenciale. Tashmë është cekur se për ilustrimin e punës gjithashtu mundet të përdoret edhe paraqitja grafike me diagrame kohore të tensioneve të hyrjeve dhe daljeve të bistabilit.

Dalja e bistabilit është funksion i sinjaleve të sjellë në hyrjet e tij, i nivelit të taktit nëse bistabili është pulsativ, por edhe nga gjendja e mëparshme e daljeve të bistabilit. sekuencave të rezultateve të rrokullisje bie. Kjo do të thotë se paraqitet varësia nga renditja kohore, d.m.th. sekuenca e gjendjeve logjike nëpër të cilat ka kaluar bistabilit. Sipas kësaj, bistabili paraqet edhe komponentë sekuenciale elementare. Pasi që gjatë shfaqjes në dalje të bistabilit do të figurojnë gjendje logjike në intervale kohore të ndryshme të cilët ndjekin njëri-tjetrin, vendosen shenja për atë nëse gjendja e qarkut ka të bëjë me periodën kohore të kaluar (të tashme):  $t$  ose  $T$ , ose për periodën kohore të ardhshme  $t + T$ ,  $t + 1$ ,  $t_n + 1$ , apo  $t^+$ . Në këtë kontekst për gjendjen në dalje të bistabilit përdoren shënimet e mëposhtme  $Q(t)$  dhe  $Q(t + T)$ , ose  $Q(t)$  dhe  $Q(t + 1)$ , ose  $Q(t_n)$  dhe  $Q(t_n + 1)$ , ose  $Q_n$  dhe  $Q_{n+1}$ , ose  $Q(t)$  dhe  $Q(t^+)$ , ose thjeshte  $Q$  dhe  $Q^+$ .

Në pasqyrimin e më tejme do të supozojmë se sinjalet e tensionit kanë formë drejtkëndore ideal sipas fig. 4-3 a) duke injoruar kohët që janë të nevojshme që sinjali të arrij nivelin e lartë ose të ulët, të cilët paraqiten në rast të impulsit real i cili është dhënë në fig. fig. 4-3 b).

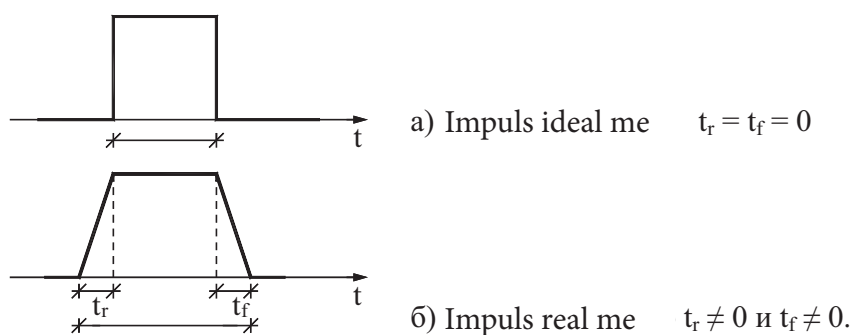


Fig. 4-3. Impulsi i tensionit në hyrje ose dalje të bistabilit



## 4.2. BISTABILI SR

Në parim, bistabili mund të realizohet me lidhje të kryqëzuar të dy qarqeve invertor ashtu që dalja nga njëri qark lidhet në hyrjen e qark të dytë, kurse dalja nga i dyti shkon te i pari, siç shihet në fig. 4-4.

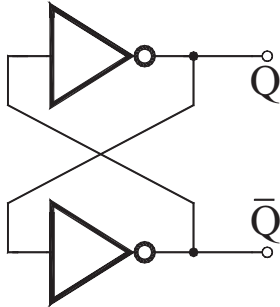


Fig. 4-4. Lidhja e kryqëzuar e dy qarqeve invertor

Një lidhje e tillë mundëson që daljet nga bistabili të jenë stabile dhe mes veti komplementare. Me kryqëzim realizohet lidhja e kundërt pozitive e cila është e nevojshme për krijimin e procesit të rigjenerimit me të cilën koha e nevojshme për kalim nga njëra gjendje stabile në tjetrën është e papërfillshme, praktikisht e barabartë me zero. Por një bistabil i realizuar në këtë mënyrë do të ketë gjendje të rastit r cila nuk mundet të përcaktohet dhe nuk është e definuar: ajo do të jetë ose  $Q=1$  ( $\bar{Q}=0$ ), ose  $Q=0$  ( $\bar{Q}=1$ ). Përveç kësaj, nuk ekziston mundësia për komandim me gjendjen në dalje sepse nuk ekzistojnë hyrje.

Për shkak të këtyre arsyeve zbatohet kryqëzimi i qarqeve logjike me më tepër hyrje edhe atë në mënyra të ndryshme për çka do të flasim në vazhdim.

### 4.2.1. BISTABILI SR I LLOJIT JOOSE

Bistabili i cili fitohet me kryqëzimin e dy qarqeve JOOSE me nga dy hyrje zakonisht quhet **bistabil SR** ose **RS**. Në terminologjinë angleze një qark i tillë është i njohur edhe si SR Latch, qark për mbyllje ose vonesë. Në shqyrtimin e mëtejme termin **latch** do ta marrim dhe do ta përdorim pa përkthim. Struktura logjike e bistabilit SR është treguar në fig. 4-5, ndërsa simbolet në fig. 4-6 a) dhe b).

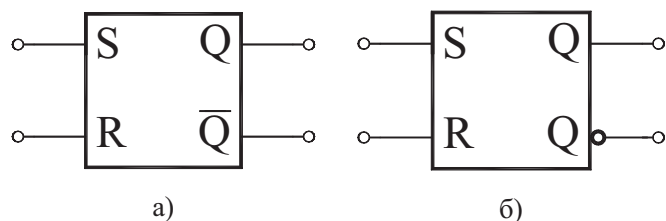
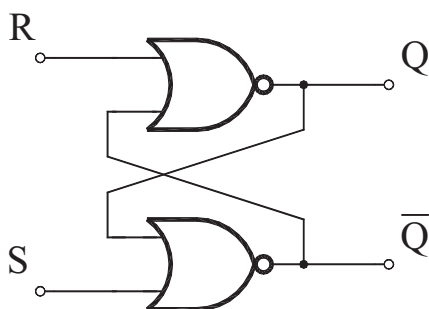


Fig. 4-5. Skema logjike e bistabilit SR. Fig. 4-6. Paraqitja simbolike e bistabilit SR

Hyrja S (SET) shërben për vendosjen (setimin) e bistabilit ( $Q=1$ ). Kjo realizohet ashtu që në të bartet 1 ( $S=1$ ), kurse hyrja R mbahet në 0. Pasi që S të ketë arritur nivelin 1, por nëse paraprakisht dalja ishte në 0, ai do ta ndërrojë nivelin dhe do të shkojë në 1.

Nëpërmjet hyrjes së dytë të shënuar me R (Reset), bistabili fshihet, dërgohet në gjendjen e risetuar ( $Q = 0$ ) në mënyrë të kundërt nga e para: tani në hyrjen R bartet 1, kurse hyrja S vendoset në 0. Atëherë kur niveli i R do të arrij vlerën 1, në dalje paraqitet 0, d.m.th.  $Q=0$  ( $\bar{Q}=1$ ) nëse paraprakisht dalja ishte në 0, ai do të mbetet në 0, por nëse ishte 1, atëherë do të ndryshojë në 0. Nëse hyrjet S dhe R njëkohësisht janë 0 ( $S=R=0$ ), bistabili e rruan gjendjen paraprake të tij.

Në qoftë se në hyrjet S dhe R në të njëjtën kohë sillen 1, ( $S=R=1$ ), atëherë gjendja dalëse e bistabilit do të jetë e tillë që edhe Q edhe  $\bar{Q}$  do të jenë 0. Pra, nuk do të vlejë supozimi fillestar se daljet e bistabilit janë reciprokisht komplementare. Përveç kësaj, mund të ndodhë që gjendja e ardhshme e bistabilit të mos jetë e definuar. Domethënë, në qoftë se supozojmë se pas eksitimit  $S=1$  dhe  $R=1$ , të dy hyrjet shkojnë në nivel të ulët  $S=0$  dhe  $R=0$ , atëherë dalja do të varet nga ai sinjal që më gjatë ka qëndruar në 1. Niveli dalës do të përcaktohet nga gjendja e atij sinjali hyrës i cili më vonë (i dyti) ka rënë në nivel të ulët, dhe pasi që morëm që të dy sinjalet ndryshojnë në të njëjtën kohë, niveli dalës i Q dhe  $\bar{Q}$  nuk mundet të përcaktohet me saktësi. Për këtë shkak kombinimi hyrës  $S=1$  dhe  $R=1$  në bistabilin SR nuk është e lejuar.

Nga kjo që u tha rrjedh se ndikimi efektiv mbi bistabilin, d.m.th. ndryshimi i daljes, mund të ndodhë vetëm nëse ekziston paraqitja e 1 në njërin prej hyrjeve S ose R. Për shkak të kësaj themi se hyrjet S dhe R janë aktive në 1, d.m.th. në nivel të lartë.

Puna e bistabilit SR në tërësi mund të përcaktohet nga tabela e tranzicionit (hyrje-daljes) e shënuar me tab. 4-2, ndërsa tabela e tij e eksitimit është treguar si tab. 4-3. Duke u nisur nga tabela e tranzicionit 4-1, parimi i funksionimit të bistabilit SR mund të përshkruhet edhe në mënyrë analitike, me ekuacionin karakteristik të mëposhtëm:

$$Q^+ = S + \bar{R} Q, \text{ ose } Q^+ = (S + Q) \bar{R}, \text{ ku } SR = 0 \quad (4-1)$$

S	R	$Q^+$
0	0	Q
0	1	0
1	0	1
1	1	?

Tab. 4-2. Tabela e tranzicionit e bistabilit SR

Q	$Q^+$	S	R
0	0	0	x
0	1	1	0
1	0	0	1
1	1	x	0

Tab. 4-3. Tabela e eksitimit e bistabilit SR

Në ekuacionin 4-1 duhet të vlejë  $SR=0$ . Kufizimi  $SR=0$  e thekson ndalesën e përmendur më parë se në një moment të njëjtë hyrja S dhe hyrja R nuk guxojnë të jenë aktive, d.m.th. ato nuk guxojnë njëkohësisht të jenë në logjikën 1.

Funksionimi i bistabilit SR është ilustruar me diagramet kohore (të gjendjeve) të dhënë në fig. 4-7, me çka është supozuar që pozita fillestare e tij është  $Q=0$ , ( $\bar{Q}=1$ ), gjegjësisht se ai në fillim ishte rivendos - risetuar.

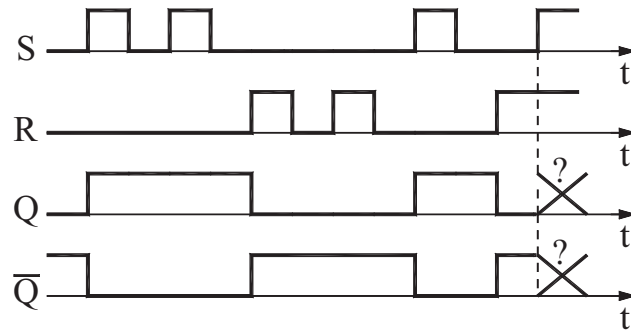


Fig. 4-7. Diagramet kohore në pikat karakteristike në hyrje dhe dalje të bistabilit SR

Tashmë theksuam se konfiguracioni i treguar i bistabilit SR në fig. 4-5 quhet latch. Për të është karakteristike paraqitja e transparencës sepse në këtë qark çdo ndryshim i niveleve logjike në hyrjet shkakton ndryshim (reflektohet) në nivelet dalje. Thënë më thjeshtë, dalja “mund të shihet” nga ana e hyrjes dhe hyrja mund të “shihet” nga ana e daljes.

### 4.2.2. BISTABILI $\bar{S} \bar{R}$ I LLOJIT JOEDHE

Përveç bistabilit SR të llojit JOOSE ekziston edhe bistabili SR i llojit JOEDHE i realizuar me lidhje të kryqëzuar të qarqeve JOEDHE me nga dy hyrje sipas fig. 4-8. Për dallim nga bistabili SR JOOSE i cili ishte aktiv në 1, bistabili SR JOEDHE është aktiv në nivelin 0, sepse dalja e tij reagon në paraqitjen e 0 në njërën nga dy hyrjet. Prandaj në literaturë bistabili i tillë zakonisht shënohet me  $\bar{S} \bar{R}$ , ose në hyrjet S dhe R vendoset rreth i vogël (o). Simbolet logjike të bistabilit  $\bar{S} \bar{R}$  janë paraqitur në fig. 4-9 a) dhe b).

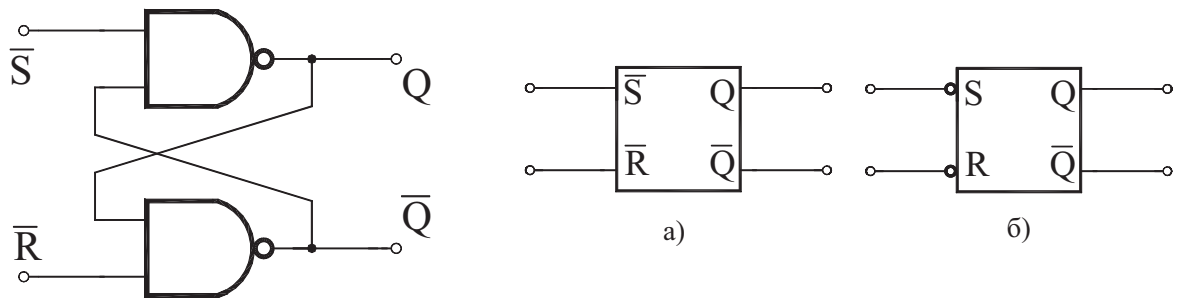


Fig. 4-8. Skema logjike e bistabilit  $\bar{S} \bar{R}$  Fig. 4-9. Simbole të bistabilit  $\bar{S} \bar{R}$

Tabela e tranzicionit për bistabilin  $\bar{S} \bar{R}$  është shënuar me tab. 4-4, ndërsa tabela e nxitjes e tij (eksitimi) është dhënë si në tab. 4-5.

$\bar{S} \bar{R}$	$Q^+$
0 0	?
0 1	1
1 0	0
1 1	Q

Tab. 4-4. Tabela e tranzicionit e bistabilit  $\bar{S} \bar{R}$

Q $Q^+$	$\bar{S} \bar{R}$
0 0	0 x
0 1	0 1
1 0	1 0
1 1	x 1

Tab. 4-5. Tabela e eksitimit e bistabilit  $\bar{S} \bar{R}$

Duke u nisur nga tabela e dhënë e kombinimeve, lehtë mund të shpjegohet funksionimi i bistabilit  $\bar{S} \bar{R}$ . Por, nëse në hyrje sillen kombinimi  $\bar{S}=0$  dhe  $\bar{R}=1$ , atëherë bistabili do të jetë i setuar, d.m.th.  $Q=1$ , ( $\bar{Q}=0$ ). Nga ana tjetër, nëse hyrjet eksitohen me  $\bar{R}=0$  dhe  $\bar{S}=1$ , atëherë bistabili do të jetë i risetuar,  $Q=0$ , ( $\bar{Q}=1$ ). Kur të dy hyrjet ndodhen në logjikën 1, gjendja e ardhshme në dalje të bistabilit do të mbetet e njëjtë me atë para saj. Te ky bistabil është e ndaluar që të njëjtën kohë në të dy hyrjet të paraqiten 0. Në këtë rast, nëse të dy hyrjet në të njëjtën kohë janë 0 ( $\bar{S}=\bar{R}=0$ ), daljet nga bistabili  $Q$  dhe  $\bar{Q}$  nuk do të jenë reciprokisht komplementare, por do të ndodhen në nivelin e 1, e cila lehtë mund të shkaktojë paraqitjen e daljes së pa definuar.

Skema logjike e bistabilit  $\bar{S} \bar{R}$  nga fig. 4-8 me qarqe logjike JOEDHE mund të transformohet dhe të sillen si bistabili SR i llojit JOOSE nëse secili nga sinjalet hyrëse në fig. 4-8 sillen deri te portat e JOEDHE nëpërmjet qarqeve invertorë.

#### 4.2.3. BISTABILI SR I AKORDUAR ME NIVELIN E TAKT-SINJALIT

Një bistabil i tillë duhet të komandohet me gjendjen logjike të hyrjeve  $S$  dhe  $R$ , por në momentin e paraqitjes së nivelit logjik të lartë të takt-sinjalit  $C$  ( $C=1$ ) që në princip mund të realizohet me lidhjen e treguar në fig. 4-10 a). Struktura logjike e bistabilit SR të akorduar e realizuar me qarqe JOOSE është treguar në fig. 4-10 b), me qarqe JOEDHE në fig. 4-11 a), ndërsa simboli i tij është dhënë në fig. 4-11 b). Në hyrjet  $S$  dhe  $R$  sillen nivelet logjike përkatëse të tensionit, kurse për shkak të pranisë së dy qarqeve EDHE dalja e të cilit kontrollohet nëpërmjet nivelit logjik të taktit  $C$  i cili njëkohësisht bartet si hyrje edhe te të dy qarqet EDHE, veprim efektiv mbi gjendjen e bistabilit do të kryhet vetëm kur do të paraqitet tehu para (rritës, pozitiv) në hyrjen për takt-sinjalin  $C$ . Edhe ky qark paraqet latch sepse edhe te ky është karakteristike paraqitja e transparencës, por vetëm nëse sinjale për takt  $C$  është i larët ( $C=1$ ), për çka ky sinjal mund të shihet edhe si sinjal për leje për punë (mundësi)  $E$ .

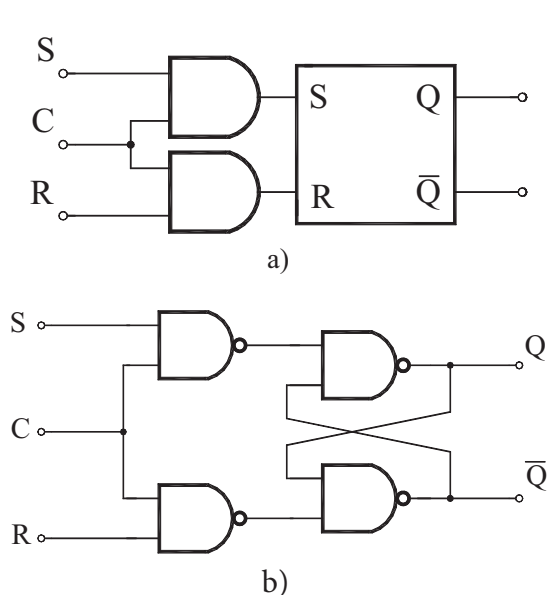


Fig. 4-10. Struktura logjike e bistabilit SR akorduar

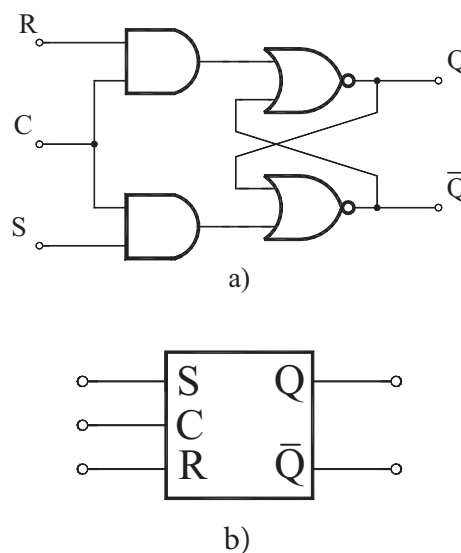


Fig. 4-11. Simboli i bistabilit SR të akorduar

Pasi që hyrjet  $S$  dhe  $R$  mund të ndikojnë mbi gjendjen e bistabilit vetëm nëse janë të sinkronizuara me takt-sinjalin, atë quhet hyrje sinkron, kurse vetë bistabili i bistabil SR i **sinkronizuar** ose **akorduar**.

Puna e bistabilit SR të akorduar mund të ilustruhet me tabelën e tranzicionit të paraqitur në fig. 4-6 dhe tabelën e eksitimit të dhënë në fig. 4-7. Ato praktikisht janë të njëjta me tabelën e tranzicionit për bistabilin asinkron SR, me një vërejtje se vlejnjë vetëm kur takti kalon nga niveli logjik i ulët (0) në të lartë (1) dhe ka nivel të lartë stabil që ndodh me paraqitjen e tehut rritës të taktit i cili mundëson punën e qarkut logjik.

Kjo gjendje mund të shihet nga ekuacioni karakteristik i tij me hyrje takti C:

$$Q^+ = (S + \bar{R} Q) C + Q \bar{C} , \text{ ose } Q^+ = [(S + Q) \bar{R}] C + Q \bar{C} \tag{4-2}$$

Me çrast duhet të plotësohet kushti  $SR = 0$

S	R	$Q^+$
0	0	Q
0	1	0
1	0	1
1	1	?

Tab. 4-6. Tabela e tranzicionit e bistabilit SR

Q	$Q^+$	S	R
0	0	0	x
0	1	1	0
1	0	0	1
1	1	x	0

Tab. 4-7. Tabela e eksitimit e bistabilit SR

Për funksionim të sigurtë të bistabilit të akorduar, niveli i hyrjeve S dhe R duhet të jenë stabil derisa zgjat takt-sinjali C, ose më saktë të dhënat në hyrjet S dhe R duhet të paraqiten menjëherë para tehut rritës të taktit, kurse të mbarojnë pas tehut rënës të taktit, siç tregohet në fig. 4-12 a). Për këtë lloj të bistabilit thuhet se është i komanduar, d.m.th. se kalon nga njëra gjendje në tjetrën me nivelin e takt sinjalit (ang. leve-triggered ose pulse-triggered). Në zakonisht do të shqyrtojmë raste ideale, të përshkruar me fig. fig. 4-12 b). Nëse ky kusht nuk plotësohet, gjegjësisht nëse njëra nga hyrjet S ose R e ndryshon gjendjen e saj logjike, ky ndryshim do të kalojë nëpër qarqet hyrëse të cilat janë të hapura, sepse takti është në nivel të lartë, me çka do të vijë deri te ndryshimi i daljes gjatë kohës së takt-impulsit.

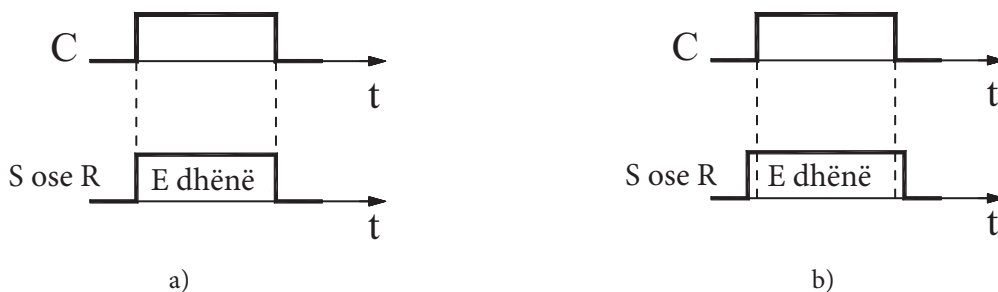


Fig. 4-12. Akordimi i sinjaleve të hyrjes në bistabilin SR të komanduar me nivelin e taktit

Me shembullin e fig. 4-13 është ilustruar parimi i punës në bistabilin SR të akorduar në këtë mënyrë, me çka është supozuar se gjendja e tij fillestar ishte risetuar:  $Q=0, (\bar{Q}=1)$ . Nga diagramet kohore të prezantuara shihet se tash transparenca paraqitet vetëm nëse  $C=1$  sepse në këtë interval kohor ndryshimi i hyrjeve i ndikon daljet (vetëm atëherë ato mes vete “shihen”).

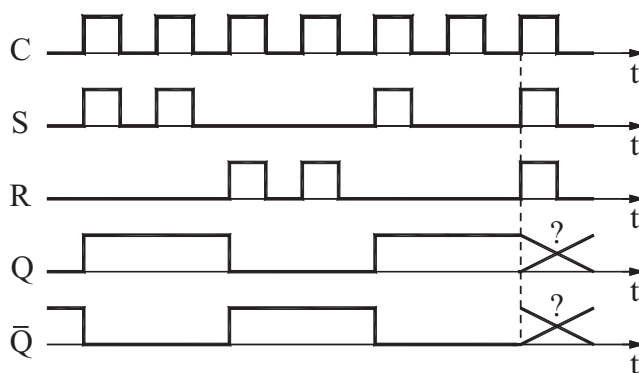


Fig. 4-13. Diagrami kohor për mënyrën e punës së bistabilit SR të akorduar

Në bistabilin e akorduar është normale të shtohen edhe dy hyrje, siç tregohet në fig. 4-14. Simboli logjik i këtij bistabili është dhënë në fig. 4-15 a) dhe b). Hyrjet e reja janë aktive në nivel të ulët dhe shënohen me  $\overline{S_d}$  ose  $\overline{PRS}$  (ang. Pre  $\neg$  SET, vendosje fillestare) dhe  $\overline{R_d}$  ose  $\overline{CLR}$  (ang. fshirje, risetim fillestar).

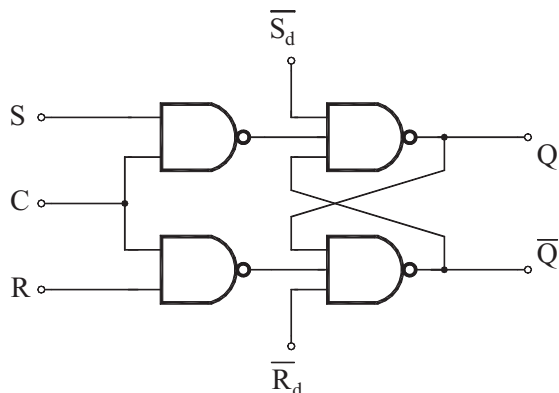


Fig. 4-14. Skema logjike e bistabilit SR të akorduar me hyrje direkte (asinkrone)

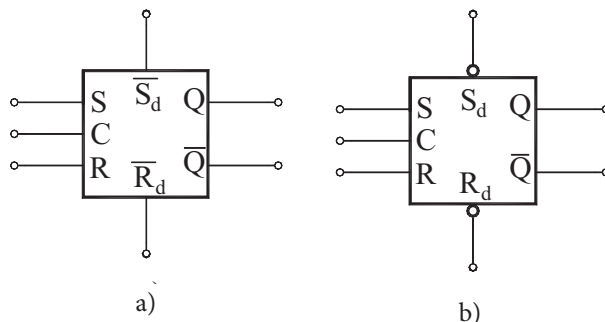


Fig. 4-15. Simbole të bistabilit SR të akorduar me hyrje direkte (asinkrone)

Këto dy hyrje ndikojnë direkt në dalje të bistabilit pavarësisht nga takt-sinjali, prandaj edhe quhen hyrje *direkte* ose *asinkrone*. Detyra e tyre është të mundësojnë definimin e gjendjes fillestare të bistabilit, dhe eventualisht komandimin e tij pavarësisht nga takti. Kur  $\overline{S_d} = 0$ , bistabili fillimisht vendoset në nivel të lartë ( $Q=1$ ), kurse nëse  $\overline{R_d} = 0$ , bistabili fillimisht vendoset në nivel të ulët ( $Q=0$ ). Edhe për këto hyrje vlen kushti se njëkohësisht nuk duhet të jenë aktive. Kombinimi i ndaluar i tyre do të jetë  $\overline{S_d} = \overline{R_d} = 0$ . Kështu, në mungesë të takt-impulsit gjendja e bistabilit plotësisht do të jetë e përcaktuar nga hyrjet direkte. Në hyrjet direkte të realizuara në këtë mënyrë nivele aktive mund të sillen vetëm nëse niveli i taktit është i ulët. Megjithatë, nëse niveli i taktit është i lartë, kurse ato janë aktive së bashku me hyrjet e të dhënave S dhe R, por me kërkesa të kundërta, si për shembull  $S=1$  dhe  $\overline{R_d} = 0$ , ose  $R=1$  dhe  $\overline{S_d} = 0$ , atëherë dalja nga bistabili Q do të jetë e pa definuar. Ky problem shmanget me shtimin edhe të dy qarqeve EDHE në dalje të bistabilit, siç tregohet në fig. 4-16. Tani hyrjet direkte e mbisundojnë (mbizotërojnë) takt-sinjalin. Pra, dalja nga bistabili varet vetëm nga gjendja e hyrjeve  $\overline{S_d}$  dhe  $\overline{R_d}$ , pavarësisht nga niveli i taktit C dhe hyrjeve për të dhëna S dhe R.

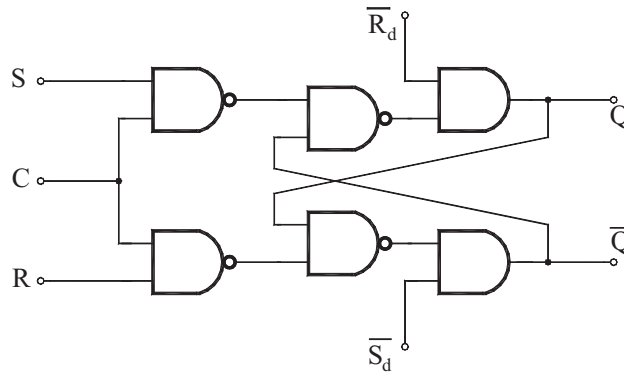


Fig. 4-16. Skema logjike e bistabilit SR të akorduar me hyrje direkte dominante (asinkrone)

Zakonisht sa herë që do të përdorim bistabila sinkron me hyrje direkte do të supozojmë se hyrjet direkte e mbisundojnë taktin. Bistabilat e akorduar mund të punojnë nën ndikimin e takt-sinjalit dhe sjellja e tij të varet nga hyrjet sinkrone S dhe R, vetëm kur hyrjet direkte janë pasive, për çka duhet të mbahen në nivel të lartë.

Duhet të theksojmë se në disa versione të bistabilave hyrjet direkte mund të jenë aktive në nivel të lartë. Në këto raste ato shënohen me  $S_d$  dhe  $R_d$ , ose PRS dhe CLR. Për këto bistabila kombinimi i ndaluar do të çohet në dy 1-sha të hyrjeve direkte, d.m.th.  $S_d=R_d=1$ . Sjellja e bistabilit do të kontrollohet nga hyrjet sinkrone S dhe R vetëm kur hyrjet direkte njëkohësisht janë në nivel të ulët ( $S_d=R_d=0$ ).

**4.2.4. BISTABILI SR I AKORDUAR ME TEHUN E TAKT-SINJALIT**

Përveç bistabilave të cilët komandohen me nivelin e taktit, në praktikë zbatim të madh kanë edhe të ashtuquajturit bistabilat komutues, të cilët gjendjen e tyre e ndryshojnë gjatë paraqitjes së tehut të takt sinjalit (ang. *edge-triggered*) edhe atë gjatë kalimit të tij nga niveli i ulët në të lartë, ose nga niveli i lartë në të ulët. Në rastin e parë bëhet fjalë për ndryshimin e gjendjes gjatë paraqitjes së tehu pozitiv (rritës) të taktit, ndërsa në rastin e dytë të atij negativ (rënës). Te këto bistabila takt sinjali mund të jetë i lartë dhe të ndodhë çfarëdo lloj ndryshimi i gjendjes logjike të hyrjeve, por kjo nuk do të ketë ndikim mbi gjendjen në dalje, që nuk ishte e rastit në bistabilat e analizuar më parë. Këto bistabila në parim mund të fitohen nëse takt sinjali i fig. 4-10 së pari silllet në qarkun i cili do të kryej detektimin e tehut (ang. *edge-triggered detektor*) të takt sinjalit sipas fig 4-17. Paraqitja simbolike e këtyre bistabilave është treguar në fig. 4-18 a) dhe b).

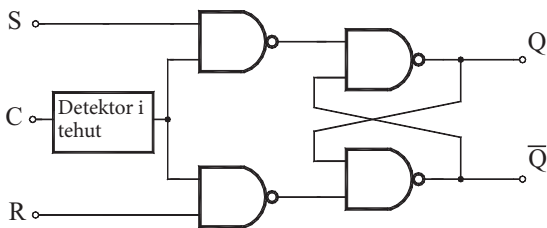


Fig. 4-17. Skema logjike e bistabilit komutues

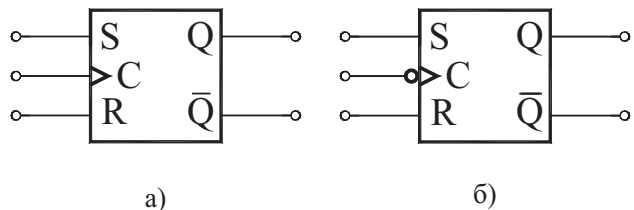


Fig. 4-18. Simbole të bistabilit komutues



Detektori i tehut rritës ose rënës, takt-impulsin e transformon (konverton) në impuls shumë të ngushtë të gjerë vetëm disa nanosekonda. Në fig. 4-19 a) dhe b) njëri pas tjetrit janë paraqitur qarqe tipike dhe më të thjeshta për detektimin e tehut rritës dhe rënës të taktit. Takt sinjali bartet njëkohësisht në të dy hyrjet e qarkut EDHE. Gjatë kësaj, njëra hyrje eksitohet derisa takti do të kalojë nëpër qarkun investues hyrës. Roli i invertorit është të fut vonesë minimale prej disa nanosekondave për shkak të kalimit të takt sinjalit nëpër të dhe me këtë në hyrje të qarkut EDHE të sjellë sinjale të invertuara minimalisht të zhvendosur në kohë. Një lidhje e tillë mundëson që në dalje të detektorit të formohet impuls pozitiv pikërisht në momentin e paraqitjes së tehut të taktit (në tehun rritës sipas fig. 4-19 a), kurse në të pasmin sipas fig. 4-19 b)), me kohëzgjatje e cila është e barabartë me kohën e vonesës së invertorit. Si zëvendësim për qarkun logjik EDHE nga fig. 4-19 b) mund të përdoret qarku JOOSE.

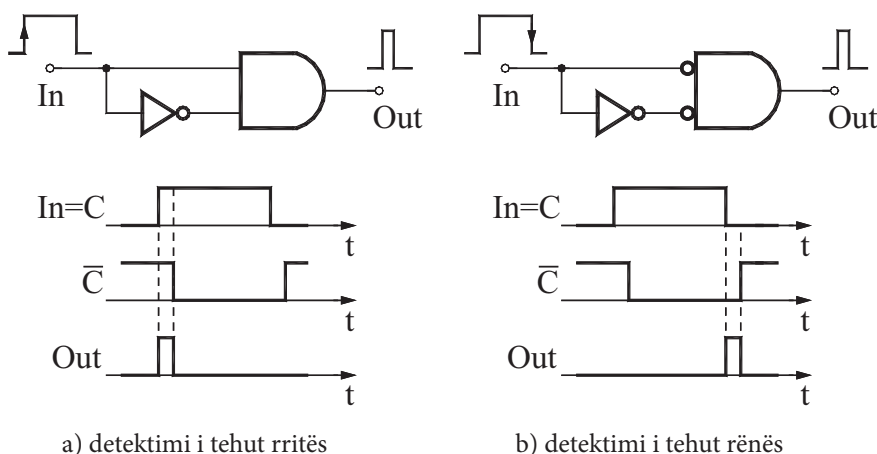


Fig. 4-19. Realizimi i detektorit të tehut dhe diagrami kohor i tij

Në këto bistabila që reagojnë në paraqitjen e tehut të takt sinjalit, dhe jo në nivelin e tij, takti në paraqitjen simbolike të tyre shënohet me trekëndësh të vogël ( $\Delta$ ) siç tregohet në fig. 4-18 a) dhe b). Simboli i bistabilit nga fig. 4-18 a) ka të bëjë me bistabilin e komanduar me tehun pozitiv të taktit, ndërsa fig. 4-18 b) paraqet bistabil që komandohet me tehun negativ të taktit.

#### 4.2.5. BISTABILI SR ME STRUKTURË MASTER-SLAVE

Bistabili i akorduar SR i ndërronte daljet e tij ( $Q$  dhe  $\bar{Q}$ ) me paraqitjen e tehut rritës në hyrjen për takt sinjalin. Megjithatë, një sjellje e tillë, në një numër të madh të strukturave digjitale do të shkaktonte funksionim jo të rregullt. Problemi lind nga fakti i mëposhtëm: pajisjet digjitale përdorin numër të madh të bistabilave të lidhur mes veti, kështu që secili bistabil reagon në të dhënë që është e pranishme në hyrjen e tij para se të ndodh tranzicioni aktiv, por edhe në të dhënë e re, e cila është rezultat i ndryshimeve në daljet në bistabilat tjerë, të cilët gjithashtu, i kanë ndryshuar daljet. Që të sqarojmë këtë problem, do të shqyrtojmë shembullin e dy bistabilave SR të lidhur në kaskadë të paraqitur në fig. 4-20.

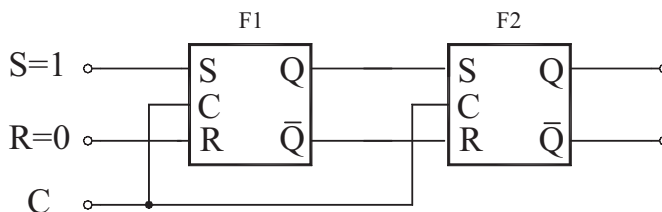


Fig. 4-20. Dy bistabila SR të akorduar të lidhur në kaskadë

Do të supozojmë se që të dy bistabilat  $F_1$  dhe  $F_2$ , reagojnë me paraqitjen e tehut rritës të taktit dhe se gjendja fillestare e bistabilave ishte risetuar ( $Q_1=0$  dhe  $Q_2=0$ ). Në hyrje të kaskadës silltet kombinacioni hyrës  $S_1 = 1$  dhe  $R_1 = 0$ , e cila në bistabilin e gjatë kohës së takt-ciklit të parë duhet të fus 1, kurse në bistabilin e dytë gjatë kohës së takt-ciklit të dytë. Më saktësisht, kur do të paraqitet takt-impulsi i parë, dalja  $Q_1$  duhet të shkojë në 1 ( $Q_1=1$ ), ndërsa dalja  $Q_2$  duhet të mbeten në 0 ( $Q_2 = 0$ ). Megjithatë, struktura nuk do të punojë si duhet. Domethënë, kur do të paraqitet tehu rritës i taktit bistabili i parë shkon në 1 ( $Q_1 = 1$ ), pasi që  $S_1=1$  dhe  $R_1=0$ , por me vonesë  $t_{pd}$ , kohë e cila është e nevojshme që sinjali të kalojë nëpër bistabilin e parë. Për këtë kohë të shkurtër edhe dalja e bistabilit të dytë nuk ndryshon sepse  $S_2=Q_1=0$  dhe  $R_2=Q_1=1$ . Por, menjëherë pas mbarimit të  $t_{pd}$ ,  $S_2$  shkon në 1 ( $S_2=1$ ), kurse  $R_2$  në 0 ( $R_2=0$ ). Tani, pasi që takti C akoma është aktiv, dalja nga bistabili i dytë shkon në 1 ( $Q_2=1$ ) qysh gjatë kohës së takt-impulsit të parë, e jo ashtu siç duhej, gjatë kohës së të dytit. Kjo është ilustruar me diagramet e kohës të fig. 4-21 a).

Një mënyrë që kjo të parandalohet është të gjenerohet takt-sinjal i cili ka kohëzgjatje të impulseve shumë më të vogël në raport me kohëzgjatjen e pauzave. Takt-sinjali i tillë, i cili ka kohëzgjatje shumë të shkurtër të nivelit aktiv, më të shkurtër nga koha e vonesës  $t_{pd}$ , mund të shkaktojë funksionim të pasigurtë gjatë tranzicionit të bistabilave, sepse kjo kohë mund të jetë e pamjaftueshme që ata të reagojnë në të dhënat hyrëse. Shkurtimisht, koha për të cilën janë të mundshëm qarqet logjike të bistabilave është më e shkurtër se sa që duhet. Për këtë shkak, praktikohet një zgjidhje pak më me të cilën shmangen këto probleme dhe e cila siguron që lidhja mes hyrjeve dhe daljeve të ndërpritet para se dalja të ndryshojë. Bëhet fjalë për përdorimin e të ashtuquajturve **bistabila kryesor-ekzekutiv** ose **MS** (ang. master-slave, kryesor-ndihmës, me dy memorie). Bistabili MS komandohet me atë teh të taktit kur ai kalon nga mundësia e qarkut logjik në punë në pamundësimin e tyre, kurse në rastin tonë ky është tehu rënës i impulsit për takt sinkronizimin.

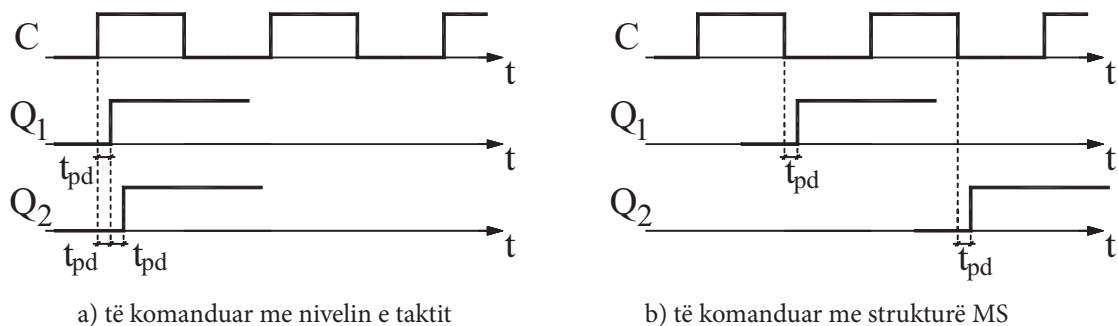


Fig. 4-21. Diagramet kohore në dy bistabila SR të lidhur në kaskadë të akorduar

Pjesëmarrja e eksitimi të njëjtë, por me bistabila MS është treguar në fig. 4-21 b). Daljet  $Q_1$  dhe  $\overline{Q}_1$  nga bistabili i parë ndryshojnë në tehu rënës të taktit dhe nuk mundet të veprojnë në bistabilin e dytë, sepse niveli i taktit është i ulët. Ndryshimi i daljes së dytë  $Q_2$  do të ndodh me paraqitjen e tehu rënës të takt-sinjalit, ashtu që tani struktura punon si duhet, kurse përveç kësaj gjatë kohës së takt-ciklit të dytë të dhënat mundet të stabilizohen në nivelet e duhura  $S_2=Q_1=1$  dhe  $R_2=\overline{Q}_1=0$ . Struktura e bistabilit MS fitohet me lidhjen kaskadë të dy bistabilave të akorduar nga fig. 4-10 me çka fitohet fig. 4-22 a) dhe b) e cila e përfaqëson strukturën logjike të bistabilit SR MS. Simboli logjik i tij është paraqitur në fig. 4-22 c).

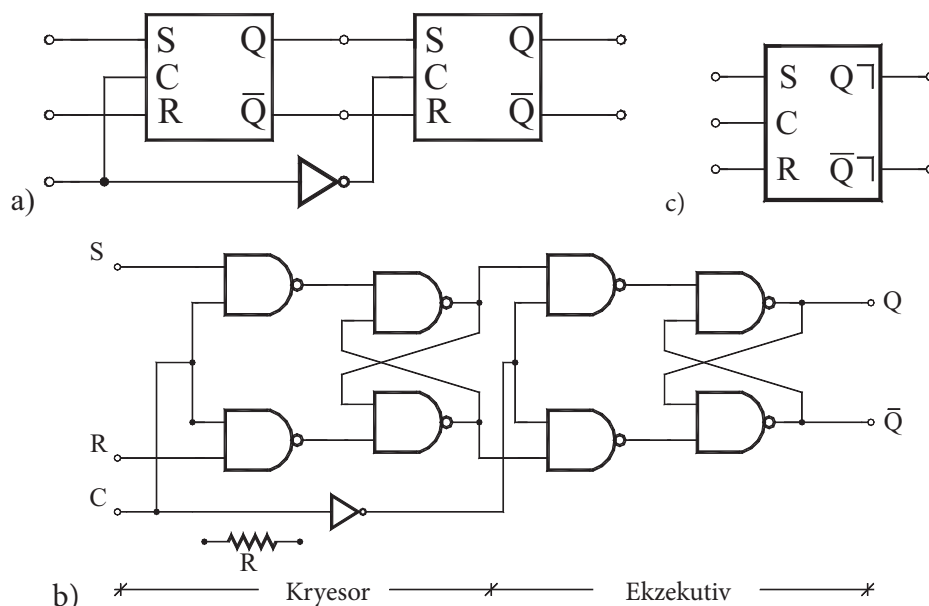


Fig. 4-22. Struktura logjike (a, b) dhe simboli logjik (c) i bistabilit SR MS

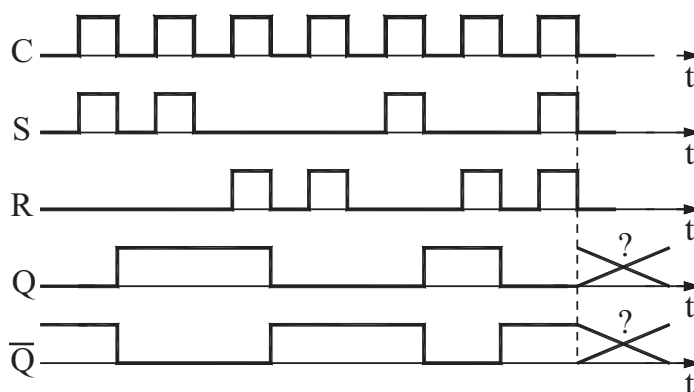


Fig. 4-23. Diagramet kohore për sjelljen e bistabilit SR MS të akorduar

Funksionimin e këtij bistabili është ilustruar me diagrame kohore të paraqitur në fig. 4-23. Parimi i funksionimit është identik me punën e bistabilit SR të zakonshëm, me dallimin e vetëm se tani gjendjet logjike në dalje paraqiten pas tehut rënës të takt-sinjalit. Kjo është mundësuar me përdorimin e të dy bistabilave SR të cilët janë të akorduar me takte reciprokisht komplementar.

Domethënë, tehu rritës i taktit vepron në gjendjen e bistabilin kryesor (ang. master, mjeshtë, memorizuesin), kurse gjendja e bistabilit ekzekutiv (slave, të varurit, dalësit) mbetet e pandryshuar sepse në hyrjen e tij paraqitet tehu rënës i taktit. Kur do të paraqitet tehu rënës i taktit, ndalon veprimi mbi bistabilin kryesor, por vlera e invertuar e kësaj forme të tensionit d.m.th. tehu rritës, tani paraqitet në bistabilin ekzekutiv dhe ai e ndërron gjendjen nën ndikimin e daljeve  $Q_m$  dhe  $\bar{Q}_m$  sepse ato tani janë hyrje të tij:  $S_s = Q_m$  dhe  $R_s = \bar{Q}_m$ . Kjo do të thotë se deri sa takti është konstant (në nivel 1 ose 0), bistabilat mes veti janë të ndarë, e me të edhe hyrja nga dalja te bistabili MS. Me paraqitjen e tehut rritës të taktit punon bistabili kryesor, ndërsa bistabili ekzekutiv është i shkyçur, kështu që të dhënat hyrëse të pranishme në hyrjet R dhe S regjistrohen në bistabilin kryesor. Bistabili ekzekutiv të dhënat i pranon me paraqitjen e tehut rënës të taktit, sepse atëherë kyçet. Në këtë moment ato paraqiten edhe në dalje, dhe të njëjtën kohë është pamundësuar bistabili kryesor.

Edhe te bistabili, për funksionimin e duhur të tij, të dhënat nuk duhet të ndërrohen gjatë kohës që takti është aktiv, d.m.th. sinjalet e pranishme në hyrjet S dhe R duhet të jenë stabile deri  $C=1$ . Ky disavantazh mund të shmanget nëse struktura logjike e bistabilit kryesor modifikohet ashtu që ai reagon vetëm në paraqitjen e tehut rritës të takt sinjalit.

Në strukturat MS të bistabilave shpesh shtohen kontakte për hyrje asinkrone me të cilat direkt vendoset ose fshihet bistabili. Ato mund të jenë aktiv në nivel të lartë ose ulët, kurse varësisht nga realizimi, guxohet të sillen vetëm në pauzën e taktit, ose plotësisht të tejkalojnë ndikimin e taktit (të dominojnë mbi të).

Nëse bëjmë një referencë për gjithë atë që është thënë deri tani, mund të konstatojmë se mangësi themelore e bistabilave SR të çdo lloji, është se ekziston kombinimi hyrës i ndaluar kur hyrjet S dhe R nuk guxojnë të njëjtën kohë të jenë aktiv me çka kufizohet përdorimi i tyre. Madje edhe në mënyrë sistimore të sigurohet që të mos vijë deri te ky shkak, për shkak të ndikimit të zhurmës ose pengesave, ndonjë kombinim hyrës mund të bëhet i paligjshëm. Për këtë shkak përpunohen edhe bistabila SR tek të cilët njëra nga hyrjet është dominante atëherë kur do të paraqitet kombinimi hyrës i paligjshëm, kështu që dalja do të përcaktohet nga kjo hyrje dominante. Megjithatë, problemi me kombinim hyrës të ndaluar plotësisht është tejkaluar me projektimin e bistabilave të llojeve tjera të cilët kanë të definuar gjendje për çdo hyrje. Analiza e tyre do të prezantohet në shtjellimin e mëtejshëm.

### 4.3. BISTABILI JK

**Bistabili JK** sipas strukturës së tij logjike paraqet bistabil SR të modifikuar për të cilin nuk ka kombinim hyrës të ndaluar. Konfiguracioni logjik i tij është paraqitur në fig. 4-24 a) b) nga ku shihet se bistabili JK fitohet me zbatimin e bistabilit SR dhe realizimin e dy lidhje të kundërta të kryqëzuara. Gjatë kësaj, bistabili JK do të jetë i akorduar nëse në qarqet hyrëse JOEDHE shtohet edhe nga një hyrje në të cilat do të bartet takti C si që është treguar në fig. 4-24 me vija të ndërprera. Paraqitja simbolike e bistabilit JK është dhënë në fig. 4-25, tabela e tranzicionit është shënuar si tab. 4-8, ndërsa tabela e eksitimit si tab. 4-9.

Duke u bazuar në tabelën e tranzicionit mund të shkruhet ekuacioni karakteristik për bistabilin JK. Për bistabilin asinkron JK, ky do të jepet nga ekuacioni i logjik i mëposhtëm:

$$Q^+ = J\bar{Q} + \bar{K}Q \quad (4-3)$$

Ekuacioni logjik i bistabilit sinkron JK me hyrje për takt C është:

$$Q^+ = (J\bar{Q} + \bar{K}Q)C + \bar{Q}C \quad (4-4)$$

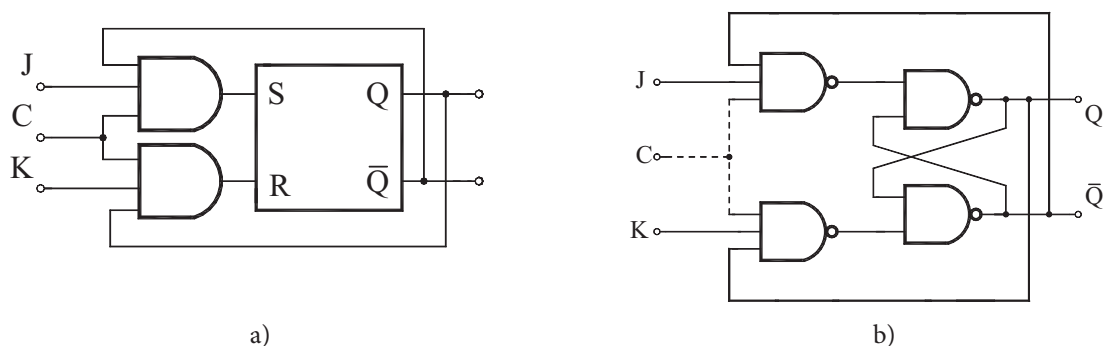


Fig. 4-24. Struktura logjike e bistabilit JK

Për bistabilin JK nuk ka kombinim hyrës të ndaluar. Gjegjësisht, nga tabela e kombinimeve, kurse edhe nga funksioni i tranzicionit bëhet i qartë parimi i funksionimit të tij: bistabili JK punon si bistabili SR për të gjitha kombinimet hyrëse, me çka hyrje analoge e S është J, ndërsa në hyrjen R korrespondon hyrja K, përveç kombinimit kur të dy hyrjet J dhe K janë në nivel të 1. Kur bistabili JK do të eksitohet me kombinimin hyrës  $J=1$  dhe  $K=1$ , gjendja në dalje do të definohet dhe do të paraqes komplement të gjendjes paraprake të tij, d.m.th. do të vlejë  $Q^+ = \bar{Q}$ .

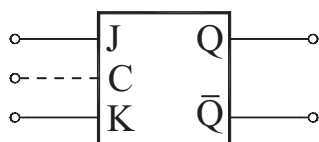


Fig. 4-25. Simboli logjik i bistabilit JK

J	K	$Q^+$
0	0	Q
0	1	0
1	0	1
1	1	$\bar{Q}$

Tab. 4-8. Tabela e tranzicionit në bistabilin JK

Q	$Q^+$	J	K
0	0	0	x
0	1	1	x
1	0	x	1
1	1	x	0

Tab. 4-9. Tabela e eksitimit e bistabilit JK

Një shembull për sjelljen e bistabilit JK MS është treguar me diagramet kohore në fig. 4-26 me gjendje fillestare të risetuar.

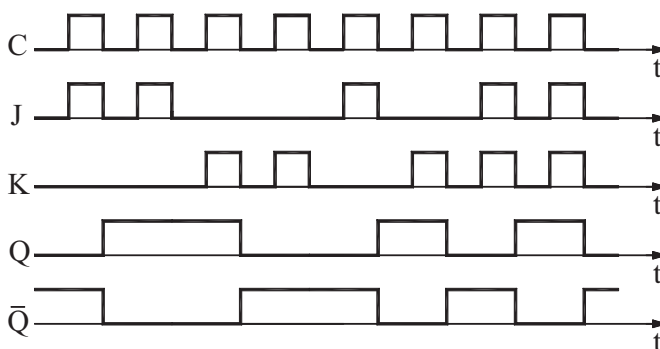


Fig. 4-26. Diagramet kohore për sjelljen e bistabilit JK të akorduar

Në bistabilat JK të akorduar zakonisht shtohen hyrje asinkrone të cilat mundet të jenë aktive në nivel të ulët dhe shënohen me  $\bar{S}_d$  (PRS) dhe  $\bar{R}_d$  (CLR), ndërsa nëse janë aktive në nivel të lartë shënohen me  $S_d$  (PRS) dhe  $R_d$  (CLR).

Në bistabilin JK mund të paraqiten probleme të caktuara në funksionimin e tij. Kështu për shembull të supozojmë se  $J = 1$  dhe  $K = 1$  dhe se gjendja fillestare e bistabilit ishte  $Q=0$  ( $\bar{Q}=1$ ). Kur do të paraqitet tehu rritës i taktit, pas një vonese të caktuar  $t_{pd}$  e cila është më e vogël se kohëzgjatja e impulsit të takt-sinjalit, por pasi që impulsi i taktit vazhdon ende, përsëri do të nxitet ndryshim i daljes  $Q=0$  ( $\bar{Q}=1$ ) pas kohës  $t_{pd}$ , dhe ky ndryshim do të kthehet në hyrje etj. deri sa zgjat takt impuls. Kjo do të thotë se dalja oscilon mes 0 dhe 1 deri sa takti është aktiv ( $C=1$ ), dhe kështu kur takti do të lëshohet në nivel pasiv (të ulët), dalja nuk do të jetë e definuar. Një zgjidhje do të ishin sinjalet e kundërta të vonoheshin me çka vonesa  $t_{pd}$  do të jetë më e madhe nga kohëzgjatja e takt-impulsit, por njëherë edhe më e vogël se kohëzgjatja e pauzës, kurse e dyta impulsi të jetë më i shkurtër nga koha e vonesës  $t_{pd}$ . Pasi që të dy zgjidhjet krijojnë probleme tjera, mangësia e cekur tejkalohehtë nëse dalja ndryshon me paraqitjen e tehut rënës të taktit, ose nëse bistabili JK realizohet me strukturën MS ngjashëm si në fig. 4-22. Në këtë rast dalja kthehet në hyrje, por tani hyrja e takt-sinjalit për bistabilin e dytë (ekzekutiv) ndodhet në nivel të ulët prandaj sinjali i kthyer nuk mund të shkaktojë ndryshim të mëtejshëm.

### 4.4. BISTABILI T

Ky lloj i bistabilit ka vetëm nj hyrje të shënuar me T. Struktura logjike e bistabilit T është treguar në fig. 4-27 a) dhe b), kurse simboli në fig. 4-28. Nga fig. 4-27 shihet se edhe ky bistabil fitohet nga bistabili SR (ose JK) në të cilin janë realizuar dy lidhje të kundërta të kryqëzuara, ndërsa dy hyrje lidhen në një.

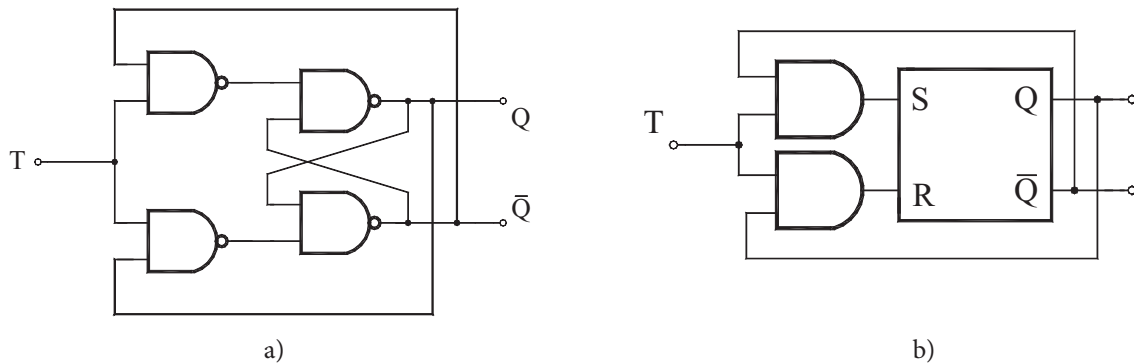


Fig. 4-27. Struktura logjike e bistabilit T

Tabela e tranzicionit është treguar si tab. 4-10, ndërsa tabela e eksitimit është prezantuar si tab. 4-11 dhe nga ato lehtë mund të kuptohet mënyra e funksionimit të tij.

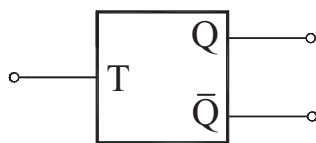


Fig. 4-28. Simboli logjik i bistabilit T

T	Q <sup>+</sup>
0	Q
1	Q̄

Tab. 4-10. Tabela e tranzicionit në bistabilin T

Q	Q <sup>+</sup>	T
0	0	0
0	1	1
1	0	1
1	1	0

Tab. 4-11. Tabela e eksitimit e bistabilit T

Nëse në hyrjen T silllet 0 (T=0), atëherë gjendja në vazhdim e daljes do të jetë e pandryshuar në raport me atë më parë: Q<sup>+</sup> = Q. Nëse, megjithatë, në hyrjen T silllet 1 (T = 1), atëherë gjendja e ardhshme e daljes do të jetë komplement i të mëparshmes: Q<sup>+</sup> = Q̄. Për shkak të kësaj mënyre të punës, bistabili T quhet edhe bistabil komutues (nga ang. toggle ose trigger).

Duke u bazuar në tabelën e tranzicionit mund të shkruhet edhe ekuacioni karakteristik i bistabilit T. Ai është dhënë me ekuacionin logjik të mëposhtëm:

$$Q^+ = (Q \oplus T) \quad \text{ose} \quad Q^+ = Q\bar{T} + Q\bar{T} \quad (4-5)$$

Për bistabilin e akorduar me taktin C ekuacioni karakteristik do të jetë:

$$Q^+ = (Q \oplus T)C + Q\bar{C} \quad \text{ose} \quad Q^+ = (Q\bar{T} + Q\bar{T})C + Q\bar{C} \quad (4-6)$$

Në fig. 4-28 është treguar një shembull për sjelljen e bistabilit T, me gjendje fillestare të ri-setuar  $Q=0$  ( $\bar{Q}=1$ ).

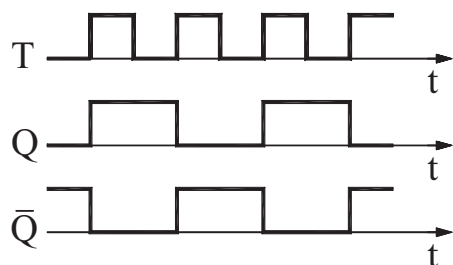


Fig. 4-28. Diagramet kohore për sjelljen e bistabilit T

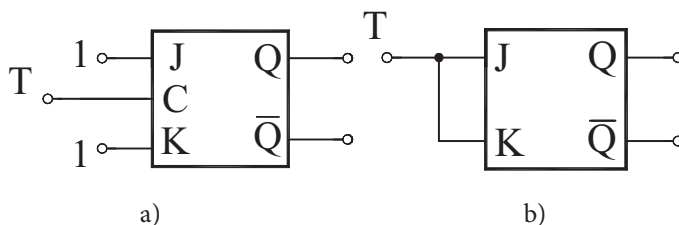


Fig. 4-29. Realizimi i bistabilit T me bistabil JK

Nëse shikohet tabela karakteristike tab. 4-8 e bistabilit JK, vërehet se me lidhjen e të dy hyrjeve në një të përbashkët kemi bërë transformimin në bistabil T. Ngjashëm, sjellja e dy 1-ve në hyrjet J dhe K ( $J=K=1$ ) kur takti është aktiv, shkakton që gjendja e ardhshme e tij të jetë komplementare me atë të mëparshme. Nga këtu rrjedhin realizimet e bistabilit T të paraqitur në fig. 4-29 duke përdorur bistabil T të akorduar dhe të paakorduar hyrjet e të cilit në mënyrë konstante mbahen në logjikën 1.

Pasi që bistabili T e ndryshon gjendjen gjatë paraqitjes së impulsit hyrës, rrjedh se ai kryen detektimin e çdo impulsi, e kjo mund të përdoret për numërimin e impulseve hyrëse, prandaj për të thuhet se është edhe bistabil numërues. Në lidhje me këtë, bistabili përdoret si elemente përbërës gjatë realizimit të rregjave numëruese për të cilat do të bëhet fjalë në njërin nga temat që vijojnë.

### 4.5. BISTABILI D

Nëse shikohen dhe analizohen tabelat karakteristike 4-6 dhe 4-8 të bistabilave SR dhe JK lehtë vërehet se sjellja e kombinimit hyrës me hyrje reciprokisht komplementare shkakton që gjendja e ardhshme e bistabilit të jetë ose 1 ose 0. Nga këtu rrjedh realizimi i bistabilit D i treguar në fig. 4-30 i cili përdor bistabil SR (ose JK) dhe një invertor. Ky bistabil ka vetëm një hyrje të shënuar me D në të cilën silltet e dhëna. Qëllimi është që të mirret komponenta digjitale e cila do të mbajë mend një bit të sjellë në këtë hyrje, ashtu që gjendja e ardhshme e bistabilit gjithmonë do të jetë e njëjtë me gjendjen logjike të hyrjes D.

Paraqitja simbolike e bistabilit D është dhënë në fig. 4-31, ndërsa struktura e tij logjike në fig. 4-32 a) dhe b). Nga figurat shihet se kur ka nevojë puna e tij të jetë e sinkronizuar me qarqe digjitale tjera në një sistem të vetëm, shtohet edhe një hyrje për takt (C) siç është paraqitur në figurat me vija të ndërprera.

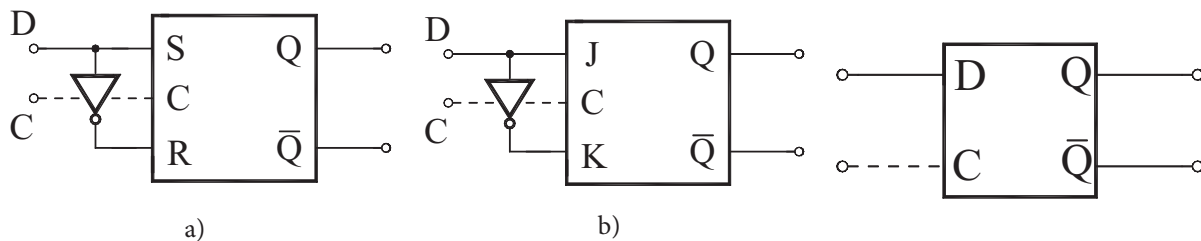


Fig. 40-30. Realizimi i bistabilit D me bistabil SR dhe JK

Fig. 4-31. Simboli logjik i bistabilit D



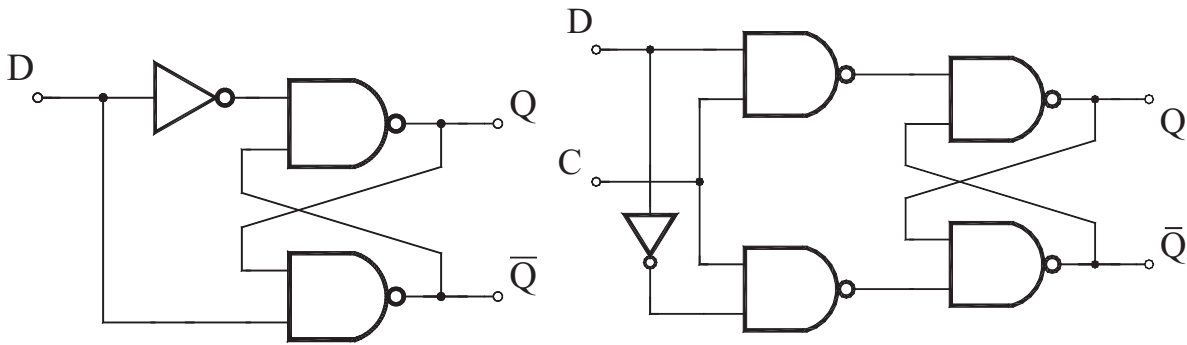


Fig. 4-32. Struktura logjike e bistabilit D

Puna komplementare e këtij bistabili më së miri mund të ilustrohet me ndihmën e tabelës së tij të tranzicionit 4-12 dhe tabelës së ngacmimit (eksitimit) 4-13.

T	Q <sup>+</sup>
0	0
1	1

Tab. 4-12. Tabela e tranzicionit në bistabilin T

Q	Q <sup>+</sup>	T
0	0	0
0	1	1
1	0	0
1	1	1

Tab. 4-13. Tabela e eksitimit e bistabilit T

Duke u bazuar në këto tabela mund të kuptohet parimi i punës i bistabilit D. Pavarësisht se çfarë është gjendja e mëparshme e daljes Q, gjendja e ardhshme e bistabilit do të jetë e njëjtë me gjendjen e vendosur në hyrjen D:  $Q^+ = D$ , kështu që nëse  $D=0$  atëherë  $Q^+=0$ , por nëse  $D=1$  atëherë  $Q^+=1$ . Nga këtu faktikisht rrjedh edhe shkurtesa e emrit e bistabilit D. Domethënë, sinjali nga hyrja transmetohet në dalje, d.m.th. e dhëna (ang. *Data*) e pranishme në hyrje përcillet në dalje. Gjatë kësaj gjithmonë ekziston një vonesë e caktuar (ang. *Delay*) për shkak të kalimit të saj nëpër bistabil, pa marrë parasysh sa e papërfillshme është.

Në bistabilat e akorduar D hyrja D varet nga paraqitja e takt-sinjalit C prandaj edhe duhet të jetë i sinkronizuar me të. Në një bistabil të tillë dalja e ndjek hyrje, duke filluar nga paraqitja e tehut rritës të taktit, e deri sa takti është i lartë, d.m.th. deri sa ka nivel aktiv. Zakonisht bistabilit të akorduar i shtohen edhe një ose dy hyrje direkte asinkrone të cilat janë të pavarura nga takti dhe e dominojnë atë.

Mënyra e funksionimit të bistabilit D përshkruhet edhe në formë analitike nëpërmjet ekuacionit karakteristik të tij:

$$Q^+ = D \tag{4-7}$$

për bistabilin asinkron, ose

$$Q^+ = DC + Q\bar{C} \tag{4-8}$$

për bistabilin sinkron D.

Parimi i funksionimit i bistabilit D është ilustruar me shembullin në vazhdim të diagrameve kohore të hyrjes dhe daljes të bistabilit D të cilët janë paraqitur në fig. 4-33.

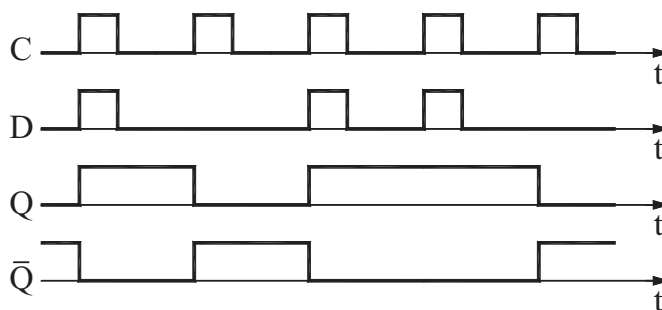


Fig. 4-33. Diagramet kohore për sjelljen e bistabilit D

Ky bistabil më tepër përdoret në ndërtimin e të ashtuquajturve regjistrave stacionar dhe zhvendosësh si komponente memoruese me kapacitet të vogël të cilët do të jenë lëndë e analizës në temën në vazhdim ku do të përpunohen në më shumë hollësi.

Realizimi praktik i bistabilit D mundëson dendësi më të madhe të paketimit në raport me bistabilat RS dhe JK, prandaj bistabili D përdoret si komponentë bazë për ndërtimin e komponentëve sequenciale më komplekse.

### 4.5.1 QARKU PËR MBYLLJE

Nga shqyrtimi i mëparshëm mund të konkludohet se qarku për mbyllje (për mbajtje), ose latch, në fakt është njësia përbërëse bazë e të gjitha bistabilave. Karakteristika kryesore e tij është transparencja në punë: hyrja dhe dalja janë në komunikim dhe, „shihen me njëra-tjetrën.”

Njëri nga zbatimet kryesore praktike të bistabilit D si latch është realizimi i qarqeve të cilat kryejnë pranimin e të dhënave, mbylljen e tyre (mbajtjen) dhe në një moment të dhënë, përcjelljen e tyre të mëtejshme. Qarku për mbajtje ka dy hyrje: njëra në të cilën bartet e dhëna D dhe tjetra E e cila quhet hyrje për leje sepse kryen kontrollin e lëshimit të sinjalit të të dhënës nga hyrja D drejt daljes Q.

Operacioni	Hyrjet		Dalje
	E	D	Q <sup>+</sup>
Lëshon (Q e ndjek D)	1	0	0
		1	1
Mbyll (Q është e mbyllur)	0	x	Q

Tab. 4-14. Tabela e kombinimeve e qarkut për mbyllje

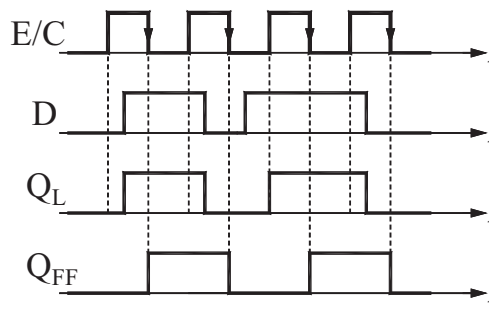


Fig. 4-34. Diagramet kohore sjelljen e qarkut për mbyllje

Në lidhje me këtë vlen,

- Dalja Q e ndjek hyrjen D deri sa E është aktive, d.m.th. me paraqitjen e tehut rritës të tij, e deri sa ai ndodhet në nivel të lartë (E = 1);
- dalja Q e mbyll (e mban) gjendjen e hyrjes D pezull gjatë tehut rënës të hyrjes për leje E, d.m.th. pra në momentin kur ajo kalon nga niveli i lartë në nivel të ulët (nga E=1 bie në E=0). Gjendja e tendosur e daljes Q gjatë kalimit të hyrjes për leje E nga niveli i lartë në të ulët mbetet e pandryshuar për gjithë kohën deri sa E është pasive, d.m.th. sa kohë që E ndodhet në nivel të ulët (E = 0).

$$Q^+ = DE + D\bar{E} \quad (4-9)$$

Parimi i funksionimit shpjegohet me tabelën funksionale 4-14 dhe ekuacionin karakteristik (4-9). Përveç kësaj, në fig. 4-34 janë dhënë diagramet kohore të cilët tregojnë një shembull të thjeshtë të sjelljes së latch për eksitim të dhënë hyrës. Me qëllim që të theksohet dallimi mes sjelljes së latch D dhe bistabilit D i cili komandohet me tehun rënës të taktit, në fig. 4-34 janë treguar diagramet kohore të daljeve të dy komponentet të cilat eksitohen me sinjale hyrëse identike.

#### 4.5.2. CELULA THEMELORE MEMORUESE

Nga ajo që u shtjellua deri tani mund të supozohet në cilën mënyrë bistabili mund të përdoret si celulë memoruese elementare (CM) e cila mban mend të dhënë prej një biti. Ekzistojnë realizime nga më të ndryshme të celulave memoruese. Por për të gjitha ato karakteristike është paraqitja e më tepër hyrjeve dhe e të paktën një dalje.

Për celulën memoruese që do të analizohet këtu do të supozojmë se ajo ka një hyrje (Din) për regjistrimin e përmbajtjes në të (të dhënës një bitësh), me hyrjen tjetër (SEL) bëhet selektimi i celulës, ndërsa nëpërmjet hyrjes së tretë ( $R/\bar{W}$ ) zgjidhet funksioni që ajo do ta kryej: lexim të të dhënës së memoruar ose regjistrim të ri. Në daljen e celulës (Dout) bëhet leximi i përmbajtjes (të dhënës së memoruar).

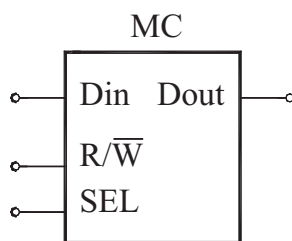


Fig. 4-35. Simboli logjik

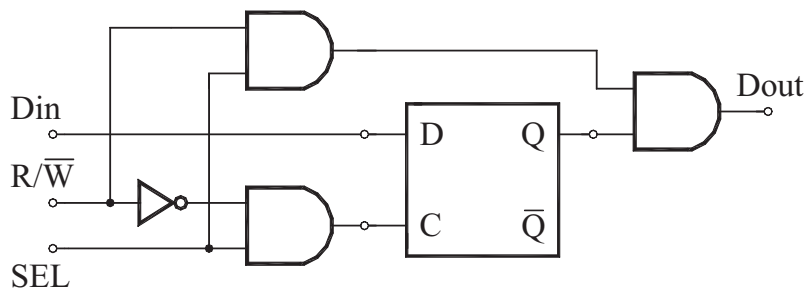


Fig. 4-36. Skema logjike e celulës memoruese

Paraqitja simbolike e kësaj celule memoruese është treguar në fig. 4-35, ndërsa skema logjike që e realizon këtë është dhënë në fig. 4-36. Nga ato shihet se vendin qendror e zën latch-i D me hyrjen e tij për kontroll C. Parimin sipas të cilit duhet të punojë celula memoruese do ta përshkruajmë në vazhdim.

Që të mund të punohet me celulën memoruese, më saktë që të mund të lexohet biti (e dhëna) që është ruajtur në të ose të regjistrohet i ri, ajo duhet të bëhet aktive. Për arritjen e këtij qëllimi r me qeliza kujtesës, që ju mund të lexoni pak (të dhënat) mbahet mend në të apo për të shkruar, celula memoruese duhet të adresohet, e kjo kryhet duke sjelljen e sinjalit me nivel logjik të lartë në linjën e adresës (selektuese) ( $SEL = 1$ ). Në këtë rast ekzistojnë dy mundësi:

- **Regjistrim të të dhënës së re:** Nëse sinjali  $R/\bar{W}$  ndodhet në nivel të ulët ( $R/\bar{W} = 0$ ), atëherë nëpërmjet invertorit fitohet 1i cili kalon nëpër qarkun EDHE dhe e aktivizon sinjalin për leje ( $C=1$ ) me çka e dhëna e pranishme në hyrjen Din regjistrohet në bistabil, kurse në dalje fitohet 0 ( $Dout = 0$ );
- **Lexim të të dhënës së memoruar:** Nëse sinjali  $R/\bar{W}$  ndodhet në nivel të lartë ( $R/\bar{W} = 1$ ), atëherë nga njëra anë hyrja për leje ndodhet në nivel të ulët ( $C=0$ ) e cila nuk lejon që niveli i linjës për të dhëna Din të ndikojë në gjendjen e bistabilit prandaj ai e rruan gjendjen e vjetër, kurse nga ana tjetër hapet qarku dalës EDHE me çka e dhëna (gjendja fillestare e bistabilit) paraqitet në linjën dalëse ( $Dout = Q$ ).

Pasi që gjatë gjithë kohës nuk punohet vetëm me njërën celulë, por edhe me të tjerat, duhet të ekzistojë mundësia që celula memoruese të mos selektohet. Në këtë rast, kur celula nuk është e adresuar niveli i linjës për selektim është i ulët ( $SEL=0$ ), ajo është pasive dhe e mban të dhënën që është futur në të. Kur celula nuk është selektuar, hyrja për leje gjithashtu shkon në zero ( $C=0$ ) me çka bistabili D e rruan gjendjen e tij ekzistuese dhe nuk e ndryshon, kurse të njëjtën kohë në dalje fitohet nivel i ulët ( $Dout = 0$ ).

Parimi i prezantuar i funksionimit të celulës memoruese në fig. 4-35, më kompakt është paraqitur me tabelën funksionale 4-15.

Operacioni	Hyrjet			Daljet	
	SEL	$R/\overline{W}$	Din	Q+	Dout
Pasivitet	0	x	x	Q	0
Regjistrim	1	0	0 1	0 1	0
Lexim	1	1	x	Q	Q

Kolegjet. 4-15. Tabela funksionale të qelizës kujtesës

Krahas këtyre celulave memoruese asinkrone, ekzistojnë edhe sinkrone puna e të cilave determinohet me takt sinjal plotësues i cili i kontrollon të gjitha hyrjet dhe daljet e celulës. Celula memoruese në këtë rast sillt ngjashëm si edhe ajo paraprakja, kur është asinkrone, vetëm se tani leximi dhe regjistrimi kryhen në kohë të përcaktuar saktësisht. Me paraqitjen e tehut rritës ose rënës të taktit.

Komponentet memoruese reale mund të kenë celula memoruese me hyrje të vetme për të dhënat: në procesin e leximit kjo linjë të jetë edhe dalje, ndërsa gjatë regjistrimit hyrëse. Krahas kësaj, kur celula memoruese nuk është e adresuar, zakonisht linjat për të dhënë ndodhen në gjendjen e tretë. Për të marrë një sjellje të tillë duhet të bëhet modifikimi i strukturës logjike bazë dhe të futet qarku bufer për çka do të flasim në temën për memorie e cila pason më vonë në libër.

### 4.5.3. TRANSFORMI I LOGJIKËS SË BISTABILIT D

Tashmë përmendëm se bistabili D gjithnjë e më tepër përdoret për realizimin e bistabilave me logjikë tjetër. Kjo do të thotë se bistabili D, në një mënyrë bëhet një komponent standard për ndërtimin e rrejetave sekuenciale. Prandaj është e dobishme të paraqiten disa zgjidhje të bistabilave tashmë të analizuar të llojeve të ndryshme të realizuar me zbatimin e bistabilit D. Njëra nga mangësitë thelbësore të bistabilave SR sigurisht është gjendja e tyre e padefinuar për kombinimin hyrës  $R=1$  dhe  $S=1$ . Megjithatë, tashmë thamë se mund të ndërtohen bistabili SR me një hyrje dominante. Kështu për shembull, që të krijohet bistabil SR me hyrje dominante R me zbatimin e bistabilit D, duhet të përdoret mënyra e lidhjes e treguar në fig. 4-36 a). Në këtë konfiguracion paraqitja e kombinimit hyrës  $R=1$  dhe  $S=1$  shkakton risetimin e daljes. Me këtë është eliminuar gjendja e padefinuar gjatë eksitimit me  $R=1$  dhe  $S=1$  sepse bistabili risetohet ( $Q^+=0$ )

Në fig. 4-37 b) është treguar mënyra e lidhjes e bistabilit D, kështu që me të realizohet bistabili JK. Bistabili T zbatohet edhe si i akorduar, por shpesh edhe si i pa akorduar.

Në fig. 4-37 c) është paraqitur një realizim i bistabilit T të pa akorduar, ndërsa në fig. 4-37 d) bistabil T i akorduar. Në të dy realizimet është zbatuar bistabili D.

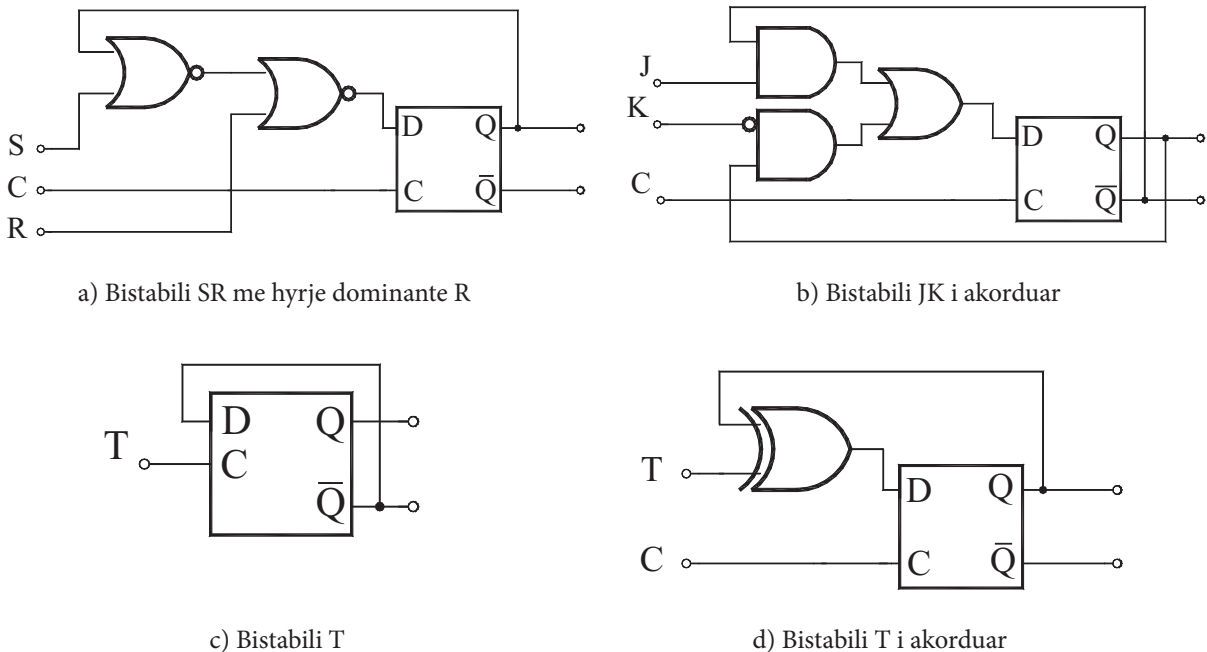


Fig. 4-37. Realizime të llojeve të ndryshme të bistabilave me zbatimin e bistabilit D.

## 4.6. BISTABILAT E INTEGRUAR

Siç mund të shihet nga shembujt e mëparshëm, bistabila të veçantë kanë konfiguracion mjaft kompleks, edhe pse janë të ndërtuara me ndihmën e qarqeve të logjike të integruara. Përparimi i teknologjisë ka mundësuar që strukturat shumë komplekse të bistabilave të realizohen në formë të qarkut monolit të integruar unik. Këto bistabila kanë veti të mira, kurse zbatimi i tyre në sistemet komplekse është shumë i thjeshtë duke pasur parasysh faktin që të gjitha lidhjet në mes të elementeve funksionale të veçanta të bistabilit janë të realizuara në brendësi të qarkut të integruar. Dizajneri ato i trajton si tërësi funksionale unike, duke pasur llogari vetëm për varësinë e gjendjeve të daljes në funksion të kombinimeve të niveleve të hyrjes. Këto bistabila në skema tregohen në mënyrë të njëjtë si deri tani me katror në anën e djathtë shënohen daljet, kurse në të majtën, të sipërm dhe poshtë hyrjet e bistabilit. Është e zakonshme që majtas të shënohen hyrjet sinkronizuese dhe takti, ndërsa lartë dhe poshtë hyrjet direkte (asinkrone).

Në fig. 4-38 a), b), c) dhe d) tregohen simbolet e disa bistabilave të integruar më shpesh të zbatuar. Në praktikë hasen edhe shënime të hyrjeve asinkrone me rreth të vogël ("O"). Kjo do të thotë se veprimi efektiv mbi gjendjen e bistabilit, do të realizohet nëse në të sillet nivel i ulët (0).

Rrethi në hyrjen për takt sinjalin C shënon se ndryshimi i gjendjes së bistabilit do të bëhet me paraqitjen e tehut rënës të takt sinjalit, por nëse ai lëshohet ndryshimi do të ndodh me paraqitjen e tehut rritës. Kur në hyrjen për takt ekziston trekëndësh kjo tregon se bëhet fjalë për bistabil i cili është i akorduar (komanduar) me tehun rritës të taktit nëse nuk ka rreth të vogël, gjegjësisht me tehun rënës nëse rrethi ekziston.

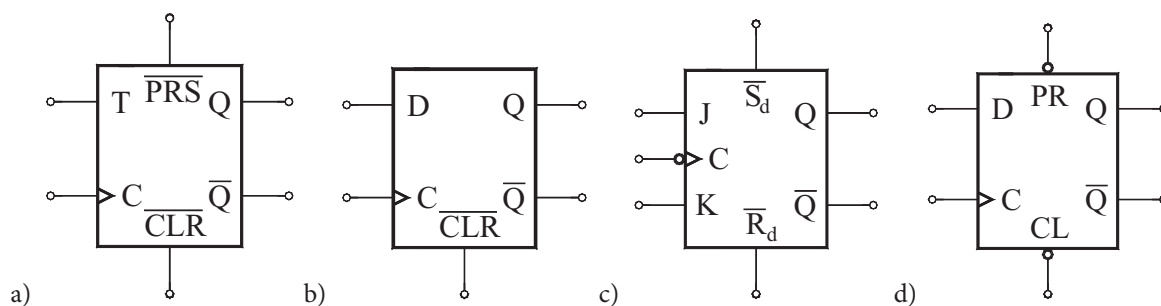


Fig. 4-38. Simbole të bistabilave të integruar

Në bistabilat e realizuar në teknikë të integruar nuk është e thënë gjithmonë të ekzistojnë të dy hyrjet asinkrone, ose dy daljet reciprokisht komplementare, por vetëm njëri prej tyre.

Teknologjia e qarqeve të integruara mundësuar prodhimin e qarqeve të tilla të integruara të cilët në vete përmbajnë më tepër bistabila të pavarur. Kështu për shembull, në teknologjitë TTL dhe CMOS, shenjat e të cilave janë 74xx, gjegjësisht 40xx, hasen realizime nga më të ndryshmet të bistabilave të dyfishtë ose katërfishtë të integruar në një komponentë.

## PYETJE DHE DETYRA PËR PËRSËRITJE

- 4-1. Çka paraqet bistabili?
- 4-2. Sa dalje ka bistabili, si quhen dhe si shënohen?
- 4-3. Kur bistabili është i setuar, dhe kur i risetuarur?
- 4-4. Bistabili, në rastin e përgjithshëm, ka...hyrje ashtu që disa nga ato janë..., kurse disa janë...
- 4-5. Çka bartet në hyrjet e të dhënave?
- 4-6. Për çka shërbejnë hyrjet e kontrollit?
- 4-7. Nga çka varet gjendja e daljeve në bistabilat asinkron?
- 4-8. Nga çka varet gjendja e daljeve në bistabilin sinkron?
- 4-9. Çka paraqet takt sinjali?
- 4-10. Çka do të ndodh nëse paraqitet nivel i lartë, gjegjësisht teh aktiv i taktit?
- 4-11. Çfarë është koha e vonesës?
- 4-12. Përshkruaj mënyrën e funksionimit të bistabilit!
- 4-13. Nga se varet gjendja e daljeve të bistabilit? Pse quhet komponentë memoruese elementare?
- 4-14. Vizato strukturën logjike dhe simbolin logjik të bistabilit SR (bistabil i llojit JOOSE).
- 4-15. Vizato tabelën e tranzicionit, tabelën e eksitimit dhe shkruaj ekuacionin karakteristik të bistabilit SR.
- 4-16. Kur bistabili SR nuk e ndryshon gjendjen e tij? Çka duhet bërë që ai të vendoset në 1, e çka që të risetohet?
- 4-17. Cila është mangësia kryesore e bistabilit SR dhe si shprehet kjo në mënyrë analitike?
- 4-18. Në figurën në vazhdim tregohen diagramet kohore të sinjaleve hyrëse S dhe R në bistabilin SR. Vizato diagramin kohor në daljen Q, nëse gjendja fillestare ishte (a)  $Q=0$ ; (b)  $Q=1$ .

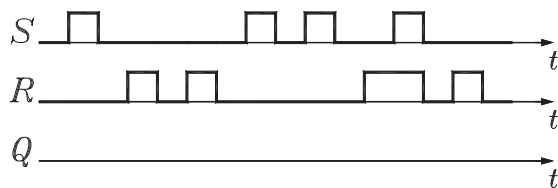


Figura për detyrën 4-18

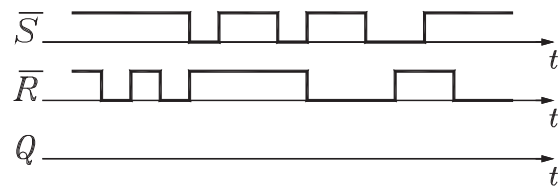


Figura për detyrën 4-2

- 4-19. Vizato strukturën logjike, simbolin logjik dhe tabelën e tranzicionit për bistabilin  $\overline{SR}$  (bistabil i llojit J-EDHE).
- 4-20. A ekziston kombinimi hyrës jolegjitim (i ndaluar) për bistabilin  $\overline{SR}$  dhe, nëse ekziston, cili është ai?
- 4-21. Në figurën e mëposhtme tregohen diagramet kohore të sinjaleve të hyrjes  $\overline{S}$  dhe  $\overline{R}$  në bistabilin  $\overline{SR}$ . Vizato diagramin kohor të daljes Q, nëse gjendja fillestare e daljes ishte (a)  $Q=0$  (b)  $Q=1$ .
- 4-22. Vizato strukturën logjike dhe paraqitjen simbolike të bistabilit SR të akorduar!
- 4-23. Vizato tabelën e tranzicionit, tabelën e eksitimit dhe shkruaj ekuacionin karakteristik të bistabilit SR të akorduar.
- 4-24. Kur sinjalet e dërguara në hyrjet S dhe R të bistabilit të akorduar SR kanë ndikim efektiv mbi gjendjen e tij?
- 4-25. Si duhet të jenë nivelet e sinjaleve të vendosur në hyrjet S dhe R për funksionim të drejtë të bistabilit të akorduar SR? Cili do të jetë rasti i kundërt?
- 4-26. Në figurë janë treguar diagramet kohore të taktit C dhe të sinjaleve hyrëse S dhe R në bistabilin e akorduar SR. Vizato diagramin kohor të daljes Q nëse ai fillimisht ishte në nivel të ulët.

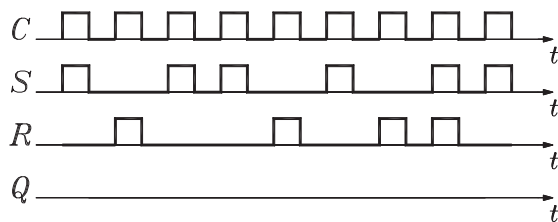


Figura për pyetjen 4-26

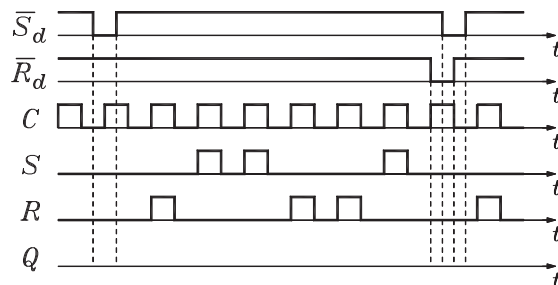


Figura për pyetjen 4-29

- 4-27. Vizato strukturën logjike dhe paraqitjen simbolike të bistabilit SR të akorduar me hyrje asinkrone (direkte) aktive në nivel të ulët  $\overline{S}_d$  dhe  $\overline{R}_d$  të cilat dominojnë mbi taktin C.
- 4-28. Cili është roli i hyrjeve direkte në bistabilin e akorduar? Cili është kushti që duhet të plotësohet mes hyrjeve direkte që bistabili të punojë si duhet?
- 4-29. Në figurë janë treguar diagramet kohore të sinjaleve të sjellë në hyrjet asinkrone  $\overline{S}_d$  dhe  $\overline{R}_d$ , të taktit C, dhe të hyrjeve të të dhënave S dhe R në bistabilin SR të akorduar. Vizato diagramin kohor të daljes Q nëse fillimisht ai ishte në nivel të ulët.
- 4-30. Shpjego dallimin mes bistabilave që reagojnë në nivelin e taktit dhe atyre që reagojnë në paraqitjen e tehut të tij?
- 4-31. Vizato strukturën logjike dhe simbolin logjik të bistabilit MS SR.
- 4-32. Cili është dallimi mes bistabilit të akorduar SR (latch-it) dhe bistabilit MS SR?



- 4-33. Cili është dallimi mes bistabilit MS SR dhe bistabilit SR të akorduar të komanduar me tehun e takt sinjalit?
- 4-34. Si duhet të jenë të dhënat e pranishme në hyrjet e të dhënave S dh R për funksionimin e drejtë të bistabilit MS SR?
- 4-35. Vizato simbolin logjik të bistabilit MS SR me hyrje asinkrone aktive në (a) nivel të ulët (b) të lartë.
- 4-36. Vizato skemën logjike dhe simbolin logjik të bistabilit JK (s)asinkron (b) sinkron JK.
- 4-37. Vizato tabelën e tranzicionit, tabelën e eksitimit dhe ekuacionin karakteristik të bistabilit JK (a) asinkron (b) sinkron.
- 4-38. Cili është ndryshimi në sjelljen mes bistabilit SR dhe JK?
- 4-39. Në figurë janë treguar diagramet kohore të sinjaleve hyrëse J dhe K në bistabilin JK. Vizato diagramin kohor të daljes Q nëse ajo fillimisht ishte në nivel të ulët.

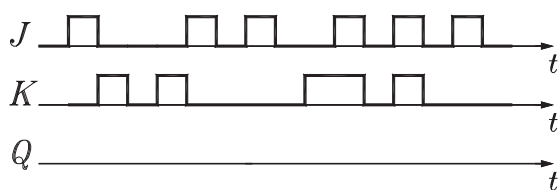


Figura për pyetjen 4-39

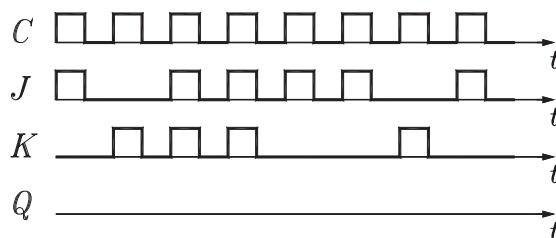


Figura për pyetjen 4-40

- 4-40. Në figurën në vazhdim janë treguar diagramet kohore të taktit C dhe të sinjaleve hyrëse J dhe K në bistabilin JK. Vizato diagramin kohor të daljes Q nëse ajo fillimisht ka qenë në nivel të ulët.
- 4-41. Vizato skemën logjike dhe simbolin logjik të bistabilit T (a) asinkron (b) sinkron.
- 4-42. Vizato tabelën e tranzicionit, tabelën e eksitimit dhe ekuacionin karakteristik të bistabilit T (a) asinkron (b) sinkron!
- 4-43. Në figurë është treguar diagrami kohor i sinjalit të sjellë në hyrjen T në bistabilin T. Vizato diagramin kohor në dalje Q nëse gjendja fillestare e saj ishte  $Q = 0$ .

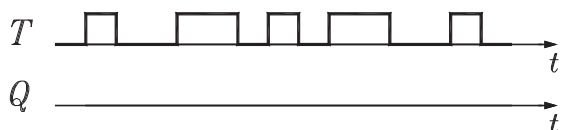


Figura për pyetjen 4-43

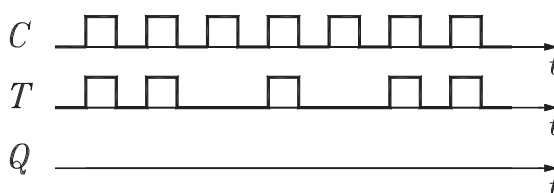


Figura për pyetjen 4-44

- 4-44. Në figurë janë treguar diagramet kohore të sinjaleve të sjella në taktin C dhe në hyrjen e të dhënave T në bistabilin T. Vizato diagramin kohor të daljes Q nëse gjendja fillestare e saj ishte  $Q=0$ .
- 4-45. Vizato skemën logjike dhe simbolin logjik të bistabilit D (s) asinkron (b) sinkron.
- 4-46. Vizato tabelën e tranzicionit, tabelën e eksitimit dhe ekuacionin karakteristik të bistabilit D (a) asinkron (b) sinkron.
- 4-47. Në figurën e mëposhtme është treguar diagrami kohor i sinjalit të sjellë në hyrjen për të dhëna D në bistabilin D. Vizato diagramin kohor të daljes Q nëse gjendja fillestare e saj ishte  $Q = 0$ .

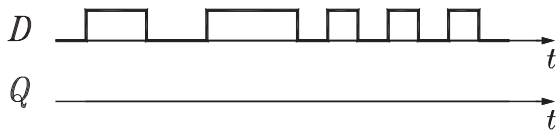


Figura për pyetjen 4-47

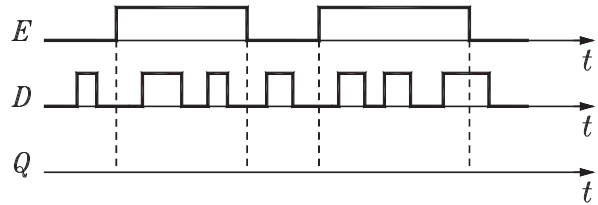


Figura për pyetjen 4-49

4-48. Shpjego dallimin mes bistabilit D dhe latch-it D (qarkut për mbyllje).

4-49. Në figura e mëposhtme tregohen forma kohore e sinjaleve të sjella në hyrjen e të dhënave D dhe hyrjen për kontroll E në latch-in D (qarkun për mbyllje). Vizato formën valore të daljes Q me supozimin se të njëjtit sinjale eksituese barten në bistabilin D i cili është komanduar me tehun a) rritës b) rënës.

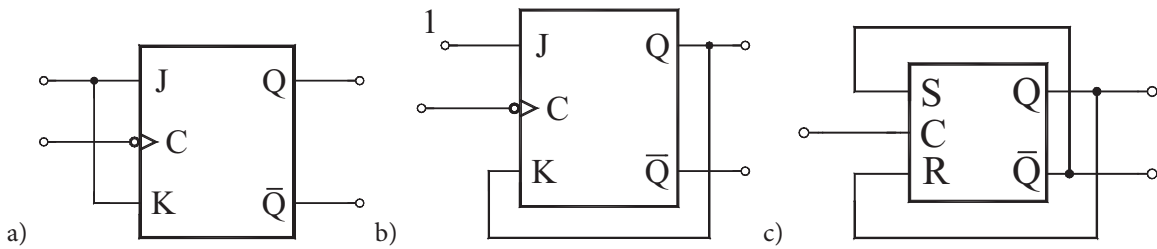
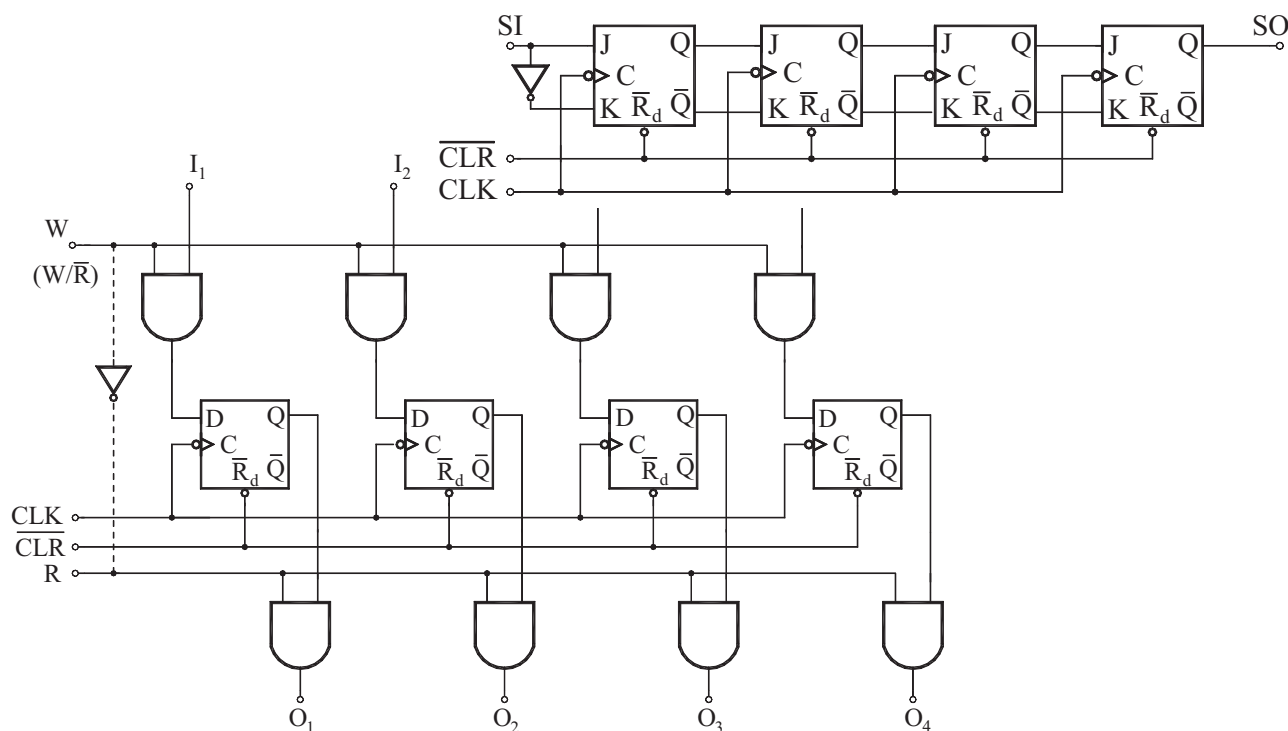


Figura për pyetjen 4-50

4-50. Përcakto se çfarë lloje të bistabilave realizohen me skemat logjike të paraqitura në figurat e mëposhtme.



# 5. REGJISTRAT

Pas studimit të kësaj tërësie tematike

- Do të kuptoni strukturën logjike të regjistrave;
- Do të kuptoni dhe do të mund të përshkruani parimin e punës dhe zbatimin e regjistrave standard të:
  - regjistrin stacionar,
  - regjistrin zhvendosësh,
  - regjistrin me hyrje të kombinuar,
  - regjistrin me dalje të kombinuar,
  - regjistrin universal;
- Do të dalloni llojet e regjistrave sipas funksionit dhe zbatimit.



## 5.1. HYRJE, KONCEPTET DHE NOCIONET BAZË

Regjistrat janë rrjeta komplekse sekuenciale dhe të njëjtit shumë shpesh përdoren gjatë ndërtimit të pajisjeve digjitale. **Regjistri** paraqet një strukturë (asamble) e cila shërben për rruajtjen e të dhëna binare arbitrare me gjatësi të kufizuar që quhet fjalë. Pasi që për rruajtjen e çdo biti të fjalës duhet nga një element bistabil, d.m.th. flip-flop, rrjedh se për fjalë me gjatësi prej  $n$ -bajt do të jenë të nevojshëm  $n$ -bistabila.

Regjistrat përdoren si akumulator për rruajtje të përkohshme, gjegjësisht pranim të të dhënave hyrëse, mes-rezultateve ose rezultateve përfundimtare në procesin e përpunimit të të dhënave, pastaj janë të domosdoshëm si bufer në vendet ku është e nevojshme lidhja e pjesëve të pajisjes digjitale të cilat punojnë me shpejtësi të ndryshme. Gjithashtu, ata përdoren gjatë realizimit të operacioneve aritmetike dhe logjike: komplementimit, raste të veçanta të shumëzimit dhe pjesëtimit, pastaj në procesin e informacioneve si konvertor për konvertimin e të dhënave nga forma paralele në serike dhe anasjelltas etj.

Në fig. 5-1 është treguar forma valore e tensionit në një qark digjital. Bëhet fjalë për sinjal i cili paraqet të dhënë 8-bitëshe të caktuar, në shembullin e dhënë 11101011. Niveli i tensionit i logjikës 1 është i lartë  $V(1)=+V_{cc}$ , ndërsa i logjikës zero është e ulët  $V(0)=0V$ . Në fig. 5-2 është dhënë një bllok-skemë shumë e thjeshtë për një regjistër me 8 bistabila në të cilin mundet të vendoset e dhëna e caktuar. Pasi që e dhëna do të rruhet në regjistër, i njëjti e paraqet edhe **përmbajtjen** e saj. Për shembullin tonë, përmbajtja e regjistrit do të jetë 11101011.

Për hyrjen e të dhënës në regjistër përdoret termi **ngarkimit**, **futje** ose **akomodim** (ang. *load*), ose shumë rrallë **shkrim** (ang. *write*) në regjistër, ndërsa për daljen e të dhënës nga regjistri përdoret termi **lexim** (ang. *read*) i përmbajtjes.

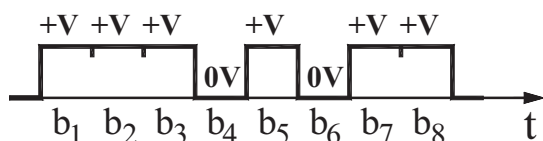


Fig. 5-1. E dhëna tetë bitëshe

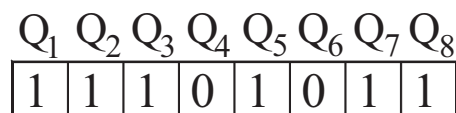


Fig. 5-2. Bllok-skema e regjistrit 8-bitësh

Gjatë shkrimit në regjistër përmbajtja paraprake (e vjetër) humbet, kurse ruhet e dhëna e re e sjellë në linjat hyrëse të të dhënave të cilat janë edhe hyrje për bistabilat prej të cilëve është i ndërtuar regjistri. Për dallim nga kjo, zakonisht, përmbajtja e regjistrit mund të lexohet disa herë sepse gjatë leximit nuk vjen deri te ndryshimi i të dhënës që është shkruar në të. Ky lexim nuk është destruktiv. Megjithatë, ekziston edhe lexim destruktiv ku përmbajtja e shkruar humbet, për çka e dhëna e lexuar patjetër të rinovohet, d.m.th. përsëri të mbushet në regjistër. Gjatë leximit, përmbajtja e regjistrit paraqitet në linjat dalëse të të dhënave të cilat në fakt janë dalje nga bistabilat e tij. Gjendja e regjistrit përfaqësohet me vlerën e daljeve nga secili bistabil i veçantë, në një periudhë të caktuar kohore. Prandaj, para se të fillojë me punë, në regjistër përcaktohet gjendja fillestare, kështu që të gjitha elementet e memories vendosen në gjendjes zero, d.m.th. në regjistër regjistrohen të gjitha zerot. Ky operacion quhet **fshirje** apo **pastrim** (ang. *clear*) e regjistrit. Ndonjëherë regjistri dizajnohet ashtu që gjendja fillestare është e ndryshme nga zero, gjegjësisht në momentin fillestar në disa bistabila shkruhen njishat. Ky operacion quhet **vendosje** fillestare (ang. *preset*) e regjistrit.

Fshirja dhe rivendosja, si dhe disa operacione tjera që mund të ekzekutohen në përmbajtjen e vendosur të regjistrit, si për shembull mbushja ose leximi i regjistrit, komandohen nëpërmjet linjave kontrolluese të veçanta. Kur regjistri punon në mënyrë sinkrone, si hyrje e veçantë do të jetë e pranishme edhe hyrja për akordim, me çka të gjitha bistabilat në përbërje të regjistrit janë të akorduar me të njëjtin takt sinjal. Është e qartë se përveç hyrjeve të kontrollit, regjistri ka edhe hyrje, gjegjësisht linja dalje të të dhënave (të informacioneve) nëpërmjet të cilave ai mbushet, gjegjësisht lexohet përmbajtja e tij (e dhëna që është e futur në të).

Duke pasur parasysh mënyrën e leximit të përmbajtjes së regjistrit, gjegjësisht mënyrën me të cilën shkruhet informacioni i ri në të, ekzistojnë dy mënyra të leximit ose regjistrimit të përmbajtjes:

**1. Paralele (në hapësirë).** Të gjithë bajtët regjistrohen ose lexohen njëkohësisht, në një interval kohor, dhe

**2. Serike (në kohë).** Bajtët regjistrohen ose lexohen radhazi një nga një (bajt për bajt), për çdo bit nga një interval kohe, edhe atë duke filluar nga i pari ose i fundit.

Me kombinimin e mënyrave të përshkruara për futje dhe dalje të të dhënave fitohen disa lloje të ndryshme të regjistrave:

1. Regjistra me hyrje paralele dhe dalje paralele;
2. Regjistra me hyrje serike dhe dalje serike;
3. Regjistra me hyrje serike dhe dalje paralele;
4. Regjistra me hyrje paralele dhe dalje serike, dhe
5. Regjistra me mundësi të kombinuara për regjistrim ose/dhe lexim.

Lloji i parë i regjistrit është stacionar, sepse e dhëna që regjistrohet në regjistër mbetet e ruajtur në formën kalimtare si përmbajtje e regjistrit e cila nuk ndryshon. Në tre llojet tjera të regjistrave përmbajtja e regjistrit d.m.th. e dhëna e regjistruar vazhdimisht zhvendoset për një bit në të majtë ose në të djathtë, prandaj këta regjistra quhen regjistra **zhvendosësh** ose **dinamik** (ang. *shift*). Në praktikë, shpesh herë hyrja ose dalja e regjistrit realizohet e kombinuar, kështu që është e mundur hyrje serike ose paralele, dhe /ose dalje serike ose paralele.

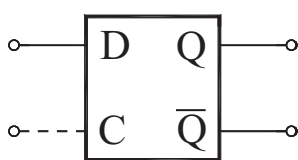
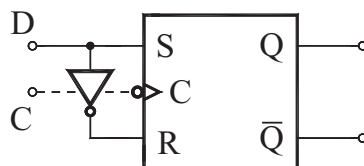
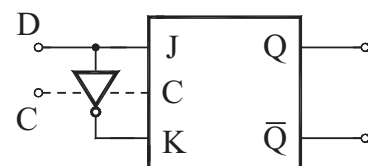


Fig 5-3. Bistabil D



a) i realizuar me SR



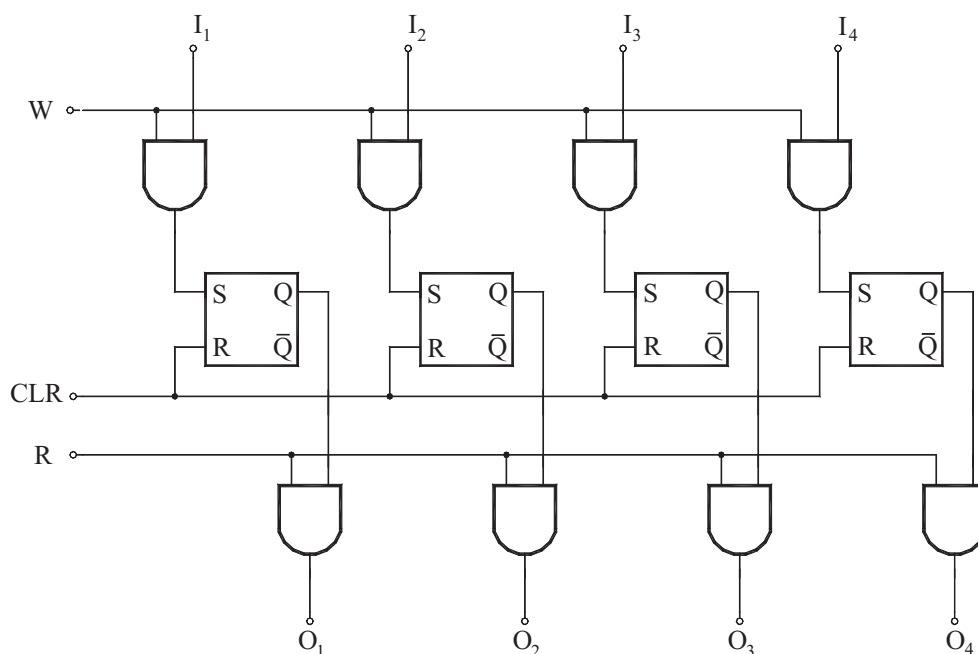
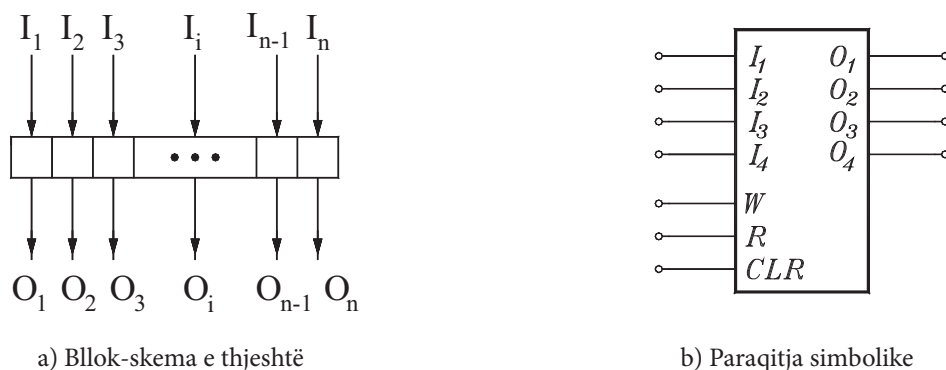
b) i realizuar me bistabil JK

Fig. 5-4 Bistabil D.

Pasi që bistabili D paraqet komponentë themelore sekuenciale i cili sipas mënyrës së punës mban mend të dhënë me gjatësi prej një biti, për ndërtimin e regjistrave përdoren numër më i madh i bistabilave D të akorduar sipas fig. 5-3 varësisht nga gjatësia e të dhënë për të cilën bëhet fjalë, të shprehur në bit. Bistabilat përdorur shpesh kanë edhe hyrje asinkrone me të cilat vendoset gjendja fillestare e regjistrave ose përdoren për shkak të zgjerimit të mundësive dhe për fitimin e llojeve të regjistrave të kombinuara. Në realizimet praktike të regjistrave do të takojmë edhe struktura logjike të cilat si elemente bazë të përdorin bistabila SR ose JK, por kjo nuk duhet të na çudis sepse gjithmonë këto bistabila do të jenë të lidhur në konfiguracion që realizojnë bistabil D sipas fig. 5-4 a) ose b).

### 5.1. REGJISTRI STACIONAR

Regjistri stacionar ka hyrje paralele dhe dalje paralele të të dhënave siç është treguar në bllok-skemën e thjeshtë në fig. 5-5 a). Në fig. 5-5 b) është treguar një realizim i regjistrit stacion katër bitësh duke përdorur katër bistabila SR të shënuar si  $FF_i$ , ku  $i = 1,2,3,4$ . Regjistri i treguar ka tetë linja të të dhënave (të informacioneve), prej të cilave katër janë hyrëse:  $I_1, I_2, I_3$  dhe  $I_4$ , ndërsa katër janë dalje:  $O_1, O_2, O_3$  dhe  $O_4$ . Krahas tyre ekzistojnë edhe tre linja kontrolli (komanduese): për fshirjen e regjistrit CRL, pastaj për regjistrimin e përmbajtjes së re  $W$ , si dhe linjën për lexim  $R$ . Simboli logjik i këtij lloji të regjistri është treguar në fig. 5-5 c).



c) Skema logjike

Fig. 5-5. Regjistri stacionar katër bitësh me bistabila SR

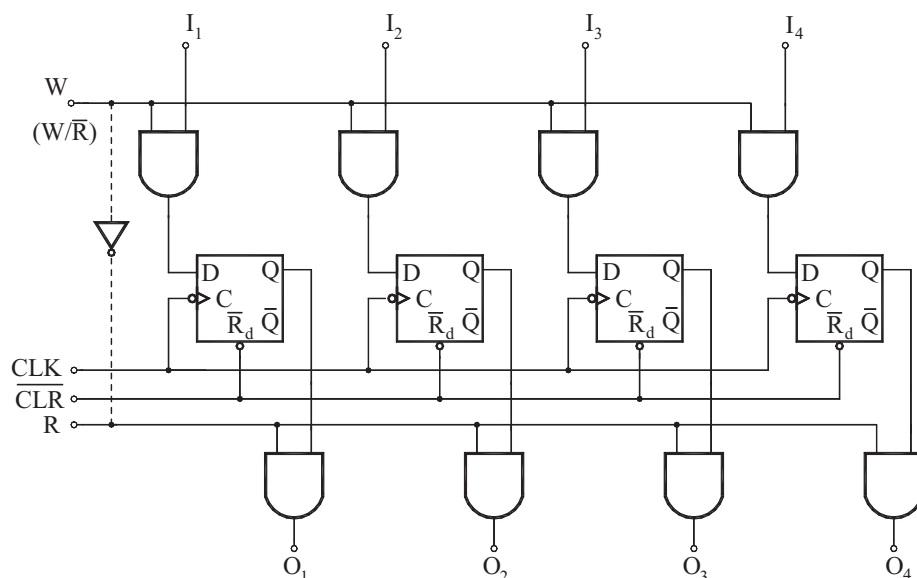
Regjistri sillet në gjendjen fillestare në atë mënyrë që përmes hyrjes për fshirje CRL dërgohet 1, d.m.th. nivel i lartë tensioni: ( $CRL = 1$ ). Me këtë bistabilat do të fshihen sepse të gjitha hyrjet e tyre për risetim janë aktive  $R_1=1$  ( $R_1 = R_2 = R_3 = R_4 = 1$ ), kështu që gjendja fillestare e tij do të jetë:  $Q_1=0, Q_2=0, Q_3=0$  dhe  $Q_4=0$ .



Regjistrimi në regjistër mund të bëhet kur të gjithë bajtët e të dhënës do të sillen në hyrjet  $I_1, I_2, I_3$  dhe  $I_4$ , dhe pastaj në linjën  $W$  bartet nivel i lartë ( $W=1$ ) me çka njëkohësisht “hapen” të gjithë qarqet EDHE dhe çdo bit regjistrohet në bistabilin përkatës:  $S_i = I_i$ . Praktikisht, gjendjen e ndryshojnë vetëm atë bistabila në hyrje të të cilëve paraqitet 1, ndërsa atje ku hyrja është në 0, bistabili e rruan gjendjen e tij paraprake. Për këtë shkak, para çdo mbushje të regjistrimit ai patjetër paraprakisht të fshihet me vendosjen e nivelit të lartë në hyrjen për fshirje  $CRL$ . E dhëna e shkruar mbetet e memoruar në regjistër si përmbajtje e tij deri sa nuk paraqitet e dhënë tjetër, e cila do të duhet të futet në linjat hyrëse të informacioneve  $I_i$ .

Që të lexohet përmbajtja e regjistrimit, është e nevojshme që në hyrjen  $R$  të sillen 1 ( $R=1$ ) me çka njëkohësisht do të hapen të gjitha daljet e qarqeve EDHE:  $O_i = Q_i$ . Me këtë, gjendja në dalje të secilit bistabil do të paraqitet në dalje të regjistrimit  $Q_0, Q_1, Q_2, Q_3$ , që do të thotë merret e dhëna që është mbajtur mend në regjistër pa u ndryshuar. Kështu përmbajtja e regjistrimit mund të lexohet më shumë herë, ndërsa ajo nuk ndryshon. Pasi që të këta regjistra përmbajtja e futur nuk zhvendoset gjegjësisht nuk lëviz, ato quhen stacionar. Të mos harrojmë se për funksionimin e rregullt të regjistrimit të dhënë në fig. 5-5 a) nuk është e lejuar në të njëjtën kohë  $W=1, R=1$ , ose  $W=1, CRL=1$ , ose  $R=1, CLR=1$ , ose  $R=1, CRL=0$  kur regjistrohet  $W=1, R=0, CRL=0$ , dhe e kundërta, kur lexohet  $R=1, W=0, CRL=0$ , ndërsa nëse përmbajtja e regjistrimit fshihet duhet  $CLR=1, W=0, CRL=0$ .

Koha e nevojshme për futjen e informacionit të ri në regjistër mund të shkurtohet në qoftë se ai realizohet në atë mënyrë, që do të mundësojë të shmanget për nevojën e fshirjes paraprake të përmbajtjes së tij momentale. Skema logjike e një regjistri të tillë është paraqitur në fig. 5-6 a). Ai është realizuar me bistabila  $D$ , kështu cili do nivel logjik i të dhënës i sjellë në çdo hyrje të  $D$  futet direkt. Krahas kësaj, puna e regjistrimit është sinkrone me tehun rënës të takt impulsit  $CLK$  sepse janë zbatuar bistabila  $D$  të akorduar. Për regjistrin është karakteristike edhe dukuria e hyrjeve direkte për risetimin  $R_d$  të cilat përdoret për fshirjen e përmbajtjes së tij. Kjo është mundësuar me lidhjen e përbashkët në një linjë të shënuar me  $CRL$  e cila do të jetë aktive në nivel të ulët, d.m.th. regjistri fshihet nëse në të sillen 0 ( $CRL = 0$ ).



Tab. 5-6 a) Skema logjike e regjistrimit stacionar katërbitësh me bistabila  $D$  të akorduar



b) simboli i dy sinjaleve të kontrollit

c) simboli i një sinjali të kontrollit

Fig. 5-6. Regjistër stacionar katërbistësh me bistabila D të akorduar

Për funksionimin e duhur të regjistrit, duhet të jetë i plotësuar kushti për komplementaritet reciprok të gjendjeve të linjave të kontrollit për futjen (mbushjen, regjistrimin)  $W$  dhe për leximin  $R$ :  $W \cdot R = 0$ , pra niveli i lartë nuk duhet të jenë i vendosur njëkohësisht në të dyja linjat.

Procesi i regjistrimit ose leximit, mund të thjeshtohet në qoftë se përdoret vetëm një linjë kontrolli edhe për lexim edhe për regjistrim, siç është paraqitur në fig. 5-5 a) me vija të ndërprera. Tani linja për lexim  $R$  merret nëpërmjet invertorit nga linja për regjistrim  $W$ , kështu që gjithmonë do të jetë i plotësuar kushti i komplementaritetit ndërmjet gjendjeve të linjave  $W$ ,  $R$ . Kjo linjë hyrëse e vetme do të mund të shënohet me  $(W/\bar{R})$ , sepse në qoftë se në të sillet nivel i lartë mundësohet regjistrimi, dhe kur do të sillet nivel i ulët mundësohet leximi. Domethënë, nëse  $W/\bar{R} = 1$ , atëherë mundësohet futja e përmbajtjes së re në regjistrë, sepse qarqet hyrëse EDHE i lëshojnë bajtët e të dhënës  $D_i = I_i$ , me çka  $Q_i^+ = D_i$ , ku në daljet e regjistrit fitohen vetëm  $0$   $O_i = 0$ . Kjo është kështu sepse në çdo qarq dalës EDHE ka nga një zero e cila rrjedh nga komplementimi i  $1$  që është i pranishëm në linjën e kontrollit për lexim/regjistrim  $(W/\bar{R})$ . Nga ana tjetër, nëse  $W/\bar{R} = 0$  praktikisht bëhet leximi i të dhënës që ndodhet në regjistrë. Por, tani leximi është destruktiv, d.m.th. me leximin automatikisht fshihet përmbajtja e regjistrit sepse në të gjitha hyrjet e bistabilave paraqitet zero  $D_i = 0$ , prandaj është e qartë se  $Q_i^+ = 0$ .

Paraqitja simbolike e regjistrit të realizuar me dy linja kontrolli për lexim dhe regjistrim është treguar në fig. 5-6 b), ndërsa simboli i realizimit me vetëm një linjë kontrolli për lexim ose regjistrim është paraqitur në fig. 5-6 c).

Në fig. 5-7 a) është treguar struktura logjike edhe e një regjistri tjetër stacionar të realizuar me bistabila JK, i cili punon i sinkronizuar, kurse paraqitja simbolike është dhënë në fig. 5-7 b). Dhe në këtë realizim nuk ka nevojë për fshirjen e përmbajtjes së regjistrit çara futjes së të dhënave të reja sepse përdoren bistabila JK të lidhur si bistabilat D. Përveç kësaj, nëpërmjet linjës për kontroll  $M$  në mënyrën (regjimin) e punës (angl. *mode*), mund të futet e dhëna re nëse  $M=0$ , gjegjësisht të komplementohet përmbajtja që ndodhet në regjistrë nëse  $M=1$ . Në rastin e parë, kur  $M=0$ ,  $J_i = I_i$ ,  $K_i = \bar{T}_i$ , ashtu që për intervalin e ardhshëm do të vlejë  $Q_i^+ = I_i$ . Nëse, megjithatë, në linjën  $M$  sjellim nivel të lartë  $M=1$ , atëherë  $J_i = K_i = 1$ , kështu që gjendja në vazhdim në dalje të të gjithë bistabilave do të jetë komplementi i të tashmes:  $Q_i^+ = \bar{Q}_i$ . Te regjistri i realizuar në këtë mënyrë, përmbajtja e tij është e pranishme në linjat dalëse menjëherë pas futjes së të dhënës së re ose komplementimit. Megjithatë, duke shtuar edhe një linjë për lexim  $R$ , siç është paraqitur në fig. 5-7 a) me vija të ndërprera, mund të kryhet kontrolli edhe në momentin e leximit duke sjellë nivel të lartë në hyrjen për lexim  $R$ , ( $R=1$ ) sepse atëherë  $O_i = Q_i$ . Nga ana tjetër, në qoftë se  $R=0$ , atëherë të gjitha daljet nga regjistri janë  $0$ :  $O_i = 0$ .

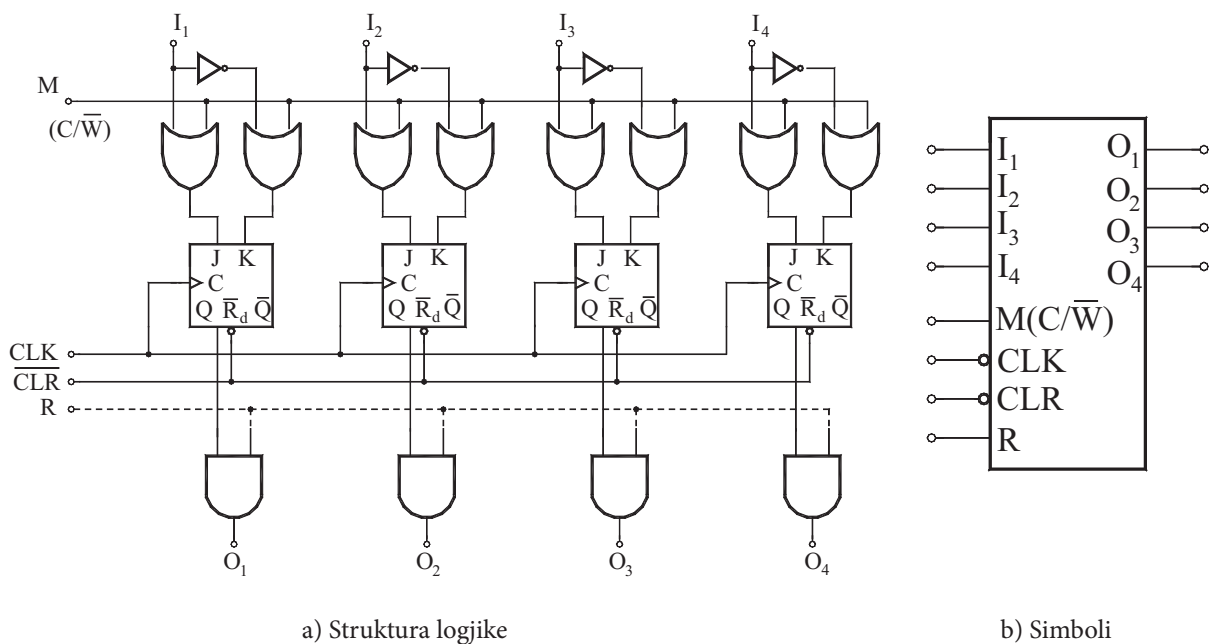


Fig. 5-7. Regjistri stacionar katërbitësh me bistabila JK

Edhe në këtë regjistër janë përdorur bistabila me hyrje asinkrone për risetim  $R_d$  me të cilat fshihet përmbajtja e tyre. Kjo arrihet me lidhjen e tyre në një linjë të vetme, të shënuar me CLR e cila do të jetë aktive në nivel të ulët (regjistri fshihet nëse është plotësuar kushti  $CLR=0$ ).

Për regjistrat stacionar të realizuar me bistabila të akorduar mund të përdoren bistabila të cilët reagojnë në tehun rritës të taktit  $CLK$ , si dhe bistabila me strukturë MS të cilët reagojnë në paraqitjen e tehut rënës të takt-sinjalit.

## 5.2. REGJISTRI ZHVENDOSËS

Për bistabilin D dimë se menjëherë pas paraqitjes së tehut (tranzicion) aktiv (komutues) të takt-sinjalit në hyrjen e tij, dalja Q nga bistabili do ta fitojë atë gjendje, e cila ishte e pranishme në hyrjen D pak para paraqitjes së tehut aktiv:  $Q^+=D$ . Pikërisht për këtë arsye, me zbatimin e bistabilit D mund të realizohet regjistri zhvendosës (ang. *shift*) me hyrje serike dhe dalje serike të përmbajtjes së tij, siç është paraqitur në bllok-skemën e thjeshtë të dhënë në fig. 5-8 a). Pra, **regjistri zhvendosës** në parim paraqet lidhje të njëpasnjëshme (kaskadë) të disa bistabilave D.

E dhënave hyrëse paraqitet në hyrjen e bistabilit të parë, kurse në daljen e tij do të vonohet për një interval kohor i cili është i barabartë me periodën e takt sinjalit  $T_p$ . Në dalje të bistabilit të dytë ai do të paraqitet më vonë edhe për një takt-interval e kështu me radhë, kështu që vjen deri te zhvendosja sekuenciale në të djathtë të informacionit nëpër regjistër:  $D_i=Q_{i-1}$  dhe  $Q_i^+=Q_{i-1}$ , ose  $D_{i+1}=Q_i$  dhe  $Q_{i+1}^+=Q_i$ . Kështu pa marrë parasysh se çfarë serie e bajtëve do të paraqitet në hyrje të regjistrit, me çdo takt impuls ky grup do të zhvendoset për një bistabil në të djathtë. Nga këtu këta regjistra edhe e kanë marrë emrin.

Në konstruksionet moderne të regjistrave, gjatë realizimit të tyre përdoren bistabila të akorduar aktiv në tehun rritës ose rënës të taktit ose realizohen, e zbatimin e bistabilave MS. Një regjistër i tillë zhvendosësh katër bitësh i cili funksionon me tehun pasmë të takt impulseve është paraqitur në dy performanca në fig. 5-8 c) dhe d). Përveç realizimit standard me bistabila D (c), përdoren edhe bistabila JK të lidhur si D në mënyrën e njohur me komplementimin e ndërsjellët të hyrjeve J dhe K (d). Simboli i regjistrit zhvendosësh është paraqitur në fig. 5-8 (b).

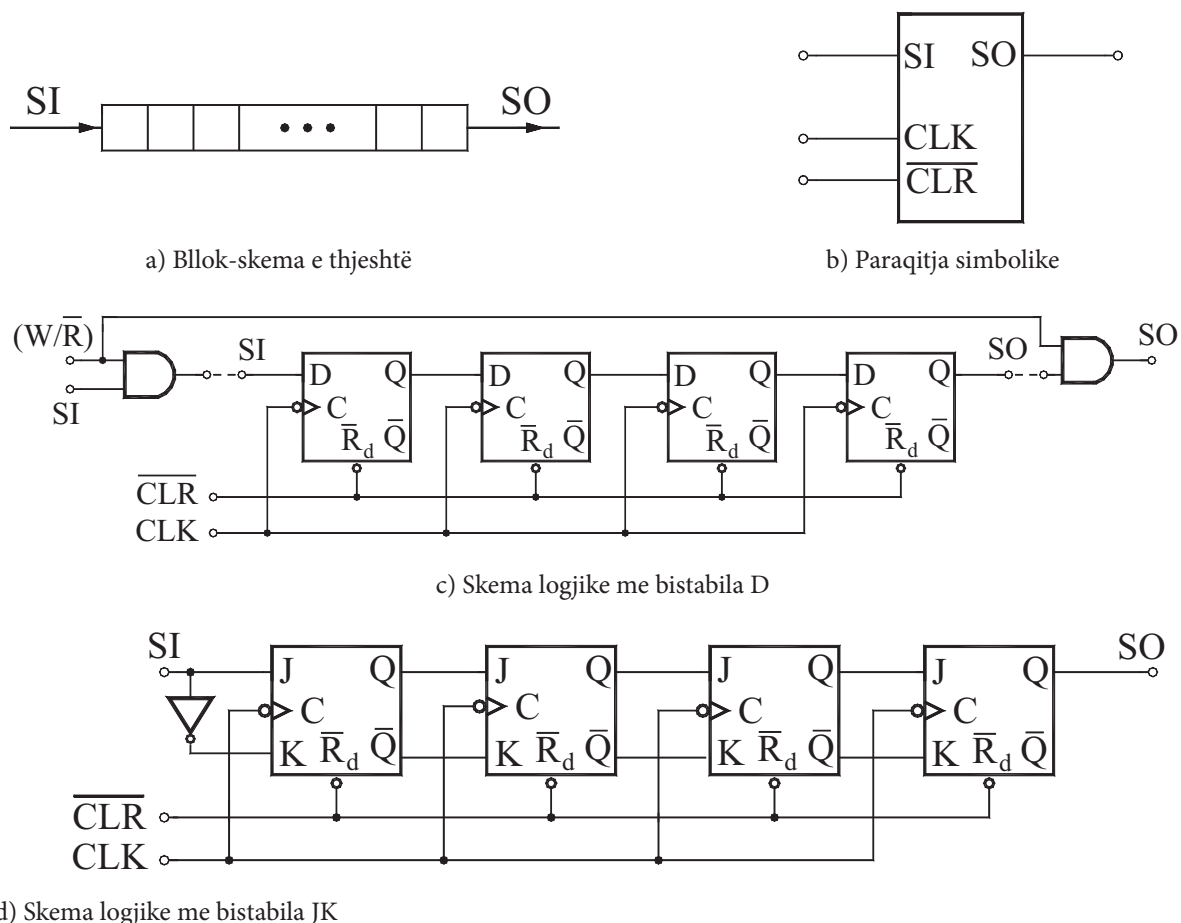


Fig. 5-8. Regjistri zhvendosësh katërbitësh

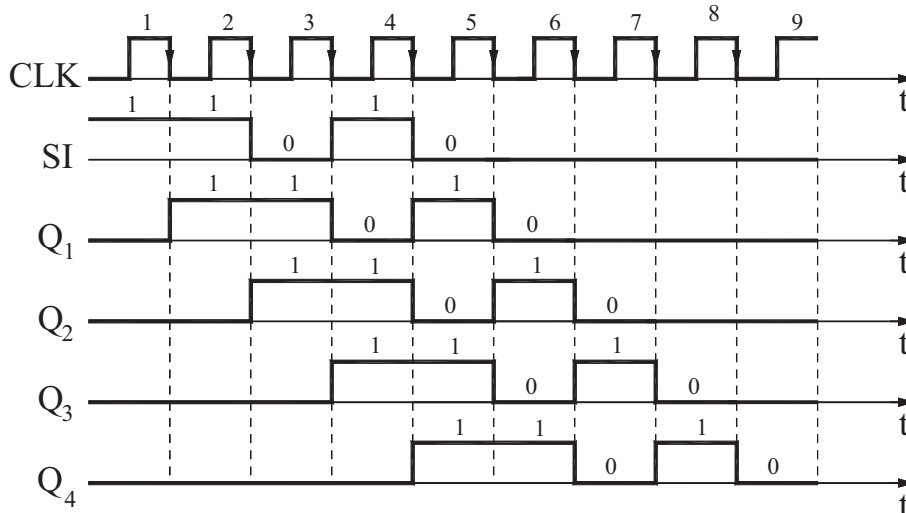


Fig. 5-9. Diagramet kohore të regjistrit zhvendosësh

Para fillimit me punë në hyrjen asinkrone CRL bartet nivel i ulët (0 logjike), me çka fshihet gjendja e mëparshme e regjistrit dhe ai nisat, vendoset në gjendjen fillestare, gjendjen zero. Puna e këtij regjistri më thjeshtë mund të përshkruhet me ndihmën e diagrameve kohore, si dhe me tabelën e tranzicionit. Në të regjistrohet gjendja e secilit bistabil nga komponenta për çdo takt-interval në veçanti.

Për shpjegim plotësues dhe për të kuptuar më mirë parimin e punës së këtij regjistri do të supozojmë një shembull të thjeshtë, e ky është regjistrimi i të dhënës 11010 në regjistër, e cila paraqitet në  $t=0$ . Diagramet kohore në pikat karakteristike janë paraqitur në fig. 5-9. Për gjendjen fillestare të regjistrit, para ardhjes së takt intervalit të parë, më saktë të tehut rënës (të pasmë) të takt sinjalit, do të supozojmë se të gjithë bistabilat janë të risetuar, gjegjësisht përmbajtja në to është 0 ( $Q_1=0, \dots, Q_4=0$ ).

Pasi që nga momenti fillestar i shqyrtimit  $t=0$ , në hyrje të bistabilit të parë paraqitet e dhënë hyrëse me nivel të lartë (1 logjik), është e qartë se bistabili i parë do të vendoset (set) me ardhjen e tehut të parë rënës. Të gjithë bistabilat tjerë në hyrjet e tyre kanë nivel të ulët, d.m.th. 0, prandaj ata do të mbeten edhe më tutje të risetuar- reset. Menjëherë pas këtij kalimi aktiv në hyrje të bistabilit të dytë paraqitet te rritës i impulsit, kalim nga 0 në 1, sepse kjo është dalja nga bistabili i parë, por me këtë nuk setohet bistabili i dytë sepse ai nuk reagon në tehun rritës, por e “e pret” atë rënës. Hyrjet e të gjithë bistabilave tjerë ndodhen në nivel të ulët.

CLK	SI ( $D_i$ )	$Q_1Q_2Q_3Q_4$
1	1	0 0 0 0
2	1	1 0 0 0
3	0	1 1 0 0
4	1	0 1 1 0
1	0	1 0 1 1
6	0	0 1 0 1
7	0	0 0 1 0
8	0	0 0 0 1
9	0	0 0 0 0
10	0	0 0 0 0

Tab. 5-1. Tabela e tranzicionit të gjendjeve në regjistrin zhvendosësh

Gjatë paraqitjes së tehut të dytë komutues vjen deri te setimi i edhe i bistabilit të parë edhe i të dytit. Në bistabilin e parë kjo ndodh sepse edhe biti i dytë është 1, ndërsa në bistabilin e dytë kjo ndodh sepse hyrja e tij në fakt është dalje e bistabilit të parë, i cili në intervalin paraprak kaloi në nivel të lartë. Daljet  $Q_3$ ,  $Q_4$  të bistabilit të tretë dhe katërt edhe më tej mbeten 0. Me çdo kalim aktiv të ardhshëm të taktit, e dhëna “futet” në regjistër. Është e qartë se pas takt-impulsit të katërt në dalje nga bistabili i parë i regjistrit do të paraqitet biti i katërt i të dhënës (nëpër këtë bistabil “kanë kaluar” tre bajtët e parë të të dhënës dhe paraqitet i katërti), ndërsa në dalje të bistabilit të katërt, d.m.th. në dalje të regjistrit paraqitet biti i parë i cili mund të lexohet.

Kjo mënyrë e leximit të bajtëve nga përmbajtja e regjistrit paraqet mënyrë të punës sipas parimit FIFO (ang. *First-In-First-Out*): i pari i futur, i pari del. Leximi i përmbajtjes së regjistrit kryhet në formë serike, bit pas biti dhe zgjat aq takt intervale, sa bajt ka e dhëna hyrëse. Tabela e tranzicionit të gjendjes së regjistrit tab. 5-1 i referohet kombinimit hyrës 1101.

Nga kjo që deri tani u tha, është e qartë se përmbajtja e këtij regjistri nuk do të humbet vetëm nëse leximi kryhet saktë në kohë. Pra, duhet të fillohet me leximin menjëherë pas impulsit të  $n$ -të, ku  $n$  është numri i bistabilave të përdorur (në shembull  $n=4$ ), d.m.th. pas tehut rënës të  $n$ -të. Gjatë kësaj nuk duhet të futet e dhënë e re, sepse biti që është zhvendosur jashtë bistabilit të

fundit do të humbet në mënyrë të pakthyeshme. Për realizimin e këtij qëllimi, regjistrin nga fig. 5-8 mund ti shtohen dy qarqe EDHE: hyrës dhe dalës (figura e paraqitur me vija të ndërprera). Linja e kontrollit shtesë ( $W/R$ ) mundëson regjistrimin nëse ndodhet në nivel të lartë ( $W/R = 1$ ), gjegjësisht lexim nëse në të sillet nivel i ulët ( $W/R = 0$ ).

### 5.3. REGJISTRI RRETHOR

Bajtët e mbajtur mend në regjister mund të rruhen nëse dalja e bistabilit të fundit lidhet prapa me hyrjen e bistabilit të parë. Te ky regjister, bajtët e të dhënës do të qarkullojnë nëpër të, duke u zhvendosur për një bistabil me çdo takt impuls. Një regjister i lidhur në këtë mënyrë quhet **rrethor** ose **regjister qarkor**, ose **regjister zhvendosësh me kthim të bartjes nga fundi** (ang. *end-around-carry shift register*). Këtu duhet të përmendim se qarkullimi i bajtëve në regjister është i mundshëm vetëm nëse shkëputet lidhja serike kur regjistri, mbushet, dhe menjëherë krijohet lidhje e kundërt nëpërmjet të cilës do të mund të kthehen bajtët dalës, në hyrje një nga një. Për këtë qëllim, në këtë rast do të duhet të formohet rrjet logjik shtesë me sinjale kontrolluese përkatëse, të tillë që në hyrjen e bistabilit të parë do të mund ta lidh ose hyrjen serike direkte në regjister, ose daljen nga regjistri. Një shembull i tillë i regjistrin rrethor është treguar në fig. 5-10, ndërsa paraqitja simbolik e tij është treguar në fig. 5-11.

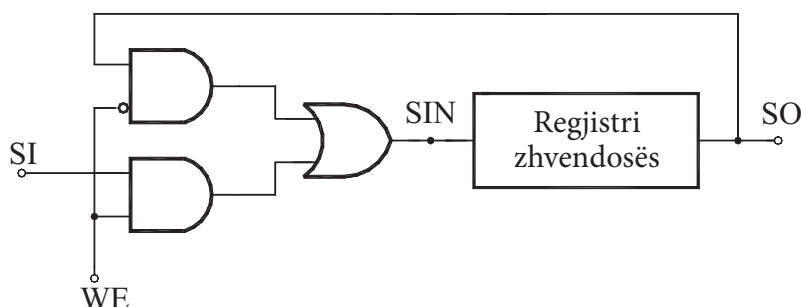


Fig. 5-10. Diagrami logjik i regjistrin zhvendosësh rrethor

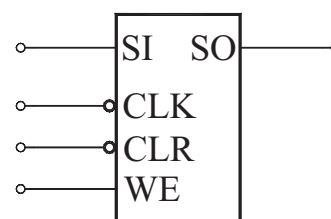


Fig. 5-11. Simboli logjik i regjistrin zhvendosësh rrethore

Sinjali për lejimin e regjistrimit  $WE$  (ang. *write enable*), e kontrollon linjën për dalje të të dhënave në regjister  $SIN$  nëpërmjet dy multiplekserëve dy-në-një të ndërtuar nga dy qarqe EDHE dhe një OSE të cilët e realizojnë ekuacionin logjik:

$$SIN = SI \cdot WE + SO \cdot \overline{WE} \quad (11-1)$$

Kur  $WE = 1$ , hapet porta EDHE në të cilën është lidhur hyrja për të dhënën  $SI$  ( $Y_{SI} = SI$ ), kurse mbyllet porta EDHE në të cilën është lidhur dalja  $SO$  e regjistrin ( $Y_{SO} = 0$ ). Kështu, nëpërmjet qarkut OSE në regjister regjistrohen bajtët e të dhënës së re  $Y_{OSE} = SIN = SI$ .

Kur  $WE = 0$  situata është e kundërt: hapet porta EDHE e cila e lëshon të dhënën e futur ( $Y_{SO} = SO$ ), kurse nëpërmjet qarkut tjetër EDHE i cili është i mbyllur nuk lejohet hyrje e të dhënës së re ( $Y_{SI} = 0$ ). Kështu nëpërmjet qarkut OSE në regjister përsëri mbushet informacioni i mbajtur mend  $Y_{OSE} = SIN = SO$  me çka fitohet qarkullimi i saj nëpër bistabilit e regjistrin.

### 5.4. REGJISTRI ZHVENDOSËS DYPDREJTIMËSH

Regjistri zhvendosësh i shqyrtuar më parë e zhvendos të dhënën bit pas biti, por vetëm në të djathtë. Në praktikë shpesh herë paraqitet nevoja për regjistrë i cili duhet ti zhvendos të dhënat në të majtë. Duke ditur parimin e realizimit të regjistrit zhvendosësh në të djathtë, mund ta paramendojmë mënyrën e lidhjes së bistabilave në regjistrë i cili duhet të kryejë zhvendosje në të majtë. Në këtë regjistrë, hyrje në bistabilin e mëparshëm do të jetë dalja e bistabilit në vazhdim:  $D_i = Q_{i+1}$ .

Si shembull të ardhshëm do të shqyrtojmë regjistrë i cili ka mundësi të kryej zhvendosje të përmbajtjes edhe në të majtë edhe në të djathtë, apo të ashtuquajturin regjistrë zhvendosësh në dy drejtime. Hyrje në çdo regjistrë duhet të jetë ose dalja nga stadi i mëparshëm, nëse dëshirojmë zhvendosje në të djathtë, ose dalja nga stadi i ardhshëm, nëse duhet të realizohet zhvendosje në të majtë:  $D_i = Q_{i-1} + Q_{i+1}$ . Edhe në këtë rast, para çdo bistabili do të duhet të përdoret nga një multiplekser dy-në-një (fig. 5-12), secili i kontrolluar me linjën e vetme për drejtimin e lëvizjes. Nga analiza rrjedh skema logjike e regjistrit zhvendosësh dy drejtimesh të paraqitur në fig. 5-13 b, simboli i të cilit është prezantuar në fig. 5-13 a.

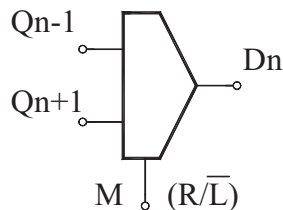


Fig. 5-12. Multiplekseri dy-në-një

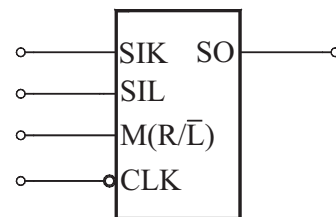
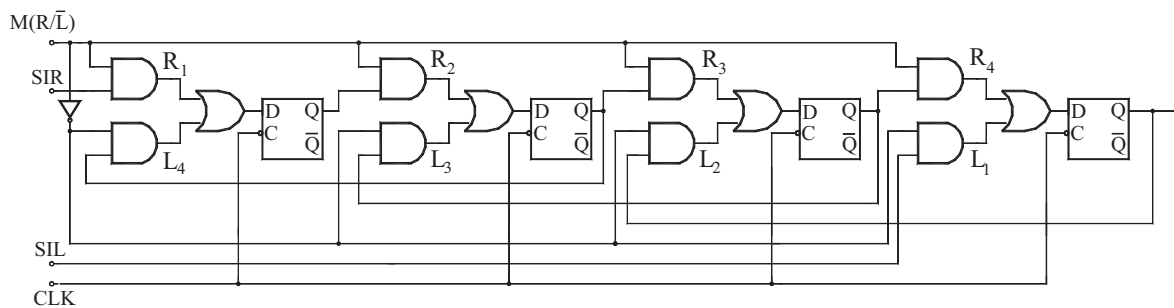


Fig. 5-13 a). Simboli i regjistrit zhvendosësh dy drejtimesh



b). Struktura logjike

Fig. 5-13. Regjistri zhvendosësh dy drejtimesh

Drejtimi i zhvendosjes varet nga hyrja e kontrollit M (ang. *mode*), me të cilin përcaktohet mënyra (regjimi) e punës, sepse për hyrjen  $D_i$  të secilit bistabil  $i=1, 2, 3, 4$  vlen ekuacioni logjik tashmë i njohur  $D_i = (M \cdot Q_{i-1} + \bar{M} \cdot Q_{i+1})$ . Kur  $M=1$ , përmbajtja e regjistrit zhvendoset në të djathtë, ndërsa në qoftë se  $M=0$  përmbajtja e tij zhvendoset në të majtë. Gjatë kësaj futja e të dhënave kryhet përmes dy hyrjeve: njëra është e shënuar me SIR dhe në të sillen bajtët e asaj të dhëne që duhet të zhvendoset në të djathtë, ndërsa për të dhënën bajtët e të cilës duhet të zhvendosen në të majtë ekziston hyrja SIL.

Domethënë, kur  $M=1$  mundësohet transmetimi i sinjalit nëpërmjet portave R, dhe pamundësuar nëpërmjet portave L daljet e të cilave janë në nivel të 0-os për shkak të pranisë së 0 në njërin prej secilës portë L. Në këtë rast, bajtët e të dhënës barten në hyrjen e bistabilit të parë  $D_0$ , dalja e të cilit  $Q_0$  është e lidhur me hyrjen e bistabilit të dytë  $D_1$  e kështu me radhë, ashtu që regjistri e zhvendos përmbajtjen në të djathtë, në mënyrën tashmë të përshkruar.



Kur  $M = 0$ , situata është e kundërt sepse të gjitha portat janë të mbyllura, daljet i kanë në 0, ndërsa të gjitha portat L janë të hapura, dhe lidhjet mes bistabilave janë në drejtimin invers: së pari sinjali bartet në hyrje të bistabilit të tret  $D_3$ , pastaj nga dalja e tij  $Q_3$  shkon në hyrjen e bistabilit të dytë  $D_2$ , dhe nga  $Q_2$  në  $D_1$  e kështu me radhë, që do të thotë se tani bajtët do të zhvendosen një nga një në të majtë.

Është shumë e rëndësishme të theksojmë se sinjali M mund të ndryshohet vetëm kur niveli i takt sinjalit është 0 ( $CLK=0$ ), përndryshe mund të vijë deri te ndryshimi i padëshiruar i përmbajtjes së regjistrit.

Ky lloj i regjistrit lë mundësinë për leximin e të dhënës sipas parimit *LIFO*, (ang. Last-In-First-Out): i fundit i futur, i pari del. Kjo realizohet ashtu që bajtët e të dhënës futen në regjistrë nëpërmjet zhvendosjes në të djathtë, d.m.th. vendosjen e  $M=1$  dhe përdorimin e hyrjes SIR, dhe pastaj sjelljen e  $M=0$  dhe mbushje të regjistrit nëpërmjet hyrjes SIL.

## 5.5. REGJISTRI ZHVENDOSËS ME HYRJE SERIKE DHE DALJE TË KOMBINUAR

Bloq-skema e thjeshtë e regjistrit, i cili ka hyrje serike dhe mundësi për dalje serike ose paralele është paraqitur në fig. 5-14, dhe një realizim i tij në fig. 5-15 b), e cila përsëri paraqet skemë të një regjistri katër bitësh. Paraqitja simbolike është dhënë në fig. 5-15 s).

Puna e regjistrit, që ka të bëjë me hyrje dhe daljen serike, tashmë na është e njohur nga sqarimet e mëparshme: e dhëna vjen në formën serike në hyrje të bistabilit të parë, dhe në mënyrë serike lexohet në dalje të bistabilit të fundit.

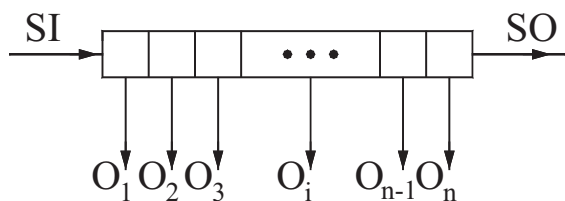


Fig. 5-14. Bllok-skema e thjeshtë

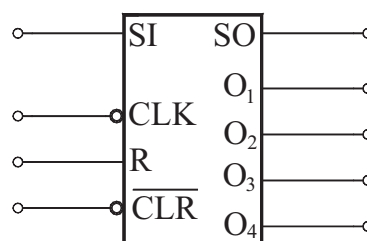
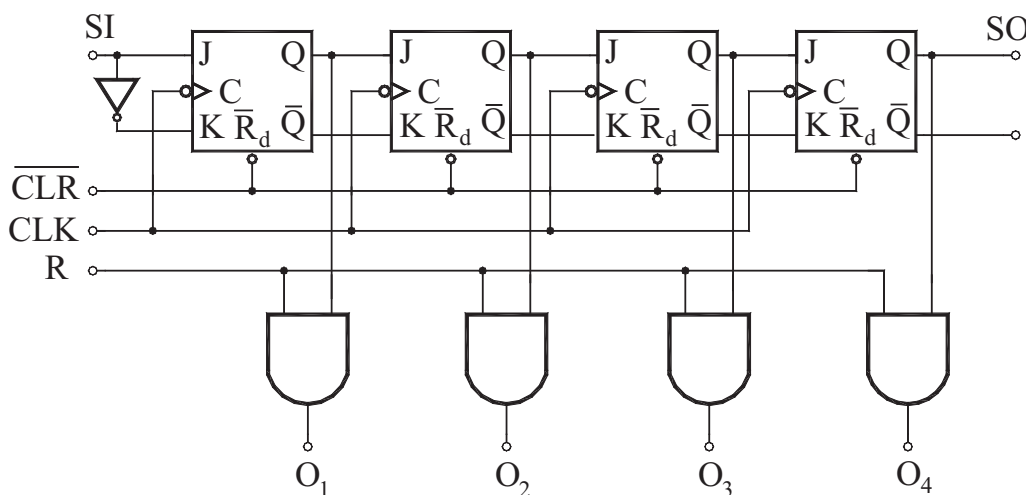


Fig. 5-15. a) Paraqitja simbolike



b) Skema logjike

Fig. 5-15. Regjistri katër bitësh me hyrje serike dhe dalje të kombinuar.

Leximi paralel i përmbajtjes së regjistrit kryhet me sjelljen e impulsit pozitiv në linjën për lexim R ( $R=1$ ) i cili i hap qarqet logjike EDHE dhe me këtë mundëson që gjendja në dalje nga secili bistabil të paraqiten në linjën dalje koresponduese:  $O_1=Y_{11}=Q_1 \dots O_4=Y_{14}=Q_4$  me çka përmbajtja e regjistrit (e dhëna) fitohet në formë paralele. Nga kjo që u tha më lartë bëhet e qartë se ky regjistër paraqet një konvertor serik-paralel (shndërrues) i kodit, sepse të dhënat regjistrohen në mënyrë serike, por lexohen në mënyrë paralele. Informacionet binare të koduara paralele i konverton në kod binar paralel, gjegjësisht kryen konvertimin nga forma kohore në atë hapësinore.

### 5.6. REGJISTRI ZHVENDOSËS ME HYRJE TË KOMBINUAR DHE DALJE SERIKE

Bllok-diagrami i thjeshtë i këtij regjistri cili ka hyrje ose dalje paralele alternative dhe dalje serike, është treguar në fig. 5-16, kurse një prej realizimeve të tij është dhënë në fig. 5-17 b). Ky përsëri është regjistër katër bitësh, paraqitjen simbolike të të cilit e shohim në fig. 5-17 a). Hyrja paralele e të dhënave arrihet nëpërmjet hyrjeve asinkrone  $S_d, R_d$  të secilit bistabil. Vlerat direkte të të dhënës hyrëse e eksitojnë hyrjen  $S_d$  nëpërmjet portave logjike JOEDHE, ku sinjal i dytë hyrës është linja për regjistrim W. Ky sinjal kontrolli (W) gjithashtu i kontrollon edhe portat JOEDHE hyrjet e dyta të të cilave janë komplementet e secilit bit hyrës, kurse daljet e eksitojnë hyrjen direkte për risetim  $R_d$ . Në këtë mënyrë, hyrjet asinkrone  $S_d, R_d$  të çdo bistabili gjithmonë mes veti janë komplementare me çka mundësohet në çdo bistabil të futet gjendja logjike e pranishme në çdo hyrje me çka sigurohet funksionim i drejtë i kësaj komponente digjitale. Regjistrimi paralel i të dhënës kryhet kur në linjën për regjistrim W do të silltet nivel i lartë i cili i hap portat JOEDHE.

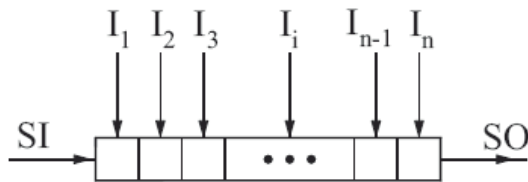


Fig. 5-16. Bllok-skema e thjeshtë

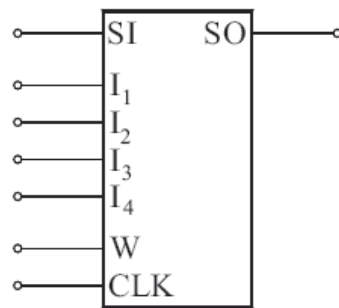
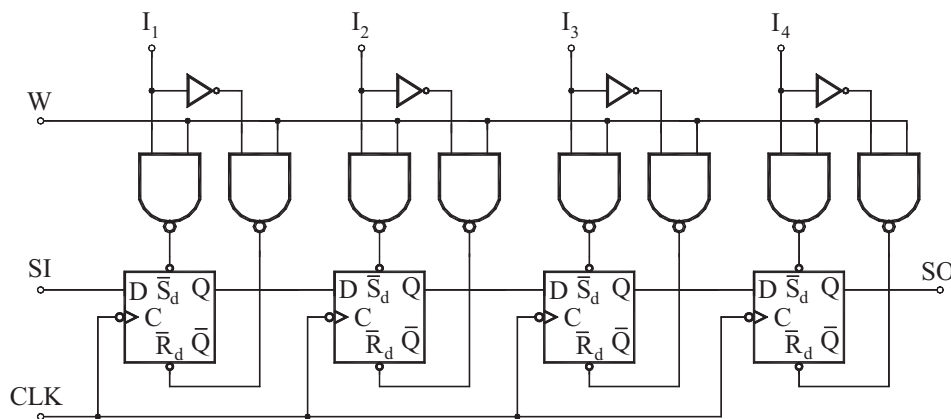


Fig. 5-17 a) Paraqitja simbolike



b) Skema logjike

Fig. 5-17. Regjistri katër bitësh me hyrje të kombinuar dhe dalje serike.

Në këtë mënyrë, gjendja përfundimtare e secilit bistabil, e me këtë edhe e regjistrit, varet vetëm nga nivelet logjike të sinjaleve hyrëse, dhe jo edhe nga gjendja e përmbajtjes aktuale. Me këtë fitohet përshpejtim i punës gjatë mbushjes me përmbajtje të re, sepse nuk ka nevojë për fshirjen e të dhënës që ndodhet në regjistrë.

Informacioni mund të regjistrohet edhe në formë serike nëpërmjet hyrjes së bistabilit të parë, ndërsa leximi i përmbajtjes së regjistrit kryhen në formën serike në dalje të bistabilit të fundit.

Në qoftë se kryhet regjistrim paralel dhe lexim serik, informacioni binar i koduar në mënyrë paralele në fakt konvertohet në informacion të koduar serik, d.m.th. kryhet konvertimi nga kodi hapësinorë në atë kohor. Kjo është një veti shumë e dobishme sepse në këtë mënyrë informacionet mund të regjistrohen në mënyrë jo-periodike, çdo bit në kohë tjetër, dhe pastaj të lexohen periodikisht, me çdo takt impuls, bit pas biti në mënyrë serike.

## 5.7. REGJISTRI UNIVERSAL

Në Fig. 5-18 është treguar një bllok-skemë e thjeshtë e këtij regjistri, nga e cila menjëherë shihet se te ky regjistrë ekziston mundësia e regjistrimit dhe leximit të të dhënave në të mënyrat. Në fig. 5-19 b) është dhënë një realizim i këtij regjistri katërbitësh, paraqitja simbolike e të cilit është dhënë në fig. 5-19 a).

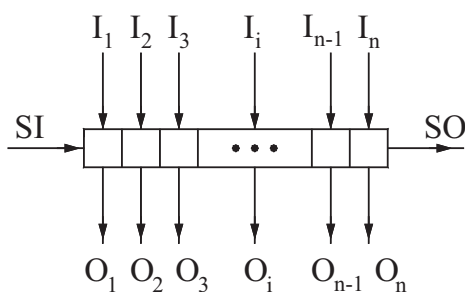
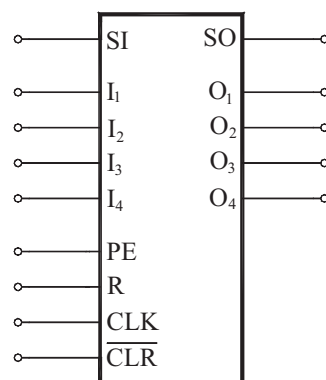
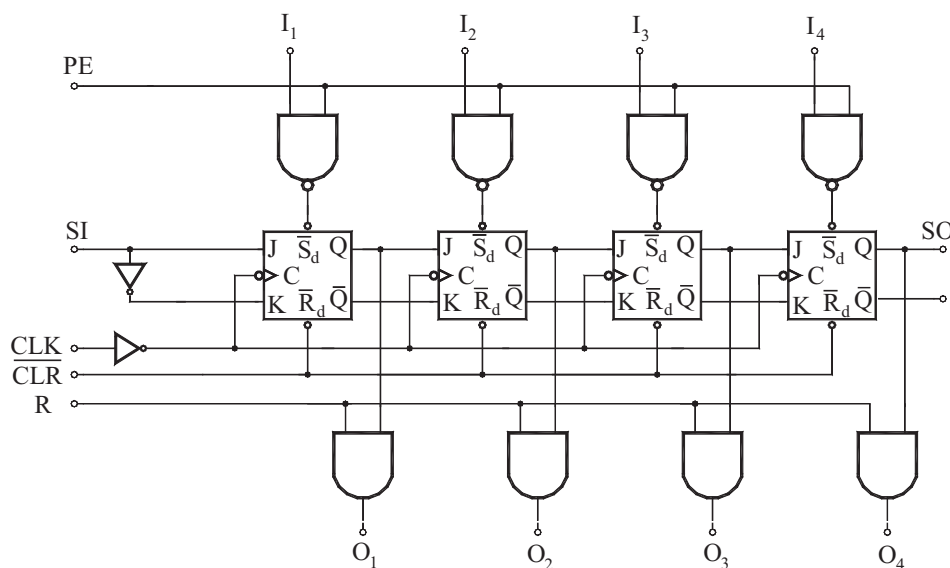


Fig. 5-18. Bllok-skema e thjeshtë



5-19. a) Paraqitja simbolike



b) Skema logjike

Fig. 5-19 Regjistri katër bitësh universal

Fshirja realizohet me bartjen e nivelit të ulët në hyrjen  $\overline{CLR}$ . Nëpërmjet hyrjes SI (*serial input*) të dhënat futen në formë serike bit pas biti, kurse nëpërmjet hyrjeve paralele  $I_1, I_2, I_3, I_4$ , regjistri mund të vendosen në cilën do gjendje fillestare. Hyrjen për përcaktimin e pozitës fillestare PE (*preset enable* - vendosja e mundshme) e mundëson pikërisht ky operacion kur në të do të vendoset nivel i lartë. Paraprakisht, regjistri duhet të fshihet, që vlen në përgjithësi: operacioni i fshirjes duhet ti paraprijë operacionit të futjes së të dhënës në formë paralele. Informacioni dalës mund të merret në formë serike në dalje të bistabilit të fundit, ose në formë paralele në qoftë se sillet nivel i lartë në linjën për lexim R (*read*) me çka gjendja e secilit bistabil paraqitet në linjat dalje.

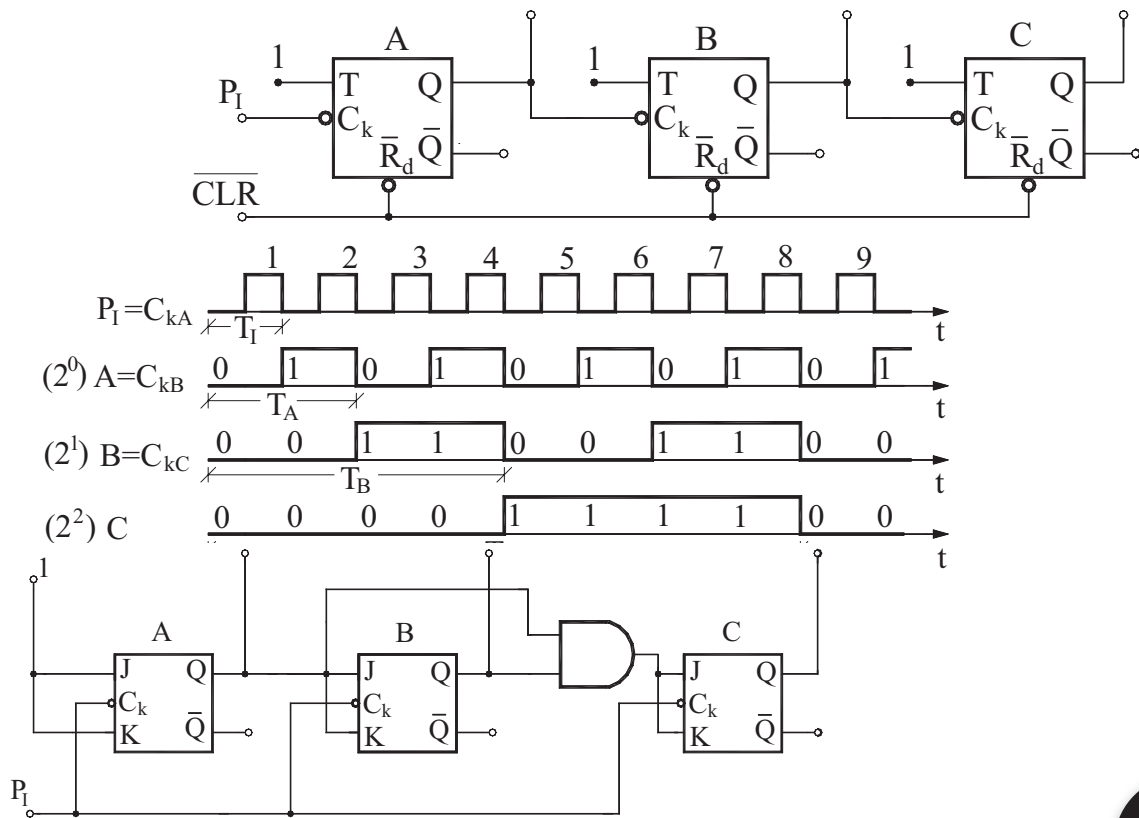
Në këtë shembull të regjistrat, takt-impulset së pari invertohen, dhe pastaj dërgohen në hyrjet për takt sinjal C në të gjitha bistabilit. Me këtë praktikisht mundësohet puna e regjistrat në tehun rritës të taktit (me vonesë prej një periode), edhe pse bistabilit e përdorur janë me strukturë MS.

## PYETJE DHE DETYRA PËR PËRSËRITJE

- 5-1. Çka paraqet regjistri? Prej çka është i përbërë?
- 5-2. Çfarë është përdorimi i regjistrave në makinat llogaritëse digjitale?
- 5-3. Çka paraqet përmbajtja e regjistrat?
- 5-4. Çfarë është operacioni mbushje (futje, regjistrim)?
- 5-5. Çka kryhet me operacionin lexim?
- 5-6. Çfarë ndodh me përmbajtjen e vjetër gjatë mbushjes së regjistrat me përmbajtje të re?
- 5-7. Çfarë mënyrash të leximit ekzistojnë në varësi të asaj nëse gjatë leximit të përmbajtjes së regjistrat humbet ose jo?
- 5-8. Ku paraqitet secili bit gjatë leximit të përmbajtjes së regjistrat?
- 5-9. Me çka definohet gjendja e regjistrat?
- 5-10. Çfarë bëhet me operacionin fshirje?
- 5-11. Çfarë bëhet me operacionin vendosje?
- 5-12. Cilat linja shtesë ekzistojnë në secilin regjistër dhe për çka shërbejnë?
- 5-13. Numëro mënyrat e ndryshme të leximit, gjegjësisht regjistrimit të përmbajtjes së regjistrat!
- 5-14. Çfarë ndodh me bajtët e përmbajtjes gjatë mënyrës paralele?
- 5-15. Çfarë ndodh me bajtët e përmbajtjes gjatë mënyrës serike?
- 5-16. Çfarë është karakteristike për regjistrat stacionar?
- 5-17. Çfarë është karakteristike për regjistrat zhvendosësh?
- 5-18. Çfarë regjistri është paraqitur në fig. 5-5 c)? Vizato bllok-skemën e tij dhe simbolin logjik.
- 5-19. Shpjego se si sillet në gjendjen fillestare regjistri nga fig. 5-5 c)!
- 5-20. Shpjego se si kryhet mbushja e regjistrat nga fig. 5-5 c)!

- 5-21. Shpjego se si kryhet leximi i përmbajtjes së regjistrin nga fig. 5-5 c)!
- 5-22. Çfarë regjistri është paraqitur në fig. 5-6 c)? Vizato bllok-skemën e tij dhe simbolin logjik.
- 5-23. Si sillet në gjendjen fillestare regjistri nga fig. 5-6 c)?
- 5-24. Si realizohet mbushja e regjistrin nga fig. 5-6 c) a) me dy linja b) një linjë për lexim dhe regjistrim?
- 5-25. Si kryhet leximi i përmbajtjes së regjistrin nga fig. 5-6 c) a) me dy linja b) një linjë për lexim dhe regjistrim?
- 5-26. Si duhet të jetë gjendja logjike e të gjitha linjave të regjistrin të dhënë në fig. 5-6 c) që të mundet a) në të regjistrohet b) nga ai të lexohet e dhëna 1) 1101; 2) 1011.
- 5-27. Çfarë regjistri është paraqitur në fig. 5-7 a)? Vizato bllok skemën e tij dhe simbolin logjik.
- 5-28. Si sillet në gjendjen fillestare regjistri nga fig. 5-7 a)?
- 5-29. Çfarë bën linja M për regjistrin nga fig. 5-7 a) kur  $M=1$ , b) kur  $M=0$ ?
- 5-30. Si bëhet leximi i përmbajtjes së regjistrin të fig. 5-7 a)?
- 5-31. Si duhet të jetë gjendja logjike e të gjitha linjave të regjistrin të dhënë në fig. 5-7 a) që të mund në të a) të regjistrohet b) nga ai të lexohet e dhëna 1) 1001 2); 1110.
- 5-32. Çfarë regjistri është paraqitur në fig. 5-8 c) dhe d)? Vizato bllok-skemën e tij dhe simbolin logjik.
- 5-33. Si sillet në gjendjen fillestare regjistri nga fig. 5-8 c) dhe d)?
- 5-34. Nëpërmjet cilave linjave futet dhe lexohet përmbajtja e regjistrin nga fig. 5-8 c) dhe d)?
- 5-35. Vizato diagramet kohore të daljeve nga bistabilat, d.m.th. të gjendjes së regjistrin  $Q_1, Q_2, \dots, Q_4$  nga fig. 5-8 c) dhe d), nëse në hyrje vjen e dhëna 1011. Si do të duken diagramet nëse në vend të bistabilave të cilët komandohen me tehun e takt sinjalit, përdoren a) bistabila MS D, b) latch D? A punon ky regjistër si duhet apo jo? Shpjegoni!
- 5-36. Vizato diagramet kohore për gjendjen e regjistrin nga fig. 5-8 c) dhe d) si dhe tabelën e tij të tranzicionit nëse në hyrje vjen e dhëna: 1) 10110; 2) 01010.
- 5-37. Sipas cilit parim bëhet leximi i përmbajtjes së regjistrin të paraqitur në fig. 5-8 c) dhe d)? Pse?
- 5-38. A ekziston mundësia që gjatë leximit të përmbajtjes së regjistrin të paraqitur në fig. 5-8 a, b të vijë deri te humbja e saj, dhe nën cilat kushte?
- 5-39. Shpjego skemën logjike të regjistrin rrethor katërbitësh me linjë për hyrje serike, linjë për dalje logjike të të dhënës, linjë për fshirje dhe linjë për kontrollin për regjistrimin e përmbajtjes së re, gjegjësisht për qarkullim rrethor të përmbajtjes së vjetër në fig. 5-10.
- 5-40. \*) Vizato skemën logjike dhe simbolin logjik të regjistrin zhvendosësh në të majtë katërbitësh me bistabila D të komanduar me tehun e takt sinjalit, dhe hyrje të veçantë për fshirje.
- 5-41. Përshkruaj mënyrën e funksionimit të regjistrin dy drejtimesh nga fig. 5-12 nëse (a)  $M=0$  (b)  $M=1$ .

- 5-42. Në cilën mënyrë mundet të kryhet leximi i përmbajtjes së regjistrit nga fig. 5-12, ashtu që biti i parë i futur, të lexohet i fundit, d.m.th. sipas parimit LIFO.
- 5-43. Çfarë regjistri është paraqitur në fig. 5-15 b)? Vizato bllok-skemën e tij dhe paraqitjen simbolike.
- 5-44. Në çfarë mënyrë mbushet regjistri nga fig. 5-15 b)? Si mund të lexohet përmbajtja e tij?
- 5-45. Çfarë konvertimi mundëson regjistri nga fig. 5-15 b)?
- 5-46. Çfarë regjistri është paraqitur në fig. 5-17 b)? Vizato bllok skemën e tij dhe paraqitjen simbolike.
- 5-47. Në cilën mënyrë kryhet mbushja e regjistrit nga fig. 5-17 b)? Si mund të lexohet përmbajtja e tij?
- 5-48. Çfarë regjistri është paraqitur në fig. 5-19 b)? Vizato bllok skemën e tij dhe simbolin logjik?
- 5-49. Sqaro parimin e funksionimit të regjistrit nga fig. 5-19 b).



# 6.

## NUMËRUESIT

Pas studimit të kësaj tërësie tematike

- Do të kuptoni strukturën logjike të numëruesve;
- Do të dini të përshkruani parimin e punës dhe zbatimin e numëruesve asinkron:
  - Numëruesit binar,
  - Numëruesit me modul arbitrar,
  - Numëruesit zvogëlues,
  - Numëruesit me dalje të kombinuar,
  - Numëruesit dy drejtimesh;
- Do të dini të përshkruani parimin e punës dhe zbatimin e numëruesve sinkron:
  - Numëruesit binar,
  - Numëruesit me modul arbitrar,
  - Numëruesit decimal,
  - Numëruesit rrethor;
- Do të dini të projektini numërues me modul të ndryshëm të numërimit.





## 6.1. HYRJE, KONCEPTET DHE NOCIONET BAZË

Numëruesit (ang. counters) janë rrjeta logjike sekeunciale të cilat i numërojnë impulset që sillen në hyrjen e tyre, kurse në daljen e tyre e japin numrin rendor të çdo impulsi hyrës në një kod binar të caktuar. Zakonisht ai është sistemi binar natyror, ose kodi binar natyror pra kodi NBCD ose Kodi 8421. Këto struktura digjitale si komponente përbërëse kryesore përdorin një numër të caktuar të elementeve memoruese, konkretisht bistabila, më shpesh në kombinim me qarqe logjike të ndryshme.

Pasi që secili bistabil ka dy gjendje, kjo do të thotë se shumica prej  $n$ -bistabilave mund të më së shumti në  $2^n$  gjendje, ku njëra gjendje e shumicës definohet si kombinim konkret i gjendjeve të bistabilave në veçanti. Te numëruesit, bistabilat janë të lidhur në një strukturë logjike të tillë që çdo impuls i sinjalit hyrës e shtyn numëruesin që të ndryshojë gjendjen dhe nga njëra gjendje të kalojë në tjetrën. Në qoftë se numëruesi fillon të numërojë nga një gjendje fillestare dhe në të kthehet pas  $M$  impulseve hyrëse, një numërues i tillë quhet numërues me bazë  $M$  ose me modul  $M$ . Nëse një numërues është i përbërë prej  $n$ -bistabilave dhe kalon nëpër secilën prej  $2^n$  gjendjeve të mundshme, një numërues i tillë quhet numërues binar.

Numëruesit bazohen bistabilat T të akorduar në regjimin kalimtar (komutues) të punës sipas tab. 4-10, kur hyrja  $T=1$  bën që bistabili të ndryshojë gjendjen gjatë çdo simboli të takt sinjalit. Bëhet fjalë për bistabila T me strukturë MS (ang. Master-slave, d.m.th. kryesor-ekzekutiv) të cilët janë aktiv në tehun rënës të takt sinjalit. Bistabilat lidhen në formë kaskadë ashtu që i bistabili i parë e ndryshon gjendjen e tij në çdo impuls numërues, i dyti në çdo të dytin impuls, i treti në çdo të katërtin, i katërti në çdo të tetin, e kështu me radhë që korrespondon me ndryshimin e bajtëve me peshë të ndryshme në sistemin binar natyror. Pikërisht për shkak të kësaj, informacioni dalës i numëruesit fitohet kur njëkohësisht (paralelisht) merret gjendja në dalje të çdo bistabili i cili hyn në përbërje të rrjetit numërues. Prandaj dalja e numëruesit paraqet vektor binar me gjatësi prej  $n$ -bajtëve, ku  $n$  është numri i bistabilave të përdorur, d.m.th. stadeve.

Krahas numërimit, nga kjo që u tha bëhet e qartë se lidhja kaskadë e bistabilave T dhe mënyra e tyre e punës mundëson që më vonë çdo bistabil në përbërje të rrjetit numërues, frekuenca e impulseve numëruese hyrëse në mënyrë të njëpasnjëshme të ndahet me dy, për çka numëruesit mund të përdoren edhe si ndarës të frekuencave.

Përndryshe, në realizimet praktike të rrjeteve numëruese shumë shpesh, në vend të bistabilave T hasen bistabila JK MS të lidhur në kaskadë, të cilët sipas tab. 4-8 punojnë gjithashtu si bistabilat T në regjimin komutues, sepse në hyrjet J dhe K lidhet nivel i lartë ( $J=1$  dhe  $K=1$ ). Pra, për shkak të dy hyrjeve të tyre, bistabilat JK ofrojnë mundësi më të mëdha për realizimin e llojeve të ndryshme të numëruesve, si për nga struktura logjike, ashtu edhe sipas bazës së numërimit.

Nisur nga parimi i përmendur më parë i funksionimit të T ose kaskadës JK, si dhe formimit të informacionit dalës të numëruesit, bëhet e qartë se çdo impuls i numëruar në dalje të numëruesit do të prezantohet me numër të koduar binar përkatës i cili lehtë mund të shfaqet me ndihmën e diodave LED (të dritës), si edhe mund të shihet nga fig. 6-1, e cila paraqet një bllok skemë të numëruesit në rastin e përgjithshëm.

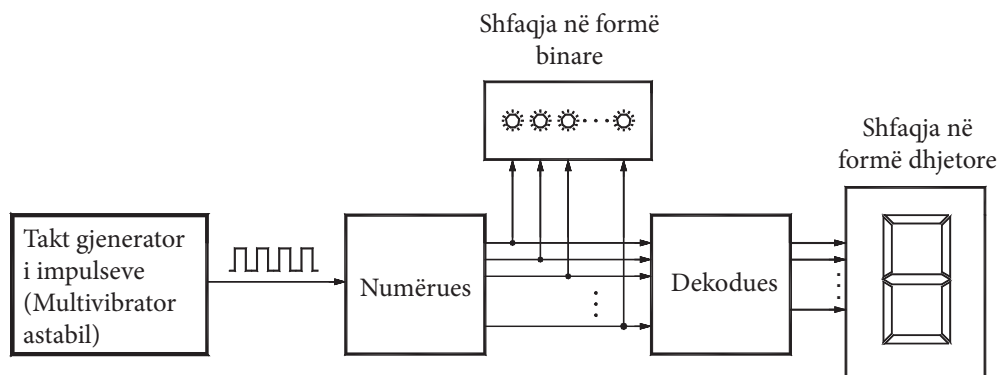


Fig. 6-1. Bllok-skema e numëruesit me shfaqje binare dhe decimale

Për prezantimin vizual të rezultateve të numërimit, kur numri i impulseve duhet të jetë i kuptueshëm lehtë nga ana e njeriut, në dalje të numëruesit mund të shtohet dekodues dhe ekran shtatë segmentesh si indikator, sipas të njëjtës fig. 6-1.

## 6.2. BAZA DHE KAPACITETI I NUMËRUESVE

Tashmë përmendëm se gjendja e numëruesve është e definuar nëpërmjet gjendjes së secilit nga  $n$ -bistabilat (stadet) që hyjnë në përbërje të rrjetit të numëruesit. Në lidhje me këtë, çdo numërues ka *gjendjen e tij fillestare*, e kjo është gjendja e secilit bistabil para se të vijë impulsi i parë hyrës. Me çdo impuls të ri numëruesi e ndryshon gjendjen që, pas mbarimit të një brezi të plotë të numërimit, të kthehet në gjendjen fillestare dhe të rifilloj cikël i ri. Numri i përgjithshëm i gjendjeve të ndryshme quhet gjatësi e ciklit të numërimit dhe e definon bazën e sistemit numerik në të cilin ai numëron, d.m.th. modulën e numëruesit. Sipas bazës së numërimit, numëruesit ndahen në dy grupe:

☞ Numërues binar, dhe

☞ Numërues jo binar, d.m.th. numërues me bazë arbitrare.

Baza e numëruesve binar shënohet me  $M_0$  dhe kjo mund të jetë cilado shkallë e numrit 2, për shembull 2, 4, 8, 16 etj. të dhënë me ekuacionin:

$$M_0 = 2^n, \quad (6-1)$$

ku  $n=1, 2, 3, \dots$  është numri i bistabilave të përdorur të cilët e përbëjnë numëruesin.

Numëruesit me bazë arbitrare  $M$  ndahen në numërues decimal, baza e të cilëve është 10 ( $M=10$ ) dhe në numërues tjerë jo binar.

*Kapaciteti* i një numëruesi shënohet me  $N_K$  dhe definohet si vlerë decimale më e madhe që ai numërues e jep në daljen e tij. Kapaciteti i numëruesit mund të prezantohet nëpërmjet bazës së tij:

$$N_K = M_0 - 1 \quad (6-2)$$

nëse numëruesi është binar (në kod binar natyror), gjegjësisht

$$N_K = M - 1 \quad (6-3)$$

në rastin e numëruesit me bazë arbitrare.

Kur bëhet fjalë për numërues binar, atëherë

$$N_K = 2^n - 1. \quad (6-4)$$

Kjo do të thotë se kur do të arrihet kapaciteti i numëruesit  $N_K$ , të gjithë bistabilat e tij do të setohen (daljet do ti kenë në gjendjen logjike njësi).

**Shembull:** Le të jetë dhënë dy numërues të realizuar me a)  $n=3$ , b)  $n=4$  bistabila. Për secilin prej tyre të përcaktohet baza, d.m.th. moduli ( $M_0$ ) dhe kapaciteti ( $N_K$ ).

a) Për  $n=3$  fitohet  $M_0=2^3=8$  dhe  $N_K=8-1=7 (= 111_{\text{BIN}})$ , që do të thotë se është fjala për numërues me bazë 8, d.m.th. numërues oktal, ndërsa

b) për  $n=4$  fitohet  $M_0=2^4=16$  dhe  $N_K=16-1=15 (= 1111_{\text{BIN}})$ , që do të thotë se bëhet fjalë për numërues me modul 16, d.m.th. numërues heksadecimal.

### 6.3. NDARJA E NUMËRUESVE

Numëruesit ndahen mbi baza të ndryshme gjegjësisht kritereve. Kështu p.sh., më parë cekëm se sipas modulit të numërimit ato ndahen në numërues binar dhe numërues të cilët numërojnë sipas bazës arbitrare. Nga ana tjetër, sipas mënyrës së sjelljes së impulseve ekzistojnë *numërues asinkron*, të cilët ndryshe quhen edhe numërues me hyrje serike ose radhore, dhe *numërues sinkron* ose *numërues me hyrje paralele*. Në numëruesit asinkron impulset lidhen në hyrjen për takt sinjal në bistabilin e parë, kurse çdo dalje nga bistabili paraparak lidhet në taktin e bistabilit në vazhdim. Për dallim nga ato, në numëruesit sinkron impulset dërgohen paralelisht (në të njëjtën kohë) deri te hyrjet për takt të të gjithë bistabilave.

Gjendja fillestare dhe përfundimtare e numëruesit varen nga drejtimi i numërimit, prandaj sipas kësaj ato ndahen në *numërues rritës* dhe *numërues zvogëlues*. Numëruesit rritës fillojnë nga gjendja që i përgjigjet vlerës më të vogël të numëruesit dhe me çdo impuls të ri atë e zmadhojnë për një duke u zhvendosur drejt vlerës më të madhe, që mandej, pas arritjes së saj, përsëri të fillojnë nga fillimi: nga më e vogla drejt më të madhes duke e ndryshuar çdo gjendje paraprake për një, me çka cikli i numërimit përsëritet vazhdimisht. Kundrejt numëruesve rritës, numëruesit zvogëlues fillojnë nga vlera më e madhe dhe me çdo impuls të ri atë e zvogëlojnë për një, duke numëruar drejt vlerës më të vogël, që pas arritjes së saj, të fillojnë përsëri nga vlera më e madhe drejt asaj më të vogël, e kështu me radhë. Edhe në këtë rast cikli i numërimit përsëritet vazhdimisht.

Nga kjo që u tha rrjedh se numëruesi binar rritës, i cili numëron sipas sistemin numerik natyror, gjendja e tij fillestare do të risetohet, d.m.th. daljet e të gjithë bistabilave janë 0, ndërsa për rastin e numëruesit binar zvogëlues gjendja fillestare e tij do të jetë e setuar, d.m.th. daljet e bistabilave do të jenë në 1. Pra, një numërues i tillë rritës, në simbolikën decimale, fillon të numërojë: 0, 1, 2, 3, ( $N_K-1$ ),  $N_K$  sërish 0, 1, 2, 3,... etj. ndërsa numëruesi zvogëlues fillon prej  $N_K$ , ( $N_K-1$ ),..., 2, 1, 0, përsëri  $N_K$ , ( $N_K-1$ ),..., etj., ku  $N_K$  është kapaciteti i numëruesit, d.m.th. vlera decimale e tij më e madhe.

**Shembull:** Le të jetë dhënë numëruesi oktal (numërues binar me bazë  $M_0=8$ ) i cili numëron a) në rritje b) në zvogëlim dhe se për të duhet të përcaktohet sequenca numruese:

Numëruesi oktal përbëhet nga  $n=3$  bistabila sepse  $M_0=2^3=8$  kështu që  $N_K=8-1=7$ . a) Numëruesi oktal rritës do të fillojë të numëroj nga 000 ( $0_{\text{DEC}}$ ) deri në 111 ( $7_{\text{DEC}}$ ) dhe do të gjenë vargun... 000, 001, 010, 011, 100, 101, 110, 111... d.m.th. në shënimin decimale... 0, 1, 2, 3, 4, 5, 6, 7... b) Numëruesi oktal zvogëlues numëron mbrapsht: do të fillojë nga 111 ( $7_{\text{DEC}}$ ) deri në 000 ( $0_{\text{DEC}}$ ) dhe do të gjenë vargun... 111, 110, 101, 100, 011, 010, 001, 000... dmth në decimale... 7, 6, 5, 4, 3, 2, 1, 0...

Në praktikë shumë shpesh hasen edhe të ashtuquajturit *numërues rrethor* të cilët sipas strukturës logjike të tyre ndryshojnë dukshëm edhe nga numëruesit asinkron edhe nga ata sinkron. Por, edhe numëruesit rrethor realizohen si rrjeta sekuenciale të formuara nga më tepër bistabila,

por ata janë të mbyllur me lidhje të kundërt nda dalja e bistabilit të fundit deri te hyrjen e bistabilit të parë edhe atë pa qarqe logjike. Krahas kësaj, numëruesit rrethor zakonisht ndërtohen me lidhjen kaskadë të bistabilave D, e jo T ose JK, prandaj, në aspektin konstruktiv, ngjajnë në regjistrat zhvendosësh. Në numëruesit rrethor, pikërisht për shkak të mënyrës specifike të lidhjes në rrjetin logjik të mbyllur, vargut të impulseve numëruese hyrëse nuk u korrespondojnë numrat në vazhdim në renditje rritëse ose rrenëse si në numëruesit rritës/zvogëlues, por fitohen numra në kod binar të ndryshëm, në varësi të strukturës konkrete të numëruesit rrethor.

Studimi i numëruesve përfshin analizën dhe sintezën e tyre. Analiza ka të bëjë me zbulimin e mënyrës së punës të një numëruesi tashmë të dhënë me strukturë logjike të njohur dhe formimin e tabelës së tij të kombinimeve dhe diagramet kohore. Nga ana tjetër, gjatë procesit të sintezës duhet të projektohet (dizajnohet) numërues me karakteristika të dhëna paraprakisht: lloji i numëruesit (sinkron apo asinkron), baza (moduli) e numërimit (me bazë binare ose arbitrare), drejtimi i numërimit (rritës ose zvogëlues) dhe llojet e bistabilave (T, JK ose të tjerë). Që të fitohet pasqyrë e plotë për numëruesit në tekstin në vazhdim do të përpunohen të dy problemet.

## 6.4. NUMËRUESIT ASINKRON

*Numëruesit asinkron të cilët quhen edhe numërues me hyrje serike ose radhore (ang. ripple counters) kanë konfiguracion më të thjeshtë dhe përdoren në rastet kur nuk ka nevojë për shpejtësi më të mëdha të punës.*

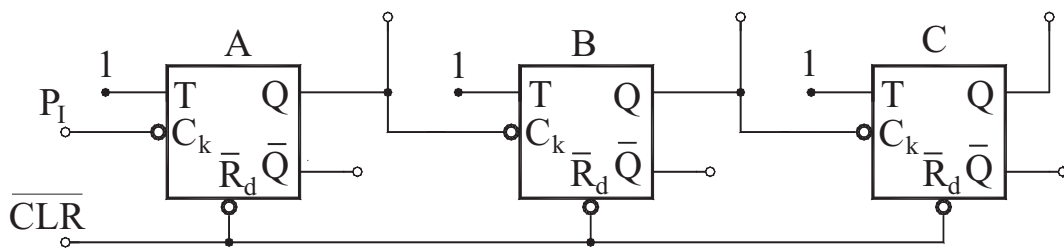
Së pari, fokusin do ta vendosim në numëruesit që numërojnë në drejtimin rritës dhe mandej, në vija të shkurtra do të ngelim edhe në parimin e funksionimit të numëruesve zvogëlues, por do ti analizojmë edhe numëruesit dy drejtimesh ose bilateral të cilët mundet të numërojnë edhe përpara edhe prapa në varësi të gjendjes logjike të hyrjes së veçantë të kontrollit me të cilën zgjedhim drejtimin e numërimit. Në fund, do të shpjegojmë edhe procesin e projektimit të numëruesve me bazë jo binare.

### 6.4.1. NUMËRUESI BINAR ASINKRON

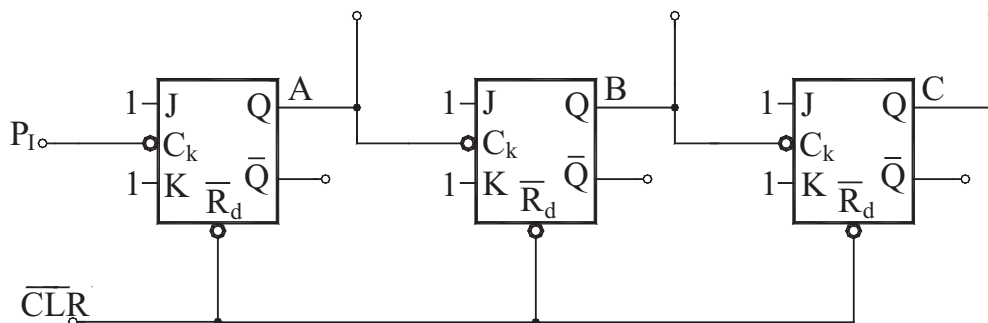
Numërimi në pajisjet digjitale bazohet në numëruesit binar të cilët njëkohësisht janë edhe më të thjeshtë për tu realizuar. Përveç kësaj, duke u nisur nga struktura e numëruesve binar, me disa modifikime relativisht thjeshtë mund të fitohen numëruesit jo binar.

Duke marrë parasysh ekuacionin (6-1) për llogaritjen e bazës  $M_0$  të cilit do numërues binar ( $M_0 = 2^n$ ), si dhe faktin që numëruesit i shfaqin impulset e numëruara në formë binare, është e qartë se për realizimin e numëruesit binar me bazë  $M_0$  e cila është shkalla e plotë e numrit 2 do të duhet të përdoren  $n$  bistabila.

Në fig. 6-2 a), gjegjësisht b), janë treguar dy realizime bazë të një numëruesi binar me zbatimin e tre bistabilave T, gjegjësisht JK, MS ( $n = 3$ ) që do të thotë se bëhet fjalë për rrjet numërimi me tre stade. Bistabilat kanë edhe hyrje direkte për risetimin (fshirjen), kurse mes veti janë të lidhur në kaskadë nëpërmjet daljeve të tyre me çrast hyrjet T, gjegjësisht J dhe K të të gjithë bistabilave mbahen në nivelin e logjikës 1 për çka, sipas rreshtave të parë të tab. 4-8 dhe tab. 4-10, ato punojnë në regjimin komutues: me çdo takt impuls gjendja e bistabilit ndryshon në gjendjen, komplementare me të mëparshmen ( $Q=Q^+$ ). Pasi që bistabilat janë me strukturë MS, ata e ndryshojnë gjendjen gjatë paraqitjes së tehut rënës të takt sinjalit, prandaj çdo stad në vazhdim do të ndryshoj gjendjen e tij në momentin kur dalja e stadi paraprak kalon nga niveli i lartë në të ulët (nga 1 në 0). Pra në këtë strukturë, paraqitja e impulsit në hyrjen për takt ( $C_K$ ) në cilin do bistabil, shkakton ndryshim të gjendjes momentale të tij në të ardhmen e cila është komplementare me të.



a) e numëruesit asinkron oktal me bistabila T



b) e numëruesit asinkron oktal me bistabila JK

Fig. 6-2. Struktura logjike

Impulset eksituese ( $P_I$ ) që duhet të numërohen sillen në hyrjen për takt sinjal të bistabilit të parë A ( $C_{KA} = P_I$ ), ndërsa dalja Q nga secili bistabil paraprak paraqet takt për të ardhshmin. Pasi që bëhet fjalë për bistabila të akorduar T, gjegjësisht JK, MS në të cilët  $T=1$ , gjegjësisht  $J=1$  dhe  $K=1$ , me çdo impuls numërimi ndryshon gjendja e bistabilit të parë A edhe atë me paraqitjen e tehut të tij rënës. Edhe bistabilat B dhe C do të ndryshojnë gjendjen vetëm kur në daljet e bistabilave që atyre u paraprijnë, paraqitet ndryshimi nga niveli i lartë në të ulët, pra në momentin kur vendoset 0 logjike. Gjendja e bistabilit B, d.m.th. dalja e tij  $Q_B$  varet nga dalja e A ( $Q_A$ ) sepse takti në B është pikërisht dalja e bistabilit A ( $C_{KB} = Q_A$ ); ngjashëm, dalja e C ( $Q_C$ ) varet nga dalja e B ( $Q_B$ ), sepse takt për bistabilin C është dalja e B ( $C_{KC} = Q_B$ ). Mënyra e punës së numëruesit shihet nga diagramet kohore të tensioneve në dalje të këtyre elementeve memoruese (fig. 6-3). Pasi që bëhet fjalë për rrjet sekuencial, paraprakisht do të duhet të supozohet gjendja fillestare e cila në këtë rast, kur bëhet fjalë për numërues rritës, do të duhet të jetë  $0_{DEC}$  që në binar kodohet si  $ABC=000$ , d.m.th.  $Q_A=Q_B=Q_C=0$ . Gjendja fillestare definohet me sjelljen e nivelit të ulët kohë-shkurtër (0 logjike) në hyrjen për fshirje  $\overline{CLR}$  që është e lidhur në hyrjen për risetim direkt të çdo bistabili, me çka njëkohësisht risetohen të gjithë bistabilat.

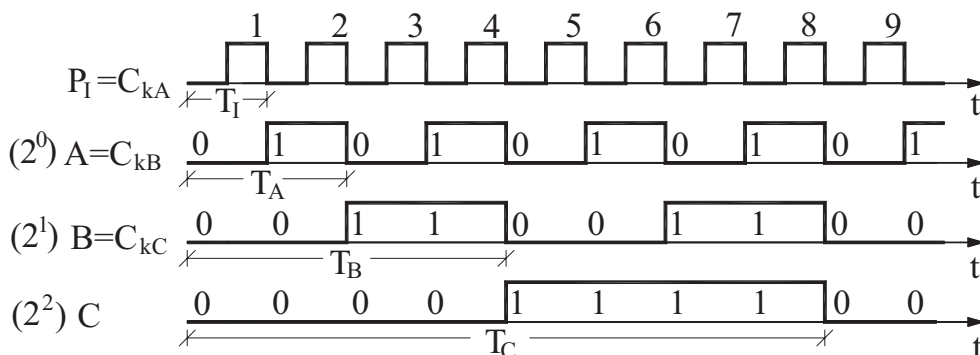


Fig. 6-3. Diagramet kohore të numëruesit asinkron oktal

Duke sjellë impulsin e parë në hyrje të numëruesit setohet bistabili A dhe në daljen e tij vendoset nivel i lartë tensioni ( $Q_A=1$ ). Kjo nuk ndikon në bistabilin B sepse bëhet fjalë për tehun rritës të taktit të tij, prandaj ai mbetet në gjendjen e risetuar ( $Q_B=0$ ). Dalja nga bistabili B është takt për bistabilin C por, pasi që ai është i ulët, nuk e ndryshon gjendjen e bistabilit C, kështu që edhe bistabili C mbetet i risetuar ( $Q_C=0$ ). Impulsi i dytë hyrës përsëri e ndryshon gjendjen e bistabilit A, tash ai risetohet, kështu që në daljen e tij paraqitet tehu rënës dhe nivel i ulët tensioni ( $Q_A=0$ ). Kjo transmetohet deri te hyrja për takt të stadit në vazhdim, bistabilin B, me çka bistabili B setohet dhe në daljen e tij paraqitet logjika njësi ( $Q_B=1$ ), tehu i përparmë rritës i cili nuk ndikon mbi stadin e ardhshëm, bistabilin C, i cili edhe më tutje mbetet i risetuar ( $Q_C=0$ ).

Impulsi i tretë përsëri e seton bistabilin A, por nuk ndikon në bistabilat B dhe C ( $Q_A=1$ ,  $Q_B=1$ ,  $Q_C=0$ ). Pas impulsit të katërt përfundojnë dy cikle të ndryshimit të gjendjeve të bistabilit A, një cikël i B dhe fillon ndryshimi i daljes së bistabilit C ( $Q_C=1$ ). Një cikël i C, d.m.th. përsëri ndryshim i gjendjes së tij, por tani nga niveli i lartë në të ulët (nga 1 në 0) do të ndodhë vetëm pas impulsit të tetë, kur njëkohësisht të gjithë bistabilat nga gjendja e setuar  $ABC=111$ , d.m.th.  $Q_A Q_B Q_C=111$ , që paraqet numrin 7 në sistemin decimal, kalojnë në gjendjen e risetuar  $ABC=000$ , pra  $Q_A Q_B Q_C=000$  ( $0_{DEC}$ ) me çka përsëri vendoset gjendja fillestare, nga e cila numërimi përsëri fillon nëpërmjet 1, 2, ... drejt 7. Është e qartë se pas numërimit të tetë impulseve përfundon cikli i numërimit që rrjedh nga ekuacioni 6-1 ( $M_0=2^n$ ), sipas të cilit me zëvendësimin e  $n=3$  fitohet:

$$M_0 = 2^3 = 8 \quad (6-5)$$

që do të thotë se moduli (baza) e numërimit e këtij numëruesi binar është 8 ( $M_0=8$ ), prandaj ky edhe quhet *numërues oktal*.

Për shpjegimin e punës së numëruesit oktal mund të përdoret edhe tabela e tij e kombinimeve tab. 6-1 në të cilën janë dhënë të gjitha gjendjet e numëruesit  $S_i$ , vlerat konkrete në formë binare (kombinimet) të daljeve nga bistabilat për secilën nga gjendjet, si dhe indekset përkatëse (vlerat decimale)  $K_i$  të secilit kombinim. Nga tab. 6-1 shihet se gjendjet e numëruesit  $S_0, S_1, S_2, \dots, S_7$  korrespondojnë me vlerat e kombinimeve të triadave binare të sistemit numerik oktal:  $000, 001, 010, 011, 101, 110$  dhe  $111$  pra  $0, 1, 2, 3, 4, 5, 6$  dhe  $7$  decimal.

Gjendjet		Bistabilat
$S_i$	$K_i$	C B A
0	0	0 0 0
1	1	0 0 1
2	2	0 1 0
3	3	0 1 1
4	4	1 0 0
5	5	1 0 1
6	6	1 1 0
7	7	1 1 1
0	0	0 0 0

Tab. 6-1. Tabela e kombinimeve e numëruesit asinkron oktal

Domethënë, vlerat e kombinimeve të numëruesit mund të përcaktohen me ndihmën e daljeve nga bistabilat A, B dhe C. Në çdo resht regjistrohet gjendja ( $S_i$ ) në të cilën mundet të ndodhet numëruesi, si dhe indeksi i tij ( $K_i$ ) i cili e përfaqëson varësisht nga gjendja individuale e secilit bistabil, ku  $i = 0, 1, 2, 3, 4, 5, 6, 7$ .

Renditja e gjendjeve dhe vlerat e indekseve në tabelë plotësisht korrespondojnë me numërimin në sistemin numerik binar natyror.



Nga tabela konstatohet se stadi i parë d.m.th. bistabili  $A$  ka pozicion me peshë vlere më të vogël  $2^0$ , bistabili i ardhshëm  $B$  ka peshë  $2^1$ , ndërkohë që stadi i fundit  $C$  ka pozicion me vlerë më të madhe  $2^2$ . Kështu, në simbolikën decimale, çdo impuls i numëruar mund të përfaqësohet me numër përkatës  $N$ :

$$N = 2^0 Q_A + 2^1 Q_B + 2^2 Q_C \quad (6-6)$$

Numri i përgjithshëm i gjendjeve për këtë numërues është tetë, me çka numërimi fillon nga gjendja fillestare- e parë kur  $N = 0$  ( $S_0 = Q_A Q_B Q_C = 000$ ), e deri në të fundit - gjendja e tetë kur arrihet kapaciteti i numëruesit  $N = N_K = 7$  ( $S_7 = Q_A Q_B Q_C = 111$ ).

Në rastin e përgjithshëm, për numëruesin binar me  $n$ -stade numri i përgjithshëm i gjendjeve do të jetë  $2^n$ , me çka fillohet nga gjendja fillestare kur  $N = 0$ , e kështu deri në gjendjen fundore kur

$$N = N_K = 2^n - 1.$$

$$N = 2^0 Q_A + 2^1 Q_B + 2^2 Q_C + 2^3 Q_D \dots + 2^{n-1} Q \dots \quad (6-7)$$

**Pjesëtuesi (ndarësi) i frekuencave:** numëruesi binar në fakt punon si pjesëtues i frekuencave që shihet lehtë nga diagramet kohore të tij të paraqitur në fig. 6-3. Pasi që sjellja e secilit bistabil varet nga takt sinjali i tij që në fakt është dalje nga paraardhësi i tij, në dalje të secilit bistabil gjenerohen dy herë më pak impulse në raport me paraardhësin, d.m.th. sinjal me periodë dy herë më të madhe, kështu që raporti i pjesëtimit i impulseve hyrëse të numërimit varet nga ajo se pas cilit bistabil merret dalja. Faktori i pjesëtimit është  $2^i$ , ku  $i$  është numri rendor i bistabilit ( $i = 1, 2, 3, \dots, n$ ). Kështu për shembull, vargu hyrës i numërimit është takt për bistabilin e parë, kështu që raporti i pjesëtimit në dalje të tij  $A$  është  $2$  ( $2^1$ ), pas bistabilit të dytë  $B$ , raporti është  $4$  ( $2^2$ ) etj. prandaj nëse frekuenca e impulseve hyrëse të numërimit është  $f_i = 1/T_i$ , ku  $T_i$  është perioda e tyre, frekuenca e impulseve pas bistabilit të parë  $A$  do të jetë  $f_A = f_i/2^1 = f_i/2$ , pas të dytit  $f_B = f_A/2 = f_i/2^2 = f_i/4$ , pas tretit  $f_C = f_B/2 = f_i/2^3 = f_i/8$ , e kështu me radhë., sipas ekuacionit:

$$f_i = \frac{f_i}{2^i}, \quad \text{ku} \quad i = 1(A), 2(B), 3(C), \dots n. \quad (6-8)$$

Selektimi i çdo sinjali me frekuencë të dhënë nga ekuacioni (6-8) mund të merret në qoftë se në numërues lidhet multiplekser i duhur.

#### 6.4.2. NUMËRUESI BINAR ASINKRON ZVOGËLUES

Parimi i funksionimit të numëruesit rënës është i kundërt në krahasim me numëruesit rritës. Për dallim nga numëruesit zmadhues të cilët fillojnë të numërojnë nga vlera më e vogël kah ajo më e madhe, *numëruesit zvogëlues* nisen nga vlera më e madhe dhe me çdo impuls të ri të numëruar vlera e tyre zvogëlohet për një deri sa nuk arrijë në vlerën më të vogël - zeroja, që menjëherë pas saj përsëri të futen në gjendjen e tyre fillestare - vlera më e madhe numëruesit, e cila përsëri do të zvogëlohet për një deri te më e vogla, e kështu me radhë cikli i numërimit përsëritet vazhdimisht.

Njëlloj si edhe në numëruesit binar zmadhues, numri i bistabilave  $n$  të nevojshëm për realizimin e numëruesit binar zvogëlues me bazë  $M_0$  e cila është shkallë e plotë e numrit 2, rrjedh nga ekuacioni i njohur (6-1) sipas të cilit  $M_0 = 2^n$ .

Si shembull për analizë përsëri do të marrim numërues binar oktal me bazë 8 ( $M_0 = 8$ )i realizuar me 3 bistabila ( $n=3$ ), por tani të tillë që do të numërojnë në mbrapsht. Vlerat e kombinimeve, d.m.th. gjendjet nëpër të cilat kalon numëruesi janë të vendosura në tabelën tab. 6-2.

Gjendjet		Bistabilat
$S_i$	$K_i$	CBA
0	7	1 1 1
1	6	0 1 1
2	5	1 0 1
3	4	1 0 0
4	3	0 1 1
5	2	0 1 0
6	1	0 0 1
7	0	0 0 0
0	7	1 1 1

Tab. 6-2. Tabela e vërtetësisë e numëruesit oktal rënës

Pasi që bie nga vlera më e madhe, në momentin fillestar të gjithë bistabilat janë të setuar:  $Q_A Q_B Q_C = 111$  (gjendja fillestare  $S_0 = 111$  është 7 decimale), që gjendja e tyre të ndryshojë në 110 ( $S_1 = 110$ , d.m.th. 6 -t), mandej 101 ( $S_2 = 101$ , pra 5-ja), etj. Derisa numëruesi nuk futet në gjendjen e fundit - gjendjen e tetë ku të gjithë bistabilat janë të risetuar:  $Q_A Q_B Q_C = 000$  ( $S_7 = 000$  ose 0 decimale), pas së cilës përsëri futet në gjendjen fillestare ku tregon 7-she, pastaj 6-she, mandej përsëri 5, 4 e kështu me radhë.

Një mënyrë e tillë e punës mund të merret më thjeshtë nëse përdoren bistabila T ose JK të lidhur në kaskadë ngjashëm si në numëruesin binar rritës por në këtë rast lidhja nga njëri në bistabilin tjetër shkon nëpërmjet lidhjeve të tyre komplementare, dhe jo nëpërmjet atyre direkte.

Struktura logjike e numëruesit është treguar në fig. 6-4. Ai realizohet me bistabila JK MS në regjimin komutues të punës ( $J = 1$  dhe  $K = 1$ ), kurse diagramet kohore të tij janë paraqitur në fig. 6-5.

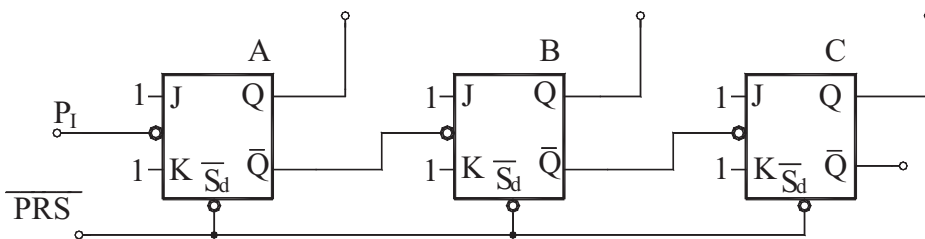


Fig. 6 -4. Struktura logjike e numëruesit oktal zvogëlues

Pasi që bëhet fjalë për numërues zvogëlues, gjendja fillestare e tij  $S_0$  duhet të jetë 7-ta decimale e cila në binare kodohet si  $ABC = \overline{111}$ , d.m.th.  $Q_A = 1$ ,  $Q_B = 1$  dhe  $Q_C = 1$ , prandaj bistabilat e përdorur kanë hyrje direkte për setim  $\overline{S}_d$ . Pikërisht në të gjitha këto hyrje për setim direkt lidhet hyrja për vendosje PRS, në të cilën me sjelljen kohëshkurtër të zeros logjike vendoset gjendja fillestare e numëruesit, d.m.th. setim të të gjithë bistabilave ( $Q_A Q_B Q_C = 1$ ).

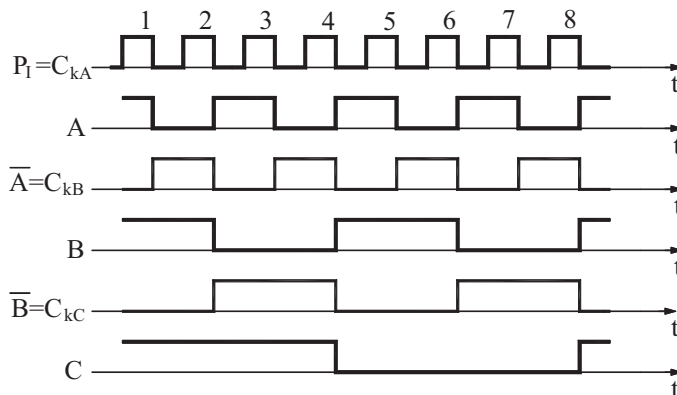


Fig. 6-5. Diagramet kohore të numëruesit oktal zvogëlues

Parimi i funksionimit të këtij numëruesi është i tillë që bistabili i parë e ndryshon gjendjen me çdo impuls numërues hyrës të ri, ndërsa të gjithë bistabilat tjerë e ndryshojnë gjendjen vetëm kur në daljen komplementare të bistabilit paraprak vendoset gjendja e zeros logjike. Sipas kësaj, dhe me supozimin se numëruesi ndodhet në gjendjen fillestare  $S_0=111$  kur të gjithë bistabilat janë të setuar  $Q_A=1, Q_B=1$  dhe  $Q_C=1$ , sjellja e impulsit të parë të numërimit do të risetojë bistabilin A ( $Q_A=0$ ) dhe në daljen e tij do të paraqitet teh rënës, ndërsa dalja komplementare do të shkojë në nivel të lartë. Pasi që dalja komplementare e bistabilit A është takt për bistabilin e ardhshëm B, kurse në të paraqitet tehu rritës i tensionit ( $\overline{Q_A}=1$ ), kjo nuk ndikon në gjendjen e B e cila mbetet e pa ndryshuar ( $Q_B=1$ ). Impulsi i ardhshëm e kthen bistabilin A në gjendjen e njëshit logjik ( $Q_A=1$ ), në daljen e tij komplementare paraqitet tehu rënës i cili e riseton bistabilin B ( $Q_B=0$ ), por nuk ndikon mbi gjendjen e bistabilit C takti i të cilit është dalja komplementare e B, kurse në të është paraqitur tehu rritës, për çka C mbetet e setuar ( $Q_C=1$ ). Gjendja e bistabilit C do të ndryshohet nga ajo e setuar në të risetuar me paraqitjen e tehut rënës të impulsit të katërt sepse atëherë në daljen komplementare të B do të paraqitet tehu rënës ( $\overline{Q_A}=0$ ). Cikli i numërimit do të mbarojë pas impulsit të tetë kur numëruesi kthehet në gjendjen fillestare në bistabila të setuar ( $S_0=Q_AQ_BQ_C=111$ ).

### 6.4.3. NUMËRUESI BINAR ASINKRON DY-DREJTIMËSH

Nga shtjellimi i deri tanishëm mund të konkludohet se edhe numëruesit zmadhues edhe ata zvogëlues kanë konstruksion të njëjtë, por lidhje të ndryshme serike. Kjo nxit zbatimin e rrjetit logjik me të cilën mundet të realizohen të dy mënyrat e numërimit.

Numëruesi me këtë karakteristikë quhet *numërues bilateral* (ang. up-down counter) sepse ka mundësi të numërojë në të dy drejtimet: zmadhues ose zvogëlues, në varësi të gjendjes së linjës së veçantë me të cilën do të kontrollohet drejtimi i numërimit.

Që të fitohet numërues asinkron dy-drejtimesh, struktura e tij e zakonshme duhet të plotësohet me qarqe logjike të cilat do të mundësojnë lidhje të duhur të bistabilave edhe gjatë njëres, edhe gjatë mënyrës tjetër të numërimit. Një numërues i tillë, i realizuar me bistabila JK MS të lidhur në regjimin komutues ( $J = 1$  dhe  $K = 1$ ) është paraqitur në fig. 6-6.

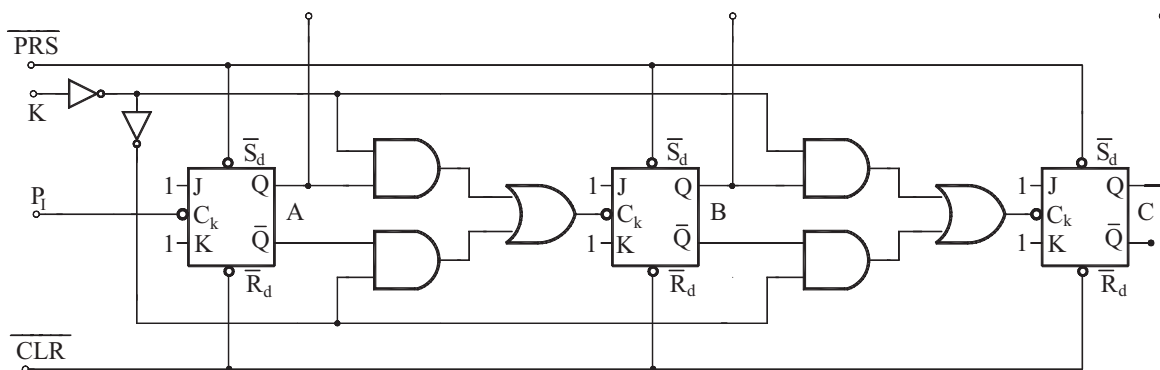


Fig. 6-6. Struktura logjike e numëruesit oktal dy-drejtimesh

Pasi që numëruesi duhet të jetë në gjendje të numërojë edhe përpara edhe prapa, lidhja e bistabilave realizohet nëpërmjet multiplekserëve 2-në-1 (secili i realizuar me nga dy qarqe EDHE dhe një qark OSE) të cilët ofrojnë zgjedhje të drejtimit të numërimit me përjashtim reciprok: nëse numëruesi numëron përpara, nuk do të mund prapa, dhe anasjelltas. Nga figura shihet se te multiplekserët njëra linjë hyrëse siguron lidhje të daljes direkte të secilit bistabil paraprak deri në hyrjen për takt të secilit të ardhshëm, ndërsa nëpërmjet linjës së dytë në hyrjet për takt lidhen daljet komplementare.

Zgjedhja e drejtimit të numërimit realizohet me linjën e kontrollit K e cila lidhet si linjë për zgjedhjen e të gjithë multiplekserëve. Kur numëruesi duhet të numërojë përpara, në këtë linjë (K) me të cilën definohet drejtimi i numërimit vendoset logjika zero ( $K=0$ ) e cila përmes qarkut për komplementim si 1-sha i shoqëron deri në qarqet e sipërme EDHE dhe njëkohësisht të njëjtit i hap. Hyrjet e këtyre portave EDHE janë të lidhura me daljet direkte të bistabilave, kurse daljet e tyre nëpërmjet qarqeve OSE shpërndahen deri në hyrjen për takt sinjal të secilit bistabil të ardhshëm. Me këtë praktikisht çdo multiplekser mundëson transmetim të sinjalit nga dalja direkte e bistabilit të mëparshme, deri në hyrjen për takt të bistabilit të ardhshëm, e me këtë edhe numërimin rritës.

Nëse është e nevojshme të numëroret mbrapsht, atëherë në linjën e kontrollit K vendoset nivel i lartë ( $K = 1$ ), me çrast hapen portat-EDHE të daljeve komplementare, dhe për shkak të transmetimit të sinjalit nga daljet komplementare të secilit bistabil paraprak deri në takt-hyrjet e çdo bistabili të ardhshëm, fitohet proces invers i numërimit rënës.

Nëpërmjet hyrjeve  $\overline{CLR}$  dhe  $\overline{PRs}$  vendoset gjendja fillestare e numëruesit: kur duhet të numërohet përpara të gjithë bistabilat risetohen prandaj në  $\overline{CLR}$  duhet të sillet nivel i ulët dhe në  $\overline{PRs}$  i lartë ( $\overline{CLR} = 0$  dhe  $\overline{PRs} = 1$ ), ndërsa për numërimin mbrapsht eksitimi i këtyre dy hyrjeve duhet të jetë komplementar me të mëparshmin ( $\overline{CLR} = 1$  dhe  $\overline{PRs} = 0$ ) me çka në fillimin të gjithë bistabilat do të setohen. Nga kjo që u tha më sipër rrjedh se gjendja fillestare mund të vendoset edhe me një linjë hyrëse, për shembull P, e cila njëkohësisht do të bartet direkt në hyrjet  $S_d$  të të gjithë bistabilave, por edhe në mënyrë komplementare, nëpërmjet invertorit, deri në të gjitha hyrjet e tyre  $R_d$ .

#### 6.4.4. PROJEKTIMI I NUMËRUESIT ASINKRON ME BAZË ARBITRARE

Pasi që pajisjet digjitale bazohen në sistemin numerik binar, parimi bazë i funksionimit, d.m.th. baza e natyrshme e numërimit të numëruesve binar është  $2^n$ , ku  $n$  është numër i plotë i cili i paraqet elementet e përdorura memoruese (bistabilat). Sipas kësaj, numëruesit binar mund të numërojnë vetëm me module binare  $M_0$ , kështu që me një bistabil fitohet numërues me bazë (modul) 2 ( $M_0 = 2^1$ ), me dy bistabila numërues me bazë 4 ( $M_0 = 2^2$ ), me tre numërues me bazë 8 ( $M_0 = 2^3$ ), me katër numërues në modulën 16 ( $M_0 = 2^4$ ), etj. Por, nga ana tjetër, për shkak të nevojave të ndryshme praktike, shpesh kërkohet që numëruesit të përpunohen me bazë arbitrare  $M$ , si numërues jo binar, që kryhet me realizimin e lidhjes së kundërt të duhur mbi konfiguracionin bazë të numëruesit binar.

Numëruesi me bazë arbitrare  $M$  i përbërë prej  $n$  bistabilave, do të ketë bazë e cila do të jetë më e vogël nga numëruesi binar i përbërë me numër të njëjtë ( $n$ ) të bistabilave i cili numëron sipas bazës natyrore  $M_0$ , kështu që gjithmonë do të vlejë relacioni:

$$M \leq M_0 = 2^n. \quad (6-9)$$

Kështu për shembull, pasi që çdo numërues me katër stadi në strukturën e tij ka 4-bistabila ( $n = 4$ ), si bazë mund të ketë të gjitha modulet e  $M$  më të vogla se  $M_0 = 2^4 = 16$ , d.m.th. duhet të vlejë  $M \leq M_0 = 2^4 = 16$ .

Në qoftë se supozojmë se duhet të projektohet numërues jo binar me bazë arbitrare  $M$ , kjo do të thotë se cikli i numërimit duhet të mbarojë pas  $M$  impulseve hyrëse, që pastaj numëruesi menjëherë të kthehet në gjendjen e tij fillestare. Duke ditur se moduli i numërimit është i ndryshëm nga shkalla e numrit 2 dhe ndryshon nga baza natyrore (binare) e numërimit  $M_0$  ( $M \neq M_0$ ), ku  $M_0 = 2^n$ , mes tyre paraqitet dallimi  $\Delta M$  që paraqet numrin e gjendjeve të cilat numëruesi ti kërcejë që të numërojë me bazë  $M$ :

$$\Delta M = M_0 - M. \quad (6-10)$$

Gjendjet  $M$  në të cilat mund të ndodhet numëruesi kur numëron, quhen *gjendje të lejuara ose legale*, ndërsa ato gjendje që duhet të kapërcehen janë *gjendje të palejuara ose ilegale* ( $\Delta M$ ).

Për kapërcimin e gjendjeve të pa shfrytëzuara, d.m.th. gjendjeve të ndaluara  $\Delta M$  mundet në parim të zbatohet zgjidhja e mëposhtme. Së pari, një kohë shumë të shkurtër gjenerohet kodi binar i impulsit që numërohet, dhe pastaj kryhet risetimi i bistabilave, d.m.th. kthim në gjendjen fillestare dhe vazhdim të procesit të numërimit. Këtu karakteristike është ajo që paraqitet një gjendje e pa lejuar kuazi-gjendje me gjendjes së fundit të vlefshme (legale) nga cikli paraprak i numërimit dhe gjendjes së parë legale të ciklit të ardhshëm. Nëse kjo mes-gjendje lexohet do të paraqitej gabim në numërim.

**Shembull:** Për numërues me modul 5, ose të ashtu-quajturin numërues kuinar, sipas mënyrës së parë, numëruesi do të kishte përsëritur vargun... 000, 001, 010, 011, 100, 101/000... d.m.th. në simbolikën decimale 0, 1, 2, 3, 4, 5/0... që do të thotë se kuazi-gjendja është 5, ndërsa gjendjet e ndaluara janë: 110 dhe 111, pra 6 dhe 7 decimal. Megjithatë, në qoftë se aplikohet zgjidhja e dytë, numëruesi do të kishte gjeneruar sekuencën... 000, 001, 010, 011, 100, 111/000... ose në simbolikën decimale 0, 1, 2, 3, 4, 7/0, nga ku shihet se tani pseudo-gjendje do të jetë 7-ja decimale, kurse të ndaluara do të jenë gjendjet 101 dhe 110, pra 5 dhe 6 decimale. Në çdo rast, njëra nga gjendjet e palejuara, si kuazi apo mes gjendje, paraqitet pas çdo të pestit impuls kur mbaron një cikël i numërimit, dhe fillon i ri.

Për sintezën e numëruesit me bazë arbitrare të dhënë paraprakisht  $M$ , zbatohen bistabila me hyrje direkte për risetim të cilët janë aktiv në nivel të ulët ( $R_d$ ), Struktura logjike, d.m.th. numri i nevojshëm i elementeve memoruese dhe mënyra e lidhjes së tyre fitohet me hapat në vazhdim:

1. Numri i bistabilave të nevojshëm  $n$  rrjedh nga kushti (6-9), më saktë duhet të vlejë  $2^{n-1} \leq M \leq 2^n$ , ku  $M$  është baza e dhënë (moduli) i numëruesit, d.m.th. gjatësia e ciklit të numërimit;
2. Bistabilat lidhen në kaskadë dhe formohet skemë logjike e cila realizon numërues asinkron me  $n$ -stade të zakonshëm;
3. Kryehet transformimi (konvertimi) i modulit të dhënë të numërimit nga numri decimal në binar:  $M_{(10)} \rightarrow M_{(2)}$  ( $M_{DEC} \rightarrow M_{BIN}$ );
4. Daljet nga të gjithë bistabilat që ndodhen në nivel të lartë ( $Q = 1$ ) gjatë  $M_{(2)}$ , duhet të lidhen në qarkun JOEDHE;
5. Dalja nga qarku JOEDHE lidhet në të gjitha hyrjet për risetim direkt të bistabilave.

### 6.4.4.1. NUMËRUESI ASINKRON ME BAZË 5

Procedurën e përmendur për dizajnimin e numëruesit me bazë arbitrare  $M$  do ta ilustrojmë në shembullin e mëparshëm për numëruesin kuinar baza e numërimit  $r$  të cilit ishte 5 ( $M = 5$ ).

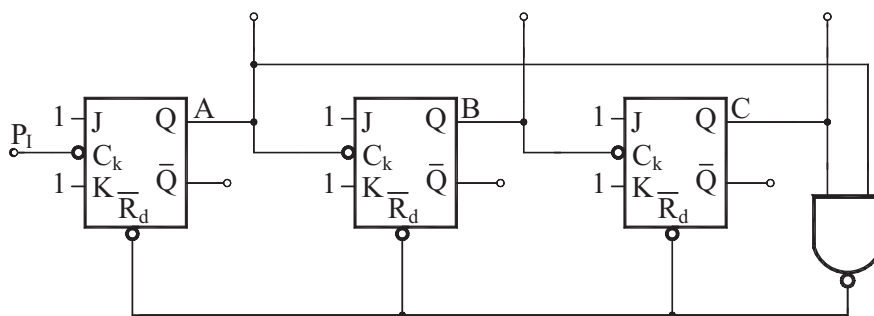


Fig. 6-7. Struktura logjike e numëruesit kuinar asinkron

Do të supozojmë se në dispozicion kemi bistabila JK MS me hyrje direkte për risetim  $\overline{R}_d$ . Pasi që disponojmë me bistabila JK të cilët duhet ta ndryshojnë gjendjen në çdo takt impuls hyrës, në hyrjet e tyre J dhe K në të njëjtën kohë lidhim nivel të lartë d.m.th. i mbajmë në 1-sh fiks ( $J=1$  dhe  $K=1$ ), me çka praktikisht bistabilat JK i transformojmë në bistabila T në të cilët  $T=1$ . Në këtë mënyrë ata punojnë në regjimin komutues kur çdo impuls në hyrjen për takt u ndryshon gjendjen në komplementare.

Gjendjet		Bistabilat		
$S_i$	$K_i$	C B A		
0	7	0	0	0
1	6	0	0	1
2	5	0	1	0
3	4	0	1	1
4	3	1	0	0
0	5/0	1/0	0	1/0

Tab. 6-3. Tabela e vërtetësisë e numëruesit asinkron kuinar

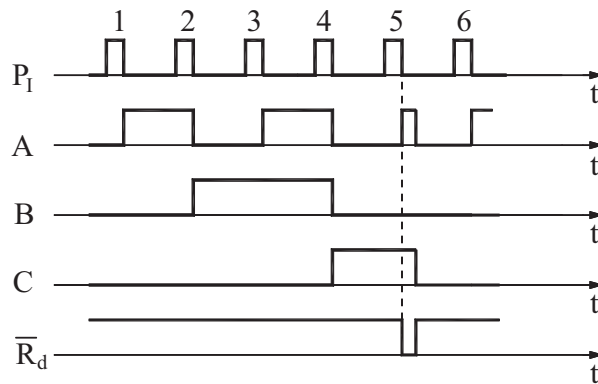


Fig. 6-8. Diagramet kohore të numëruesit asinkron kuinar

Duke zbatuar në mënyrë sequenciale hapat nga procedura e theksuar më sipër, marrim se për realizimin e numëruesit kuinar do të duhen 3 bistabila ( $n=3$ ) ( $2^2 = 4 \leq 5 \leq 2^3 = 8$ ) ku  $5_{DEC} = 101_{BIN}$ , nga ku rrjedh diagrami logjik i numëruesit i paraqitur në fig 6-7, diagramet kohore të të dhëna në fig. 6-8 dhe tabela e vërtetësisë tab. 6-3.

Nga fig. 6-8 shihet se numëruesi punon si numërues binar i zakonshëm deri në impulsin e 5-të, me çrast gjithë kohën dalja e qarkut JOEDHE është e lartë dhe nuk ndikon në hyrjet direkte për risetim të cilat janë aktive në nivel të ulët. Megjithatë, pas paraqitjes së tehut rënës të impulsit të 5-të të numërimit, numëruesi futet në mes-(kuazi)-gjendje që korrespondon me modulën e numërimit në simbolikën binare ( $M = 5_{DEC} = 101_{BIN}$ ) për çka daljet e bistabilave A dhe C janë të larta, ndërkohë e B është e ulët:  $Q_A=1$ ,  $Q_B=0$  dhe  $Q_C=1$ . Pasi që daljet e A dhe C janë të lidhura në hyrjet e qarkut JOEDHE dhe njëkohësisht të dy janë në nivelin e logjikës njësi, kjo shkakton që dalja e qarkut-JOEDHE nga niveli i lartë të kalojë në të ulët dhe me të risetojë të gjithë bistabilat, me çka numëruesi vendoset në gjendjen fillestare (të saktë):  $Q_A=0$ ,  $Q_B=0$  dhe  $Q_C=0$ .

Për realizimin e numëruesit decimal, d.m.th. numëruesit me bazë 10 ( $M=10$ ), do të duhen 4 bistabila ( $n=4$ ): A, B, C dhe D që rezulton nga zbatimi i hapit të parë, pra kënaqjen e relacionit  $2^{n-1} \leq M \leq 2^n$ , sepse  $2^3=8 \leq 10 \leq 2^4 = 16$ . Duke u nisur nga ajo se moduli i numëruesit është 10 ( $M=10$ ), do të kryhet konvertimi në numër binar dhe do të fitohet 1010 ( $10_{DEC} = 1010_{BIN}$ ), që tregon në atë se hyrjet në qarkun JOEDHE duhet të merren nga daljet e bistabilave B dhe D ( $1010 = Q_D Q_C Q_B Q_A$ ), pas së cilës lehtë mund të kompletohet diagrami logjik i numëruesit me zbatimin e bistabilave të llojit JK ose T, diagramet kohore të tyre dhe tabela e vërtetësisë.



## 6.5. NUMËRUESIT SINKRON

Kufizimi i shpejtësisë në punë në numëruesit asinkron mund të shmanget nëse impulsjet numëruese barten paralelisht deri në hyrjet për takt të bistabilave në strukturën e numëruesit, dhe jo vetëm në bistabilin e parë. Në këtë mënyrë mundësohet eksitimi sinkron i bistabilave, prandaj numëruesit e tillë quhen *numërues sinkron* ose *numërues me hyrje paralele*. Në këto numërues, ndryshimi i gjendjeve për të gjithë bistabilat (stadet) do të mund të kryhet në të njëjtën kohë me paraqitjen e taktit, d.m.th. me vargun numërues i cili lidhet në të. Ky ndryshim nuk do të varet nga renditja e bistabilit në raport me të parin, pra nuk do të ketë pritje, me çka regjimi kalimtar shkurtohet dhe është e qartë se vjen deri te rritja e shpejtësisë së punës.

Siç do të shohim në shtjellimin e mëtejshëm, ky zmadhimi i shpejtësisë arrihet me futjen e qarqeve logjike shtesë në strukturën e numëruesit që nga ana tjetër, do të çojë në kompleksimin e realizimit të tyre.

### 6.5.1. NUMËRUESI BINAR SINKRON

Duke ditur se të gjithë numëruesit impulsjet e numëruara i shfaqin në formë binare, është e qartë se për realizimin e numëruesit binar sinkron me bazë (modul)  $M_0$  i cili është shkallë e plotë e numrit 2 ( $M_0=2^n$ ), do të duhet të përdoren  $n$  elementete memoruese (bistabila), si edhe në rastin e numëruesve binar asinkron.

Pasi që në numëruesin sinkron impulsjet e numërimit do të barten njëkohësisht deri në hyrjet për takt në të gjithë bistabilat (stadet), do të duhet logjikë shtesë e cila nuk do të lejojë që impulsi i parë të ju ndryshojë gjendjen të gjithë bistabilave njëherësh, që do të çonte në gabim gjatë punës. Të rikujtojmë se numëruesi punon si duhet atëherë kur stadi i parë e ndryshon gjendjen me çdo impuls hyrës, i dyti e ndryshon gjendjen vetëm kur stadi paraprak do të ndodhet në gjendjen e njëshit logjik, kurse për eksitimin e stadi të tretë që të dy bistabilat paraprak duhet njëkohësisht të jenë në gjendjen e njëshit logjik. Stadi i katërt D do të duhet të ndryshojë gjendjen vetëm kur A dhe B dhe C janë në nivel të lartë, etj. Në lidhje me çfarë u tha është e qartë se do të duhet të zbatohen qarqe EDHE të cilët do të kenë detyrë të sigurojnë harmonizimin e punës së bistabilave duke pasur parasysh takt-sinjalin, d.m.th. varg numërimi i cili në këto numërues si takt-sinjal bartet njëkohësisht në të gjitha hyrjet për takt të bistabilave.

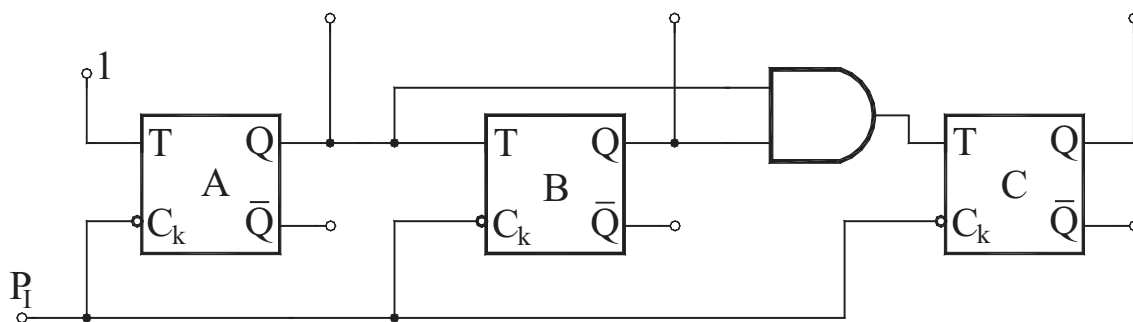


Fig. 6-9. Struktura logjike e numëruesit oktal sinkron me bistabila T MS

Në lidhje me këtë, në fig. 6-9 është paraqitur një shembull i një skeme logjike të numëruesit oktal sinkron (numërues binar me bazë 8) ( $M_0=8$ ), i realizuar me bistabila T MS.



Bistabili i parë reagon në çdo impuls hyrës, i dyti në çdo të dytin, kurse i treti në çdo të katërtin, prandaj në hyrjen e çdo bistabili sillet eksitimi:

$$\left. \begin{aligned} \Leftrightarrow \text{në A njëshi logjik } (T_A=1), \\ \Leftrightarrow \text{në B dalja nga A } (T_B=A, \text{ d.m.th. } T_B=Q_A), \text{ dhe} \\ \Leftrightarrow \text{në C daljet nga A dhe B } (T_C=AB, \text{ d.m.th. } T_C=Q_A Q_B) \end{aligned} \right\} \quad (6-11)$$

Këto shprehje tregojnë se në hyrjen T të bistabilit A duhet vazhdimisht i pranishëm nivel i lartë, stadi A lidhet direkt në stadin B, ndërsa për eksitimin e bistabilit C është i nevojshëm qark EDHE me dy hyrje në të cilat do të lidhen daljet nga A dhe B.

Ky konfigurim vazhdimisht e gjeneron kodin binar natyror me tre bajt me çka fitojmë funksionim të njëjtë si në numëruesin oktal asinkron:... 000, 001, 010, 011, 100, 101, 110, 111... gjegjësisht në decimal... 0, 1, 2, 3, 4, 5, 6, 7... etj.

Gjendjet		Daljet	Hyrjet
S <sub>i</sub>	K <sub>i</sub>	C B A	T <sub>C</sub> T <sub>B</sub> T <sub>A</sub>
0	0	0 0 0	0 0 1
1	1	0 0 1	0 1 1
2	2	0 1 0	0 0 1
3	3	0 1 1	1 1 1
4	4	1 0 0	0 0 1
5	5	1 0 1	0 1 1
6	6	1 1 0	0 0 1
7	7	1 1 1	1 1 1
0	0	0 0 0	

Tabela e kombinimeve tab. 6-4 i shfaq të gjitha gjendjet e numëruesit (S<sub>i</sub>), vlerat e tyre binare, d.m.th. kombinimet në dalje të tre bistabilave dhe indekset e tyre (K<sub>i</sub>) në simbolikën decimale. Çdo gjendje është e prezantuar me kombinim binar të ndryshëm dhe indeks përkatës.

Gjendjet e numëruesit ndryshojnë sipas mënyrës së renditjes së numrave binar në sistemin numerik binar natyror nga 000 deri në 111 (nga 0 deri në 7 decimale), prandaj numri i gjendjes së numëruesit është i barabartë me indeksin e çdo kombinimi që ajo gjendje e prezanton (S<sub>i</sub> = K<sub>i</sub>). Diagramet kohore me të cilët në mënyrë shtesë përshkruhet dhe sqarohet parimi i punës së numëruesit janë dhënë në fig. 6-10.

Tab. 6-4. Tabela e vërtetësisë e numëruesit oktal sinkron rritës

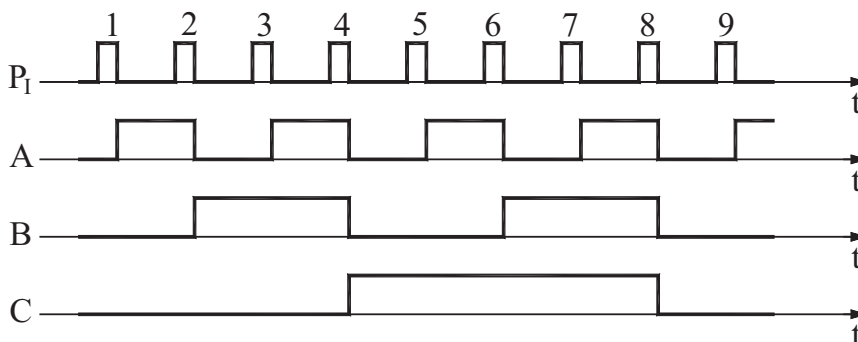


Fig. 6-10. Diagramet kohore të numëruesit oktal sinkron

Në fig. 6-11 është treguar një tjetër realizim i numëruesit oktal sinkron me modul 8 (M<sub>0</sub>=8), por tani duke përdorur bistabila JK MS.

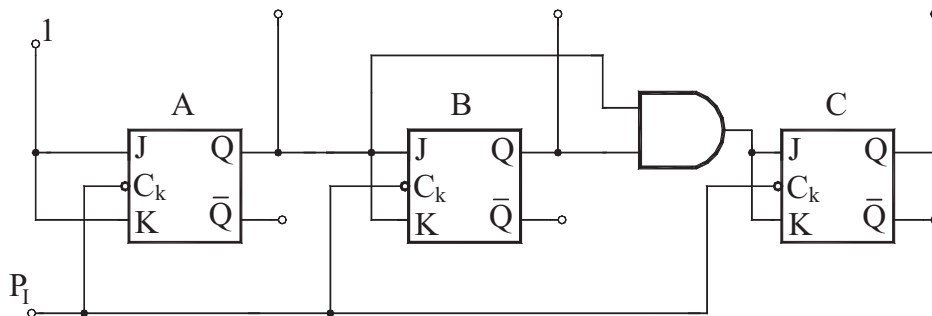


Fig. 6-11. Struktura logjike e numëruesit oktal me bistabila JK MS

### 6.5.2. NUMËRUESI BINAR SINKRON ZVOGËLUES

Duke u nisur nga parimi i funksionimit të numëruesve zvogëlues, dhe duke ditur strukturat logjike të numëruesve binar asinkron zvogëlues dhe të numëruesve sinkron zmadhues, mund të paramendohet struktura e numëruesit sinkron zvogëlues. Një skemë e tillë primare e numëruesit oktal zvogëlues e realizuar me bistabila T MS është paraqitur në fig. 6-12.

Zvogëlimi i vlerës së numëruesit për një mundësohet me lidhjen e daljes komplementare nga bistabili paraprak në hyrjen bistabilit të ardhshëm. Pasi që gjendja fillestare është më e madhja ( $S_0 = 111$ ), numërimi shkon kah më e vogla ( $S_7 = 000$ ):... 111, 110, 101, 100, 011, 010, 001, 000,... ose në decimal... 7, 6, 5, 4, 3, 2, 1, 0,....

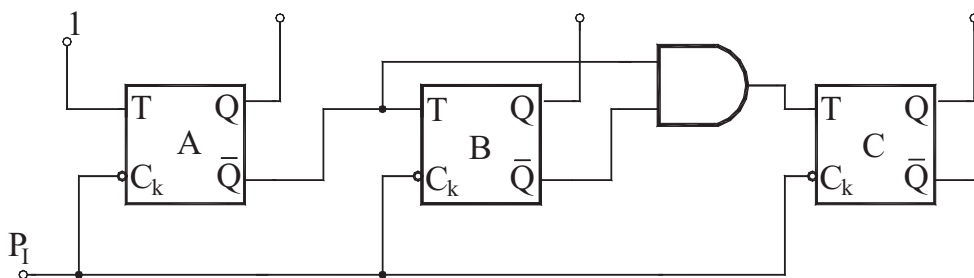


Fig. 6-12. Struktura logjike e numëruesit oktal sinkron zvogëlues

### 6.5.3. NUMËRUESI BINAR SINKRON DY-DRJETIMËSH

Në vazhdim, në pika të shkurtra do të përqendrohemi edhe në numëruesin bilateral sinkron i cili mund të numërojë në të dy drejtimet: zmadhues dhe zvogëlues. Pasi që edhe numëruesit zmadhues dhe ata zvogëlues, kanë konstruktion të njëjtë, por lidhje të ndryshme serike, kjo do të thotë se para çdo bistabili do të duhet to formohet rrjetë logjike e cila në thelb do të punojë si multiplekser 2-në-1 dhe do të mund ti realizojë të dy mundësitë.

Numëruesi nga fig. 6-13 është një shembull i numëruesit oktal të kombinuar, pra numërues binar me modul 8 ( $M_0 = 8$ ) me hyrje paralele, i realizuar me bistabila JK MS, i cili mund të numërojë përpara ose prapa. Që të arrihet kjo, eksitimi i çdo bistabili shkon nëpërmjet rrjetit logjik EDHE-OSE e cila mundëson përzgjedhje në drejtimin e numërimit nëpërmjet linjës së kontrollit K. Domethënë, kur në të silllet nivel i lartë ( $K = 1$ ), ajo i hap të gjitha qarqet EDHE në të cilat janë të lidhura dalje direkte të bistabilave të cilët nëpërmjet qarqeve OSE i eksitojnë bistabilat e ardhshëm, kështu që numëruesi numëron në drejtimin zmadhues. Në të kundërtën, kur niveli i K është i ulët ( $K = 0$ ), përmes invertorit hapen të gjitha qarqet EDHE në të cilat janë të lidhura daljet komplementare të bistabilave të ardhshëm, kështu që numëruesi numëron në drejtimin zvogëlues.

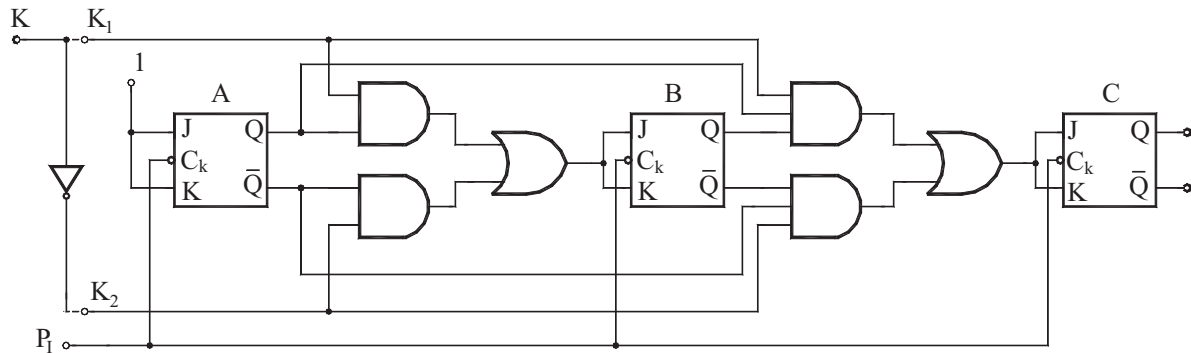


Fig. 6-13. Struktura logjike e numëruesit oktal sinkron dy-drejtimesh

#### 6.5.4. PROJEKTIMI I NUMËRUESIT SINKRON ME BAZË ARBITRARE

Shumë shpesh, problemet e ndryshme në praktikë shtrojnë nevojën për numërues sinkron me bazë arbitrare (jo binare), mes të cilëve më shpesh kërkohet realizimi i numëruesit decimal, d.m.th. numërues me modul 10 ( $M=10$ ). Në lidhje me këtë, paraprakisht janë të njohura baza e numëruesit  $M$  i cili duhet të projektohet, e ndryshme nga  $2^i$  ( $i = 1, 2, 3, \dots$ ), si dhe lloji i bistabilave me të cilët ky numërues duhet të realizohet. Gjatë sintezës së rrjetave numëruese sinkrone, duhet të përcaktohen qarqet logjike shtesë me të cilët do të realizohen lidhjet e kundërta mbi bistabilat për shkak të plotësimit të kushteve të përcaktuara më parë. Koncretisht, struktura e numëruesit dhe formimi i rrjetit kombinator të duhur përmes të cilës do të realizohen lidhjet e kundërta, varet nga moduli i numëruesit  $M$  dhe lloji i bistabilave që duhet të përdoren për ndërtimin e tij.

Gjendjet që duhet të kapërcehen janë gjendje të padëshiruara (të padobishme, të paligjshme apo të ndaluara) dhe numri i tyre është  $\Delta M$  ( $\Delta M = M_0 - M$ ). Në rastin e përgjithshëm, ekziston rreziku që numëruesi të futet në njërin prej këtyre gjendjeve të ilegale dhe pastaj të qarkojë vetëm nëpër to me çka do të punojë gabimisht. Për shkak të kësaj, projektimi mund të kryhet edhe me një kusht shtesë, e ky është që numëruesi të dalë nga secila gjendje e padëshiruar dhe të futet në një legale, pra gjendje të lejuar. Zakonisht gjatë dizajnit të numëruesit me modul arbitrar kërkohet që nga secila gjendje ilegale numëruesi të futet në gjendjen fillestare e cila zakonisht është e risetuar pra të gjitha daljet e bistabilave të jenë zero.

Edhe në këtë rast të dizajnit të numëruesit sinkron, si edhe në realizimet paraprake të numëruesve binar ose jo binar, më shpesh përdoren bistabila T ose JK. Numri i bistabilave të nevojshëm  $n$  përcaktohet nga kushti i njohur:  $2^{n-1} \leq M \leq 2^n$ , ku  $M$  është baza e dhënë e numëruesit (gjatësia e ciklit të numërimit). Dallimi është në atë se gjatë projektimit të numëruesit sinkron duhet të përdoret tabelat e ngacmimit (eksitimit) tab. 4-9 ose tab. 4-11 e bistabilave të përdorur.

Procesi fillon me formimin e tabelës së vërtetësisë për numëruesin e kërkuar. Në kolona, si ndryshore të pavarura merren daljet nga bistabilat A, B, C A, B, C, ... ( $Q_A, Q_B, Q_C, \dots$ ) që janë në dispozicion, ndërkohë që funksionet janë paraqitur me daljet T, gjegjësisht J dhe K, të secilit bistabilit të dhënë.

Më pas, vazhdohet me plotësimin e  $(M+1)$  rreshtave për daljet e bistabilave duke i theksuar të gjitha gjendjet e numëruesit ( $S_i$ ), kombinimet e tyre binare dhe indeksat ( $K_i$ ), ku  $i=0, 1, 2, 3, \dots$  etj. Fillohet nga gjendja fillestare, d.m.th. gjendja e parë e numëruesit  $S_0$  dhe indeksit të saj  $K_0$ , pastaj e dyta ( $S_1$ ), pastaj e treta ( $S_2$ ), etj... deri në gjendjen e fundit  $M$  ( $S_{M-1}$ ), që përfundimisht të merret edhe njëherë gjendja fillestare  $S_0$ , por tani si e  $(M+1)$ -ta.

Duke përdorur tabelën e duhur të eksitimit, në varësi të asaj se cilët bistabila i kemi në dispozicion, tab. 4-9 për JK, gjegjësisht tab 4-11 për T, një nga një, plotësohen kolonat e djathta të tabelës së kombinimeve, d.m.th. vlerat e funksioneve, me çka krahasohet gjendja e mëparshme me atë të ardhshme të secilit bistabil, nëse ajo ka ndryshuar ose jo, sillet vendimi për atë se si duhet të jetë eksitimi i tij (vlera e hyrjeve T, gjegjësisht J dhe K) dhe e njëjta futet në tabelën e prerjen e rreshtit të gjendjes së analizuar dhe kolonës së bistabilit të shqyrtuar.

Përfundimisht, me minimizimin e çdo funksioni, më saktë të ndryshores hyrëse të çdo bistabili, (T, gjegjësisht J dhe K), fitohet rrjeti i kërkuar kombinator me të cilin realizohet lidhja e  $n$ -bistabilave në rrjetin e sekuencial unik e cila e paraqet strukturën e numëruesit të kërkuar me bazë të dhënë  $M$ .

#### 6.5.4.1. SINTEZA E NUMËRUESIT SINKRON ME BAZË 10

Në praktikë, nga numëruesit jo binar zbatim më të madh kanë numëruesit decimal baza e numërimit të të cilëve (moduli) është 10 ( $M = 10$ ), prandaj cikli i numërimit kalon nëpër 10 gjendje, pra përbëhet nga 10 gjendje të ndryshme binare ose sekuenca. Një numër i tillë i gjendjeve mund të përmbushet me realizimin e një numëruesi me katër stade, gjegjësisht me përdorimin e 4 bistabilave ( $n = 4$ ) sepse  $2^3 \leq 10 \leq 2^4$ . Numëruesi me katër stade mundëson  $2^4 = 16$  gjendje të ndryshme nga të cilat do të përdoren vetëm 10, ndërsa  $\Delta M = 16 - 10 = 6$  sekuenca do të mbeten të papërdorura, pra do të duhet të kapërcehen sepse ato do të jenë ilegale. Kthimi i të gjithë bistabilave në gjendjen fillestare do të duhet të ndodhë pas impulsit të dhjetë dhe me të të mbarojë cikli i numërimit. Cilat nga gjendjet do të përzgjidhen si të panevojshme ose huazi-gjendje, varet nga ajo se cili kod binar (BCD) do të aplikohet.

Gjendjet		Daljet	Hyrjet
$S_i$	$K_i$	DCBA	$T_D T_C T_B T_A$
0	0	0000	0001
1	1	0001	0011
2	2	0010	0001
3	3	0011	0111
4	4	0100	0001
5	5	0101	0011
6	6	0110	0001
7	7	0111	1111
8	8	0101	0001
9	9	0101	1001
0	0	0000	

Tab. 6-5. Tabela e vërtetësisë e numëruesit decimal

Zakonisht përdoret numërues decimal në kodin natyror BCD (NBCD, d.m.th. kodi 8421), sepse renditja e gjendjeve të tij përputhet me renditjen e kombinimeve të numëruesit binar konvencional i cili i përfshin 10 kombinimet e para nga 16 të mundshme, duke filluar nga gjendja e zeros logjike në të gjitha stadet  $Q_A Q_B Q_C Q_D = 0000$  (0 decimale), e deri në gjendjen e dhjetë kur  $Q_A Q_B Q_C Q_D = 1001$  (9 decimale). Gjashtë gjendjet e fundit:  $Q_A Q_B Q_C Q_D = 1010, 1011, 1100, 1101, 1110, 1111$  (në decimal 10, 11, 12, 13, 14 dhe 15) janë të ndaluara dhe si të tilla janë të papërdorura.

Cikli i numërimit përfundon pas dhjetë impulseve, kur përsëri vendoset gjendja fillestare  $Q_A Q_B Q_C Q_D = 0000$ .

Gjatë sintezës së numëruesit decimal NBCD do të supozojmë se në dispozicion janë bistabilat T MS. Duke marrë parasysh gjendjet e bistabilave pas çdo impulsi të numëruar dhe gjatë kësaj duke përdorur tabelën e eksitimeve të bistabilit T (t.10-10) duhet të plotësohet tabela e vërtetësisë tab. 6-5. Mbi bazën e saj vazhdohet me minimizimin e secilit prej hyrjeve-T t bistabilave të përdorur.

Për minimizimin e çdo funksioni, më saktë të ndryshores hyrëse të bistabilave përdoret metoda e Karnoit e cila është paraqitur në fig. 6-14 a), b), c) dhe d). Në procesin e minimizimit supozohet se të gjashtë gjendjet ilegale 10, 11, 12, 13, 14 dhe 15 nuk do të marrë pjesë, prandaj vlera e cilit do funksion për kombinimet e përmendura është e pavlefshme. Ajo mund të llogaritet ose për 0 ose për 1 dhe si e tillë të shënohet me “x”.

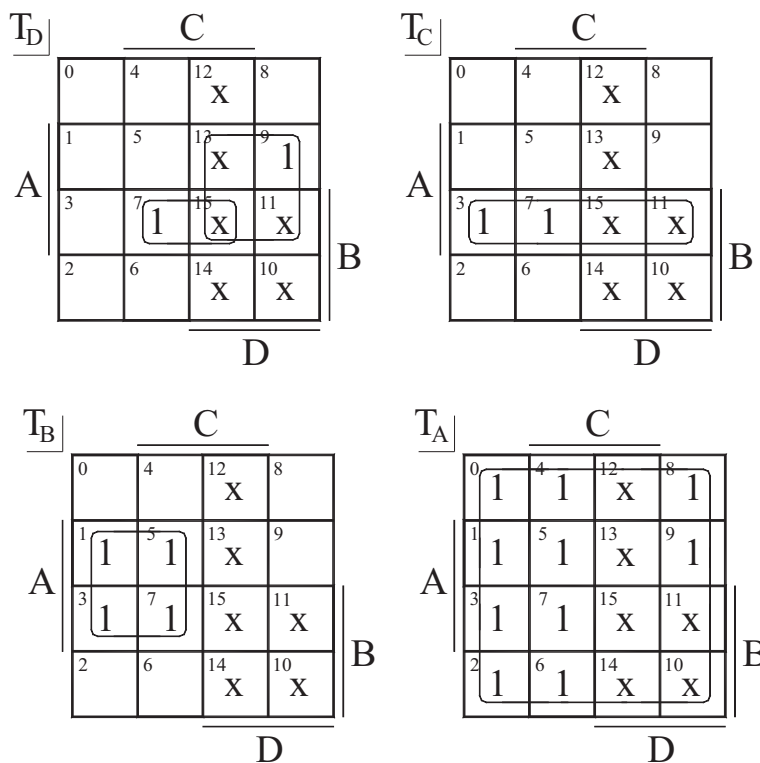


Fig. 6-14. Minimizimi me metodën e diagrameve të Karnoit në numëruesin sinkron decimal

Pas minimizimi të zbatuar për hyrjet e elementeve memoruese fitohen ekuacionet logjike në vijim:

$$\begin{aligned}
 & \text{për bistabilin A: } T_A = 1, \\
 & \text{për bistabilin B: } T_B = AD, \\
 & \text{për bistabilin C: } TC = AB, \text{ dhe} \\
 & \text{për bistabilin D: } T_D = ABC + AD
 \end{aligned}
 \tag{6-12}$$

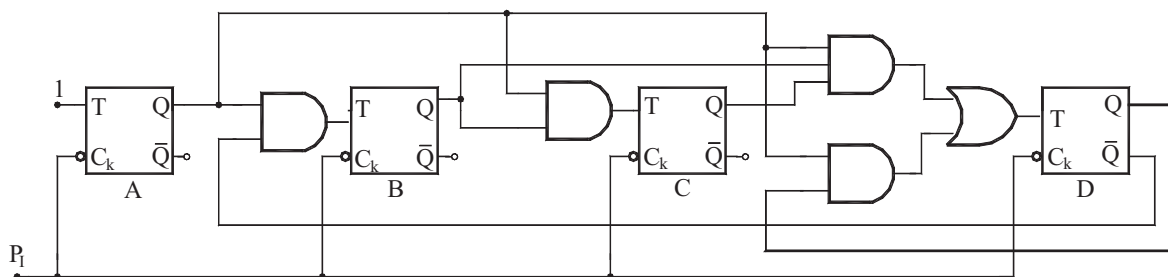


Fig. 6-15. Skema logjike e numëruesit decimal NBCD

Me ekuacionet 6-12 praktikisht janë të përcaktuar lloji i qarqeve logjike dhe mënyra e lidhjes së tyre me bistabilat, nga ku rrjedh edhe skema logjike e numëruesit NBCD e treguar në fig. 6-15.

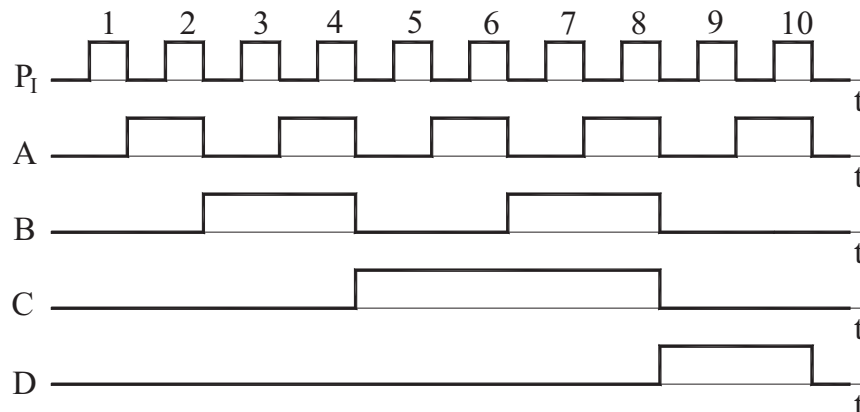


Fig. 6-16. Diagramet kohore të numëruesit decimal NBCD

Përveç strukturës logjike të fig. 6-15, për të kuptuar më mirë procesin e punës, në fig. 6-16 janë paraqitur edhe diagramet kohore të numëruesit decimal. Nga ata shihet deri në impulsin e 10-të numëruesi punon si binar, kurse stadet  $A$ ,  $B$ ,  $C$  sillen si bistabila T në regjimin komutues të punës: stadi  $A$  reagon në çdo impuls, stadi  $B$  në çdo impuls të dytë, kurse stadi  $C$  në çdo të katërt. Impulsi i shtatë i seton tre bistabilat e parë, kurse impulsi i tetë e seton bistabilin e fundit  $D$  dhe njëkohësisht i riseton bistabila tjerë  $A$ ,  $B$  dhe  $C$ . Pas impulsit të nëntë bistabilat  $B$  dhe  $C$  do të risetohen, kurse të setuar janë vetëm stadi i parë dhe i fundit,  $A$  dhe  $D$ . Impulsi i dhjetë vendos gjendjen fillestare në të gjithë bistabilat ( $A, B, C, D = 0000$ , d.m.th.  $Q_A=0, Q_B=0, Q_C=0$  dhe  $Q_D=0$ ) me çka mbaron një cikël i numërimit.

## 6.6. NUMËRUESIT RRETHOR

Struktura logjike e numëruesve rrethore na rikujton regjistrat zhvendosësh sepse është i përbërë nga bistabilat e llojit D. Kjo është një dallim thelbësor në raport me numëruesit binar të cilët i analizuam deri tani sepse ata në përgjithësi bazohen në bistabilat T, ose bistabilat JK të lidhur si T.

Krahas kësaj që u tha, në numëruesit rrethor bëhet fjalë për rrjet numërimi të thjeshtë i cili është i mbyllur me lidhje të kundërt nga dalja në hyrje edhe atë pa përdorimin e qarqeve logjike. Ky është edhe një tjetër ndryshim në krahasim me numëruesit konvencional bistabilat e të cilëve ishin të lidhur në kaskadë (njëri pas tjetrit) dhe kishin dalje të hapur ose të lirë me zbatimin eventual të qarqeve logjike të caktuara për lidhje reciproke dhe/ose realizimin e lidhjeve të kundërta të cilat vareshin nga baza (moduli) i numërimit.

Dallim tjetër është edhe baza e numërimit në raport me numrin e elementeve memoruese të përdorura ( $n$ ). Domethënë, kur përdoren  $n$  bistabila për ndërtimin e numëruesit binar, baza e tij është  $M=M_0=2^n$ , ndërsa te numëruesit rrethor moduli do të jetë  $n$  ose  $2n$ , pra  $M=n$  ose  $M=2n$ . Kjo nga njëra anë paraqet mangësi të numëruesve rrethor në raport me ata binar, për shkak të fakti se rritja e modulit në numëruesit rrethor shkakton rritje të shpejtë të numrit të bistabilave  $n$ . Megjithatë, nga ana tjetër, numëruesit rrethor kanë përparësi në mënyrën më të thjeshtë të lidhjes dhe parimin e punës dhe numërimit.

6.6.1. NUMËRUESI RRETHOR ME BAZË 5

Si një shembull për numëruesin rrethor me bazë  $n$  do të analizojmë numëruesin kuinar i cili ka bazë numërimi 5 ( $M=n=5$ ) dhe përdor 5 bistabila ( $n=5$ ) të llojit D. Në tabelën tab. 6-6 janë treguar të gjitha gjendjet e numëruesit (kombinimet dalëse të bistabilave) me indeksat përkatëse në simbolikën decimale, si dhe vlerat e kombinimeve në formë binare dhe vlerat e eksitimeve të hyrjeve D. Mbi bazën e tab. 6-6, në fig. 6-17 është vizatuar skema logjike e këtij rrjeti numërues.

$S_i$	$K_i$	EDCBA	$D_E D_D D_C D_B D_A$
0	1	00001	00010
1	2	00010	00100
2	4	00100	01000
3	8	01000	10000
4	16	10000	00001
0	1	00001	

Tab. 6-6. Tabela e kombinimeve e numëruesit rrethor kuinar

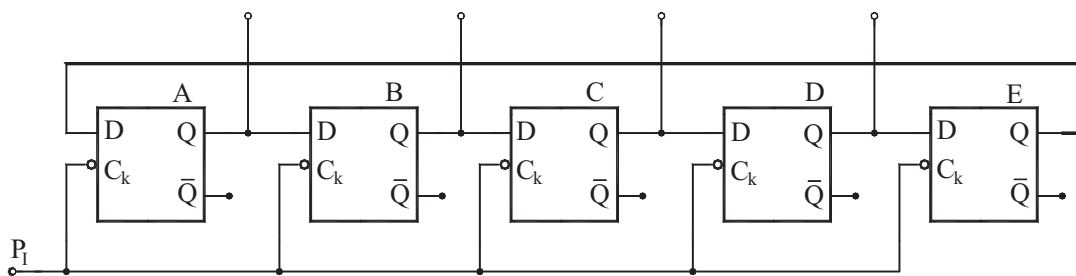


Fig. 6-17. Skema logjike e numëruesit rrethor kuinar

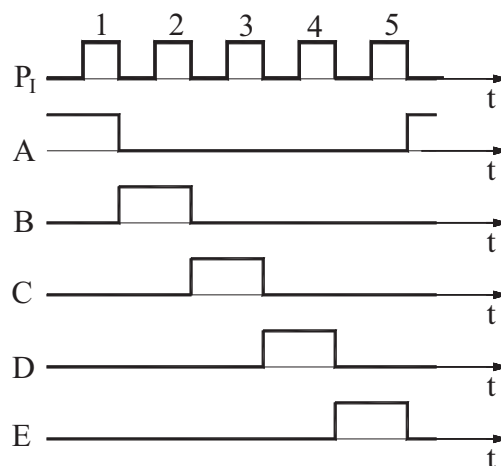


Fig. 6-18. Diagramet kohore të numëruesit rrethor kuinar

Për funksionet hyrëse të bistabilave mund të shkruhen ekuacionet në vijim:

$$D_A = EP_P \quad D_B = AP_P \quad D_C = BP_P \quad D_D = CP_I \quad \text{dhe} \quad D_E = DP_I \tag{6-13}$$

ku A, B, C, D dhe E janë daljet e bistabilave  $Q_A, Q_B, Q_C, Q_D$  dhe  $Q_E$ .



Diagramet kohore me të cilat më qartë mund të shpjegohet funksionimi i numëruesit janë dhënë në fig. 6-18. Në gjendjen fillestare të numëruesit është i setuar vetëm stadi i parë ( $A=1$ ), ndërsa të gjithë stadet tjerë janë të risetuar ( $B=C=D=E=0$ ). Kur do të silltet impulsi i parë i numërimit paralelisht në të gjitha hyrjet për takt, ai e ndryshon gjendjen e bistabilit të parë dhe të dytë: të  $A$  dhe të  $B$ . Pra, hyrja  $D$  e bistabilit  $A$  që është e lidhur në daljen e bistabilit të fundit  $E$  ndodhet në nivel të ulët ( $D_A=Q_E=0$ ), ndërsa dalja e  $A$  që është e lidhur në hyrjen  $D$  dhe  $B$  është në nivel të lartë ( $Q_A=D_B=1$ ). Për këtë shkak risetohet bistabili  $A$ , kurse setohet  $B$ . Me sjelljen e impulsit të dytë risetohet stadi  $B$ , ndërsa setohet vetëm stadi  $C$ , ndërsa daljet tjera edhe më tutje janë në nivel të ulët.

Procesi përsëritet dhe me secilin takt sinjal niveli i lartë që fillimisht ishte i pranishëm në dalje të bistabilit të parë  $A$  në mënyrë sekuenciale transmetohet drejtë hyrjeve të bistabilave të ardhshëm  $B$ ,  $C$ ,  $D$  dhe  $E$ . Për shkak të lidhjes së kundërt nga bistabili i fundit ( $E$ ) deri në të parin ( $A$ ), impulsi i pestë do të setojë përsëri bistabilin  $A$ , dhe do të risetojë bistabilin  $E$ , me çka do të mbarojë ciklin e numërimit dhe do të vendoset gjendja fillestare.

Numërues rrethore me modul  $n$  mund të realizohet edhe me zbatimin e bistabilave JK ose SR, ashtu që dalja  $Q$  nga secili bistabil paraprak do të shkojë në hyrjen  $S$ , gjegjësisht  $J$  të secilit bistabil në vazhdim, ndërsa dalja  $Q$  do të duhet të lidhet në hyrjen  $R$  gjegjësisht  $K$ . Kjo mënyrë e lidhjes do të zbatohet edhe nga bistabili i fundit në të parin: nga  $E$  në  $A$ . Praktikisht, bëhet fjalë për konfiguracion të njëjtë të bistabilave  $D$ , sepse kjo mënyrë e lidhjes është transformim i bistabilave JK dhe SR në bistabila të llojit  $D$ .

### 6.6.2. NUMËRUESI DECIMAL RRETHOR

Numëruesi decimal me modul  $2n$ , nga këndvështrimi konstruktiv paraqet modifikim të numëruesit me bazë  $n$ . Në fakt, ndryshimi është në formimin e lidhjes së kundërt nga dalja komplementare, e jo nga ajo direkte e bistabilit të fundit deri në hyrjen  $D$  të stadi të parë. Numëruesi rrethor me bazë  $2n$  zakonisht haset me emrin *numëruesi i Xhonsanit*, por edhe si *numërues rrethor me lidhje të kundërt të kryqëzuar*.

Si një shembull i numëruesit me modul  $2n$  do të prezantojmë numëruesit rrethor nga figura fig. 6-19 moduli i të cilit është 10 ( $M=10$ ). Bëhet fjalë për numërues decimal, i përbërë nga 5 bistabila ( $n=5$ ,  $M=2n=2 \times 5=10$ ) të llojit  $D$  të cilët lidhen ngjashëm si në numëruesin me modul 5 të fig. 6-17, me ndryshimin e vetëm që në hyrjen  $D$  të bistabilit të parë  $A$  lidhet dalja komplementare, e jo dalja direkte nga bistabili i fundit  $E$ .

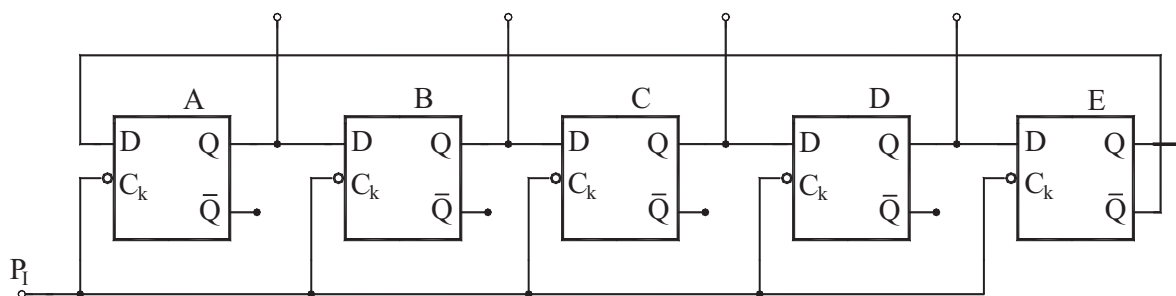


Fig. 6-19. Skema logjike e numëruesit decimal rrethor me bistabila  $D$

Parimin e funksionimit të numëruesit të Xhonsanit do ta shpjegojmë nëpërmjet diagrameve kohore të tij të paraqitur në fig. 6-20. Në fillim të gjithë bistabilat janë të risetuar kështu që numëruesi ndodhet në gjendje të risetuar:  $ABCDE=0000$ , dmth  $Q_A Q_B Q_C Q_D Q_E=00000$ . Sjellja e

impulsit të parë të numërimit do të setojë bistabilin e parë *A* sepse vetëm në hyrjen e tij është i pranishëm nivel i lartë i cili vjen nga dalja komplementare e stadi të fundit ( $D_A = Q_E$ ), ndërsa bistabilat tjerë mbeten të risetuar. Impuls i dytë nuk e ndryshon gjendjen e *A*, dalja e tij mbetet e lartë, dhe në të njëjtën kohë e seton edhe *B*. Kjo mënyrë e punës, d.m.th. setim në seri të secilit bistabil *C*, *D*, *E* vazhdon deri në impulsin e gjashtë kur risetohet bistabili *A*, kurse të gjithë bistabilat tjerë janë të setuar. Tani fillon risetimi në seri i secilit bistabil, përsëri duke filluar nga *A*, dhe nëpërmjet *B*, *C* dhe *D* deri te *E*, që ndodh me paraqitjen e çdo impulsi të numërimit, edhe atë deri në të dhjetin, kur përsëri vjen në vendosjen e gjendjes fillestare  $ABCDE = 0000$ .

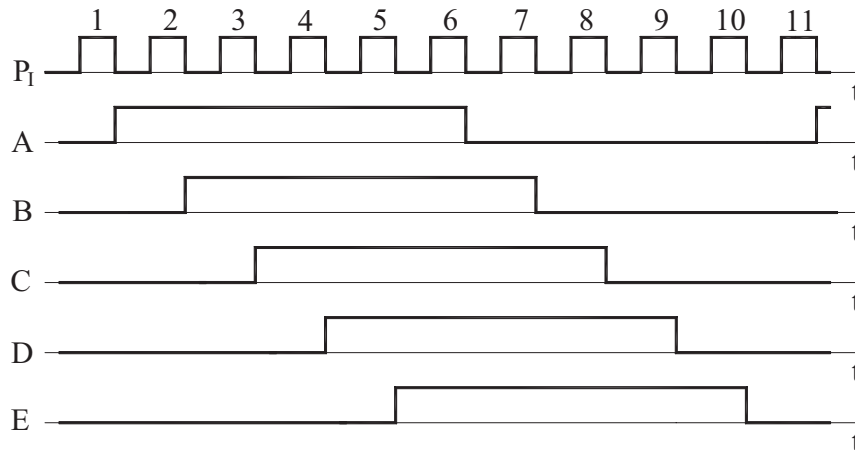


Fig. 6-20. Diagramet kohore të numëruesve decimal rrethorë

Nëpërmjet tabelës së kombinimeve tab. 6-7 më tej sqarohet funksionimi i numëruesit. Në të një mënyrë të njëpasnjëshme janë paraqitur të gjithë 10 gjendjet në të cilat ky numërues mund të ndodhet.

$S_i$	$K_i$	EDCBA	$D_E D_D D_C D_B D_A$
0	0	00000	00001
1	1	00001	00011
2	3	00011	00111
3	7	00111	01111
4	15	01111	11111
5	31	11111	11110
6	30	11110	11100
7	28	11100	11000
8	24	11000	10000
9	16	10000	00000
0	0	00000	

Fig. 6-7. Tabela me vlerat e kombinimeve të numëruesit decimal rrethor

Për ndërtimin e këtij numëruesit mund të përdoren bistabila JK ose SR nëse transformohen në D. Gjegjësisht, çdo dalje direkte nga bistabili i mëparshëm do të duhet të lidhet në hyrjen J të bistabilit në vazhdim, dalja komplementare do të lidhet në hyrjen K ( $J=Q$ ,  $K=\bar{Q}$ ), kurse lidhja nga bistabili i fundit në të parin do të realizohet ashtu që dalja direkte e bistabilit të fundit do të lidhet në hyrjen K të bistabilit të parë, kurse dalja komplementare në hyrjen J ( $J_A = \bar{Q}_E$ ,  $K_A = Q_E$ ), sipas bllok diagramit logjik të paraqitur në fig. 6-21.

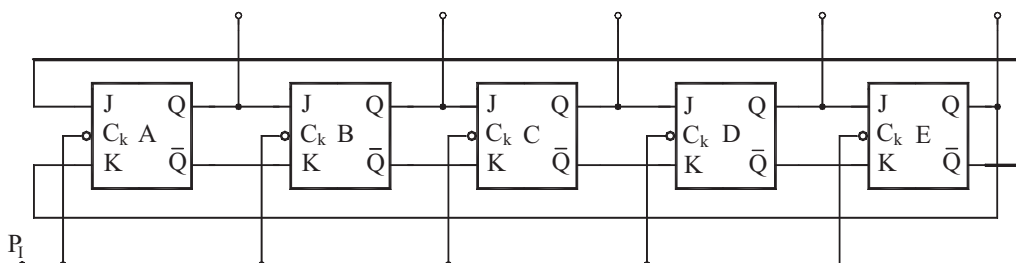


Fig. 6-21. Skema logjike e numëruesit decimal rrethor me bistabila JK

## PYETJE DHE DETYRA PËR PËRSËRITJE

- 6-1. Cili është qëllimi themelor i numëruesve? Cilat janë elementet themelore përbërëse që e formojnë strukturën e numëruesit?
- 6-2. Cilat nga komponentet e përmendura digjitale mund të përdoren si element bazë përbërës i numëruesve; a) bistabilat e komandura me tehun e takt-sinjalit, b) bistabilat MS; c) qarku latch? Shpjego përgjigjen.
- 6-3. Çfarë paraqet një gjendje e numëruesit?
- 6-4. Cili është raporti mes bistabilave të përdorur në strukturën e numëruesit dhe numrit të gjendjeve në të cilat ai mund të ndodhet?
- 6-5. Çka paraqet baza e numërimit (moduli) e numëruesit? Çfarë është cikli i numërimit? Çka është kapaciteti i numëruesit? Si ato janë të lidhur me numrin e bistabilave të përdorur në strukturën e numëruesit dhe bazën e tij?
- 6-6. Cila është a) baza e numërimit b) kapaciteti i numëruesit të përbërë nga 1)  $n=2$ , 2)  $n=3$ , 3)  $n=4$  bistabila?
- 6-7. Si ndahen numëruesit në raport me bazën (modulin) e numërimit?
- 6-8. Cilët lloje të bistabilave më shpesh përdoren për konfigurimin e numëruesve? Në cilin regjim të punës? Si lidhen ata?
- 6-9. A mundet numëruesit të përdoren si pjesëtues të frekuencave? Arsyejo përgjigjen!
- 6-10. Vizato bllok skemën e numëruesit me a) paraqitje binare b) decimale.
- 6-11. Cili është dallimi në mes të numëruesve binar dhe atyre me bazë jo binare?
- 6-12. Si ndahen numëruesit sipas drejtimit të numërimit?
- 6-13. Çfarë numëruesish ekzistojnë sipas mënyrës së lidhjes së impulseve?
- 6-14. Cilat janë dallimet mes numëruesve asinkron (paralele) dhe sinkron (serik)?

6-15. Cilat janë gjendjet nëpër të cilat kalon numëruesi binar i realizuar me a)  $n=2$ , b)  $n=3$ , c)  $n=4$  bistabila? Cilat janë këto kombinime, në simbolikën binare dhe decimale dhe sipas cilës renditje përsëriten?

6-16. Çfarë përfshin analiza e një numëruesi të dhënë? Çfarë duhet të dihet, dhe çka kërkohet?

6-17. Çfarë duhet të jetë e njohur që të projektohet një numërues i caktuar?

6-18. Le të jetë dhënë numëruesi binar asinkron i realizuar me: a)  $n=2$ , b)  $n=3$ , c)  $n=4$ , d)  $n=5$  bistabila. Përcaktoni: 1) moduln ( $M_0$ ), 2) kapacitetin ( $N_K$ ), 3) gjendjen fillestare dhe 4) përfundimtare të këtij numëruesi.

6-19. Vizato skemën logjike të, tabelën e kombinimeve dhe diagramet kohore për numëruesin binar asinkron me bazë a)  $M_0=4$ , b)  $M_0=8$ , c)  $M_0=16$  të realizuar me bistabila 1) T, 2) JK, 3) SR MS (master - slave) që kanë hyrje direkte për risetim  $\overline{R_d}$ .

6-20. Është dhënë numëruesi binar asinkron me modul)  $M_0=4$ , b)  $M_0=8$  dhe c)  $M_0=16$  i cili furnizohet me burim  $+V_{cc}=5V$  dhe është i eksituar me varg të impulseve me periudë  $T_p=1[m\text{ sek}]$ . Vizato diagramet kohore të numëruesit dhe llogarit frekuencën e impulseve hyrëse ( $f_p$ ), si dhe frekuencat e impulseve që fitohen në dalje të bistabilit të parë ( $f_1$ ), të dytë ( $f_2$ ),... etj., deri te i fundit.

6-21. Vizato skemën logjike, tabelën e kombinimeve dhe diagramet kohore për numëruesin binar asinkron zvogëlues për modul a)  $M_0=4$ , b)  $M_0=8$ , c)  $M_0=16$  duke përdorur bistabila 1) T, 2) JK, 3) SR MS të cilët kanë hyrje direkte për risetim  $\overline{R_d}$ .

6-22. Cila është karakteristika kryesore e numëruesit dy-drejtimësh? Cili është parimi bazë i cili mundëson dy drejtimet e numërimit në numëruesin bilateral?

6-23. Në qoftë se supozosh se në dispozicion i ke a)  $n=3$ , b)  $n=4$ , c)  $n=5$  bistabila, përcakto të gjithë modulet e mundshme të numëruesve me bazë jo binare  $M^1M_0$ .

6-24. Cili është dallimi themelor në mes të gjendjes legale (të lejuara) dhe asaj ilegale (të pa lejuar, të ndaluar) të numëruesit me bazë arbitrare?

6-25. Thekso në veçanti dhe shpjego, hapat e procedurës (procedurën) për fitimin e numëruesit asinkron jo binar me bazë arbitrare.

6-26. Projekto numërues asinkron me bazë arbitrare  $M=a)$  5; b) 6; c) 7; d) 9; e) 10; f) 11; d) 12; h) 13; i) 14; j) 15 nëse në dispozicion ke bistabila 1) T, 2) MS JK me hyrje për risetim direkt  $\overline{R_d}$ . Vizato strukturën logjike të tij, diagramet kohore dhe tabelën e kombinimeve.

6-27. Në çka dallohen mes vete numëruesit asinkron dhe sinkron (serik dhe paralel)?

6-28. Vizato skemën logjike, tabelën e vërtetësisë dhe diagramet kohore për numëruesin binar sinkron me baze a)  $M_0=4$ , b)  $M_0=8$  dhe c)  $M_0=16$  duke përdorur bistabilat MS 1) T, 2) JK që kanë hyrje direkte për risetim  $\overline{R_d}$ . Në dispozicion të qëndrojnë qarqe EDHE me numër arbitrar të hyrjeve.

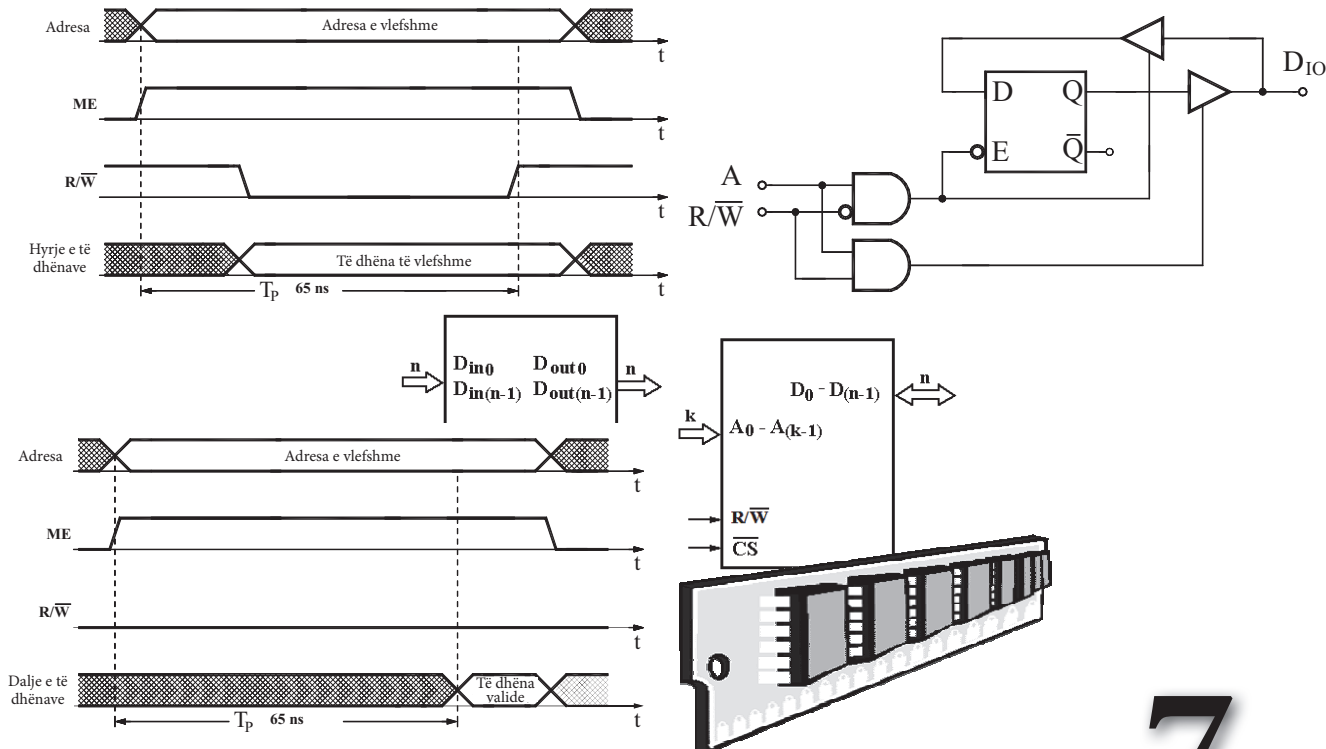
6-29. Sqaro parimin e projektimit të numëruesve sinkron m modul arbitrar  $M^1M_0$ .

6-30. Projekto numërues sinkron me bazë a) 5, b) 6 c) 9 d) 10 d) 11, f) 12, f) 14 duke përdorur bistabila 1) JK, 2) T MS. Në procesin e zgjidhjes supozo se 1) numëruesi asnjëherë nuk do të ndodhet në një gjendje ilegale, 2) nëse ndodhet në gjendje ilegale, duhet të kalojë në gjendjen fillestare (të risetuar).

6-31. Cila është mënyra bazë e lidhjes së bistabilave në formimin e strukturës logjike në numëruesit rrethor?

- 6-32. Çfarë lidhje ekziston midis numrit të bistabilave të përdorur dhe bazës së numërimit (modulit) të numëruesit rrethor të realizuar me to?
- 6-33. Cilat janë dallimet mes numëruesve asinkron dhe sinkron në raport me ata rrethor?
- 6-34. Nëse në dispozicion ke a)  $n=4$ , b)  $n=5$ , c)  $n=6$  bistabila, përgjigju çfarë llojesh të numëruesve rrethor në aspektin e bazës së numërimit mund të realizohen?
- 6-35. Analizo parimin e punës së numëruesit rrethor kuinar.
- 6-36. Vizato skemën logjike, tabelën e vërtetësisë dh diagramet kohore për numëruesin rrethor me bazë a)  $M=4$ , b)  $M=5$ , c)  $M=6$  duke përdorur bistabila 1) D, 2) JK, 3) SR MS. Sqaro parimin e punës.
- 6-37. Analizo parimin e funksionimit të numëruesit rrethor decimal.
- 6-38. Vizato skemën logjike, tabelën e vërtetësisë dhe diagramet kohore për numëruesin rrethor me bazë a)  $M=8$ , b)  $M=10$ , c)  $M=6$  duke përdorur bistabila 1) D, 2) JK, 3) SR MS. Sqaro parimin e punës.





# 7. KOMPONENTET MEMORUESE

Pas studimit të kësaj tërësie tematike

- do të njihni nocionet dhe konceptet bazë që kanë të bëjnë me komponentet dhe pajisjet memoruese;
- do të njiheni me organizimin e memories;
- do të dini ti krahasoni llojet e memorieve: ROM, PROM, EPROM, EEPROM, RAM;
- do të mund t'i përshkruani ngjashmëritë dhe dallimet në mes të qarqeve memoruese të integruara;
- do të dini të shpjgoni mënyrën e adresimit të memories;
- do të njihni strukturën logjike të celulës memoruese RAM dhe funksionimin e saj;
- do të kuptoni si rrjedhin proceset e leximit dhe incizimit në memorie, dhe kështu do të dini të shpjgoni edhe parimin e punës së saj.





## 7.1. HYRJE

Komponentët memoruese janë ndër pjesët përbërëse themelore dhe kryesore të sistemeve digjitale. Memoria ka një rol fundamental, sidomos te kompjuterët, sepse roli i saj është që të rruaj (mbaj mend) lloje nga më të ndryshme të të dhënave, të cilat përfaqësojnë informacione në formë binare. Funkzioni themelor i memories është të mundësojë leximin e të dhënave të futura, si dhe ndryshimin (përditësimin) duke incizuar të reja. Memoret janë komponente të veçanta që përbëhen nga një numër i madh qarqeve logjike të realizuar me elemente elektronike (gjysmëpërçuese): transistorëve dypolar dhe unipolar.

Në këtë temë fillimisht do të njihemi me hierarkinë e komponentëve dhe pajisjeve memoruese, me terminologjinë dhe definimin e koncepteve thelbësore që kanë të bëjnë me memoret me theks të veçantë në memoret gjysmëpërçuese, si dhe me organizimin e tyre të brendshëm. Pastaj do të ndalemi në ndarjen e memorieve sipas kriterëve të ndryshme. Gjatë kësaj do të krahasojmë ngjashmëritë dhe dallimet mes llojeve të ndryshme të komponentëve memoruese, duke nxjerrë përfundime të caktuara për përparësitë dhe mangësitë e tyre.

Për të kuptuar më lehtë funksionimin e komponentëve memoruese do të prezantohen dhe analizohen: modeli i memories, skema elektrike parimore – struktura logjike, si dhe bllok skema e njësisë përbërëse më të vogël të memories – celula memoruese. Në lidhje me këtë do të shpjegohet edhe parimi i punës së memories, duke analizuar rolin e linjave hyrëse dhe dalëse të saj dhe me shfrytëzimin e diagrameve kohore gjatë analizës së dy operacioneve themelore: leximit dhe incizimit.

## 7.2. HIERARKIA E MEMORIEVE

Kur përpunohet memoria si problematikë, në mënyrë të pashmangshme duhet të analizohet edhe ashtuquajtura piramida hierarkike e memorieve e cila në mënyrë pasqyruese na çon në ndarjen e komponentëve dhe pajisjeve memoruese dhe njëherësh na njeh me raportin mes kos-tos së tyre, shpejtësisë së punës dhe kapacitetit.

Piramida e memorieve, e cila është paraqitur në fig. 7-1, në majën e saj mban të ashtuquajturën kesh (ang. Cache) memorie ose të fshehur e cila në krahasim me llojet tjera të memorieve ka kapacitet më të vogël, por nga ana tjetër ka shpejtësi më të madhe gjatë punës. Në nivelin e dytë ndodhet e ashtu quajtura memorie kryesore ose primare, e cila është më e madhe për nga kapaciteti nga kesh memoria, por është më e ngadalshme nga ajo në raport të shpejtësisë. Për këto dy nivele më të larta karakteristike është se ato janë të ndërtuar nga elementet gjysmëpërçuese. Sot ata zakonisht ndërtohen me transistor unipolar NMOS ose në teknologjinë komplementare MOS (CMOS). Si përfaqësues kryesorë të niveleve të ardhshme hierarkike janë njësitë me disqe të forta (ang. hard-disk) të cilët janë përfaqësues të të ashtuquajturave memorie sekondare, ndërsa njësitë me shirit magnetik (ang. magnetic tape) i përkasin një niveli ende më të ulët të ashtuquajturave memorie terciare.

Dy llojet e fundit të pajisjeve memoruese në fakt janë memorie magnetike, sepse leximi dhe incizimi i të dhënave kryhet në medium magnetik: disqe të magnetizuara, gjegjësisht shirit të magnetizuar, për lëvizjen e së cilës janë të nevojshme elemente mekanike. Rrjedhimisht, këto pajisje memoruese kanë një shpejtësi punë më të vogël, por kapacitet shumë më të madh në raport me memoret gjysmëpërçuese.

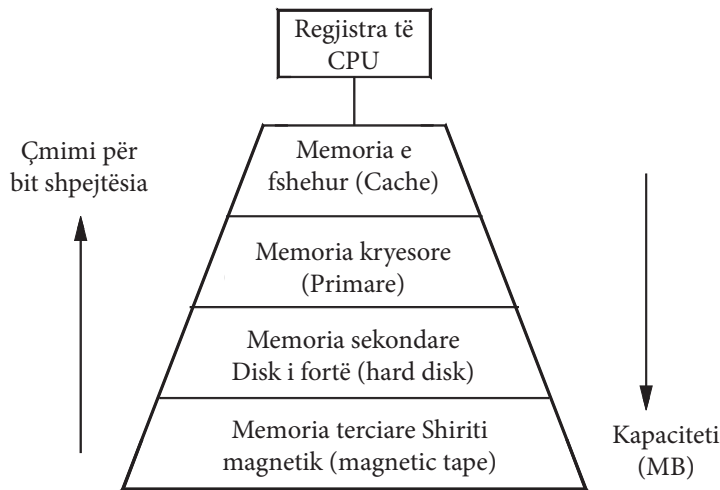


Fig. 7-1. Piramida e hierarkisë së memories

Nga figura fig. 7-1 shihet se komponentët memoruese gjysmëpërçuese si avantazh e kanë shpejtësinë e madhe në punë, por dobësi e tyre është se kanë kapacitet të vogël dhe çmim të lartë për bit në raport me memoriët magnetike. Nga ana tjetër, pajisjet memoruese magnetike, të cilat ndodhen në fundin e piramidës, karakterizohen nga kostoja më e ulët për bit dhe kapacitet më të madh, por dobësi e tyre e madhe është shpejtësia e vogël në raport me memoriët gjysmëpërçuese.

Në vijim në shtjellimin tonë do të fokusohemi në prezantimin e karakteristikave dhe analizën e parimit të punës së komponentëve memoruese gjysmëpërçuese të integruara, të cilët i takojnë nivelit hierarkik më të lartë, cache (kesh) memories.

### 7.3. ORGANIZIMI I BRENDSHËM I MEMORIES, KONCEPTET DHE NOCIONET BAZË

Nga pikëpamja organizative struktura logjike e memories paraqet një grup të përcaktuar dhe rregulluar të një numri të madh të lokacioneve memoruese (m) në formë të tabelës ose matricës sipas fig. 7-2 e cila e tregon në mënyrë më të thjeshtë.

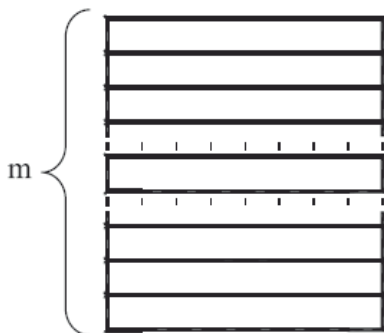


Fig. 7-2. Tabela e memories

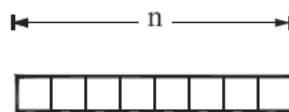


Fig. 7-3. Fjala memoruese

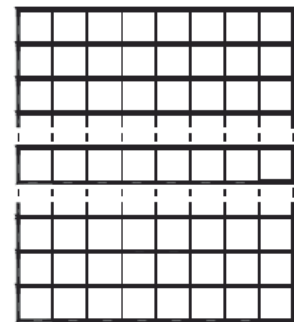


Fig. 7-4. Matrica e memories

Në çdo lokacion mund të gjendet nga një *fjalë memoruese* e caktuar sipas fig. 7-3 e cila përfaqëson një të dhënë të koduar në formë binare si varg (kombinim) i 0-ve dhe 1-ve me gjatësi fikse (n) të shprehur në bajt (vektor binar). Fjala memoruese mund të vendoset në një lokacion të veçantë të memories, e cila përmban numër të fundëm të celulave memoruese, të barabartë me gjatësinë (numrin e bajtëve) e fjalës, sipas fig. 7-4. Prandaj, celula memoruese paraqet njësinë

përbërëse elementare më të vogël të çdo komponente memoruese, sepse në të mund të rruhet (memorohet) vetëm një bit (e dhënë një bitëshe): 0 ose 1. Biti më i rëndësishëm (MSB) (biti me peshë më të madhe) nga e dhëna, i cili është i vendosur në pozicionin më majtas zakonisht shënohet me  $d_{(n-1)}$ , i ardhshmi ngjitur me të me  $d_{(n-2)}$ , dhe kështu deri në bitin e fundit të vendosur më djathtas, i cili është më pak i rëndësishëm (LSB) (biti me peshë më të vogël) dhe shënohet me  $d_0$ . Pasi që në praktikë përdoren memorie fjalët e të cilave kanë një gjatësi prej 1, 2, 4 ose 8 bajtave, më shpesh  $n$  do të jetë 8, 16, 32 apo 64 bajt. Duke pasur parasysh se çdo fjalë memoruese mund të paraqes një të dhënë të caktuar, e cila është e koduar në formë binare dhe ka gjatësi prej  $n$  bajtëve, konkretisht vektor binar, d.m.th kombinim konkret prej 0-ve dhe 1-ve është e vendosur në lokacionin e memories e përfaqëson *përmbajtjen* e saj. Kjo do të thotë se në kuadër të memories çdo *fjalë memoruese* paraqet një tërësi të veçantë (entitet) me gjatësi prej  $n$  bajtëve deri në të cilën mund të kemi qasje me qëllim që të lexohet përmbajtja e saj ose të ndryshohet nëpërmjet incizimit të ri. Pikërisht nëpërmjet këtyre dy operacioneve themelore *leximit* dhe *incizimit* komponenta memoruese e realizon funksionin e saj.

Në lidhje me këtë, kur përdoret *termi incizim* mendohet në rruajtjen (memorimin, futjen, ang. Write) të fjalës memoruese (të dhënës së re) e cila vjen nga një komponentë apo pajisje e cila ndodhet jashtë memories dhe regjistrohet në të si përmbajtje e re në një (cila do) lokacion memories të caktuar nga i gjithë grupi i lokacioneve memoruese. Përmbajtja e vjetër e lokacionit të specifikuar memories do të humbet sepse do të zëvendësohet me të renë.

Nga ana tjetër, kur përdoret *termi lexim* (ang. Read), më konkretisht mendohet në përcjelljen e fjalës memoruese (të dhënës ekzistuese të rruajtur) nga memoria drejt një komponente të jashtme ose pajisje e çka praktikisht lexohet përmbajtja e cila është e vendosur në lokacionin memories të dhënë. Ekzistojnë dy mënyra të ndryshme të leximit: destruktive dhe jo-destruktive. Gjatë leximit *destruktiv* përmbajtja e lokacionit memories humbet, ndërsa gjatë leximit *jo-destruktiv* përmbajtja e saj mbetet ashtu siç ishte pak para leximit. Në praktikë shumë më shpesh haset leximi jo-destruktiv dhe kur përdoret termi lexim zakonisht llogaritet se ai është jo-destruktiv.

Në përputhje me këtë, përmbajtja e lokacionit memories mund të lexohet vetëm si tërësi unike me gjatësi fikse prej  $n$  bajtëve ose në të të incizohet përmbajtje e re, me gjatësi të njëjtë.

Qarqet memoruese të integruara reale disponojnë me linjë kontrolli hyrëse të veçantë e cila zakonisht shënohet me  $R/\overline{W}$ ,  $\overline{WR}$  ose  $\overline{WE}$ . Nëse në të silltet 1 ( $R/\overline{W}=1$ ) kjo do të thotë se nga memoria mund të lexohet, ndërsa nëse gjendja e kësaj linje është 0 ( $R/\overline{W}=0$ ), kjo do të thotë se në komponentën memoruese mund të incizohet.

Duke pasur parasysh se përmbajtja e re më shpejtë mund të lexohet ose ndryshohet në mënyrë paralele, me qasjen e njëkohshme deri te të gjitha celulat memoruese, imponohet përfundimi se për çdo bit të të dhënës do të duhet të përdoret nga një e ashtuquajtur linjë e të dhënave sepse në një moment të dhënë nëpërmjet një linje mund të transmetohet vetëm një bit. Pra, niveli i tensionit që është i pranishëm në të mund të jetë i ulët  $V_L=V_{LOW}=V(0)$  që korrespondon me 0 logjike, ose i lartë  $V_H=V_{HIGH}=V(1)$  që korrespondon me 1 logjik.

Sipas kësaj, nëse regjistrimi i të dhënës së re (përmbajtjes) në lokacionin e memories të dhënë realizohet nëpërmjet ndonjë linje, kurse leximi nëpërmjet një tjetre, kjo mundet simbolikisht të paraqitet sipas fig. 7-5. Në figura shumica e linjave paralele të të dhënave (fig. 7-5 a) kanë qëllime të njëjta dhe për këtë shkak këto thjeshtë shënohen në linjë të gjerë të dyfishtë (fig. 7-5 b) ose me linjë më të trashë të tërhequr (fig. 7-5 c) krahas së cilës është shkruar numri i përgjithshëm i linjave (telave). Me këtë simbolikë thjeshtohet vizatimi i skemave logjike dhe gjithashtu u rritet qartësia e tyre.

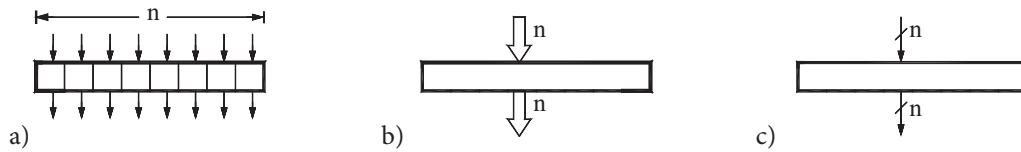


Fig. 7-5. Simbolet të lokacioneve memoruese me linjë të veçantë për lexim dhe incizim

Duke pasur parasysh se njëkohësisht nuk mund të lexohet dhe të incizohet, sepse në një moment i qasemi lokacionit memories dhe se përmbajtja e saj ose lexohet, ose incizohet e re, në vend të përdorimit të dy grupeve të linjave të të dhënave: njërit për hyrje, kurse tjetrit për dalje, mund të përdoret vetëm një grup i linjave. At në momentin kur lexohet do të jenë dalje ( $R/\overline{W} = 1$ ), kurse atëherë kur do të incizohet dalje ( $R/\overline{W} = 0$ ), siç tregohet simbolikisht me fig. 7-6 a), b) dhe c). Në praktikë në komponentet memoruese reale linjat e të dhënave janë dydrejtimëshe (bidirectional).

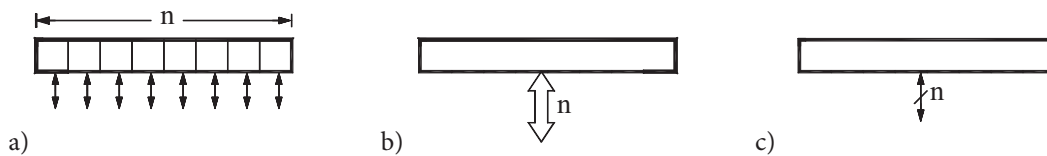


Fig. 7-6. Simbole të lokacioneve memoruese me linja dydrejtimëshe për lexim/incizim

Pasi që në një moment të dhënë i qasemi vetëm një lokacioni memorues, numri i linjave të të dhënave me të cilat disponon një komponentë memoruese është identik me gjatësinë e fjalës memoruese të vendosur në të, sipas fig. 7-7 a) b) dhe fig. 7-8 a) b). Në momentin kur realizohet komunikimi mes memories dhe ndonjë komponente tjetër, në linjat memoruese unike të qarkut memorues do të paraqiten ose vendosen bajtët që kanë të bëjnë vetëm me lokacionin e specifikuar. Kjo strukturë dhe lidhje mundëson që numri i linjave të të dhënave të jetë i barabartë me gjatësinë e vetëm një fjale memoruese, d.m.th. me numrin e celulave memoruese në një lokacion memorues (n).

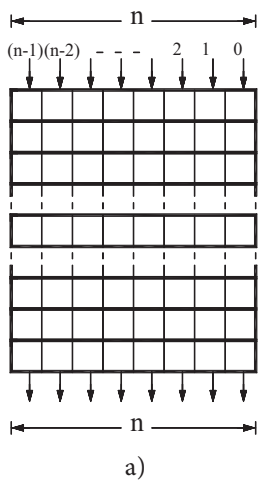


Fig. 7-7. Simbole të komponentëve memoruese me linja të veçanta për lexim dhe për incizim

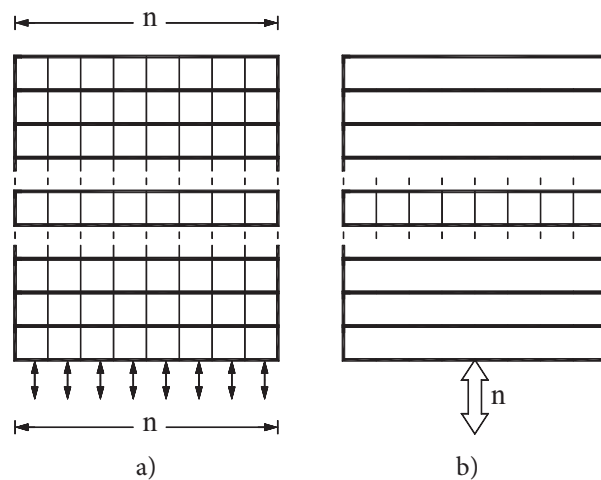
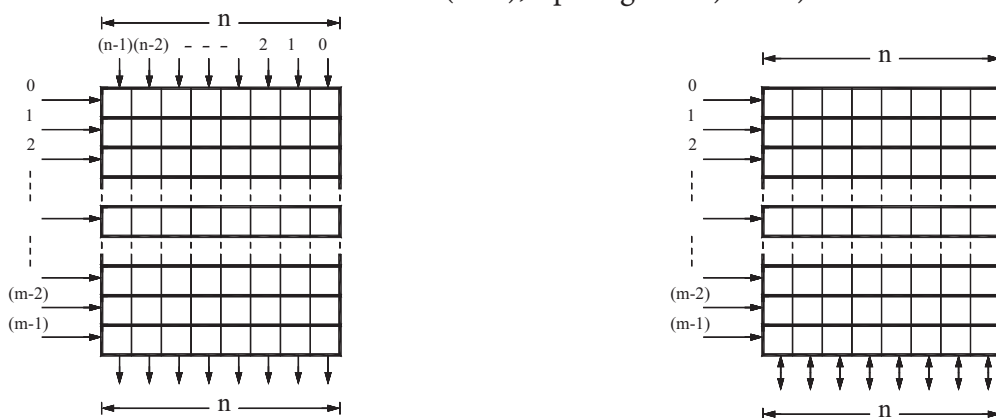


Fig. 7-8. Simbole të komponentëve memoruese linja dy-drejtimëshe për lexim/incizim

Qarqet memoruese të integruara reale disponojnë me një numër shumë të madh të lokacioneve. Numri i përgjithshëm i lokacioneve memoruese me të cilat disponon komponenta memoruese e caktuar shënohet me m, ku m është numër i plotë shumë më i madh se 1 ( $m \gg 1$ ) i cili zakonisht lëviz në brezin prej  $2^{10} = 1024 = 1K \gg 10^3$ ,  $2^{20} = 1024 \times 1024 = 1M \gg 10^6$ , deri në  $2^{30} = 1024 \times 1024 \times 1024 = 1G \gg 10^9$ , që varet nga ajo se për çfarë sistemi digjital bëhet fjalë: mikroprocesorësh, mikrokontrollues, kompjuter personal ose sistem tjetër më të madh.

Pasi që operacionet lexim ose incizim mund ti referohen secilit lokacion memorues, do të duhet të ekzistojë mundësia për qasje dhe kërkim të gjithë memories nga lokacioni i parë i saj e deri te lokacioni i fundit. Që të mundet në mënyrë efektive të realizohet qasje deri në cilin do lokacion memorues, çdo fjalë memoruese numërohet (indeksohet) me një numër të veçantë i cili paraqet adresën e tij unike të caktuar. Adresa do të përdoret për përcaktimin e lokacionit memorues në të cilën fjala e dhënë do të incizohet ose nga ku do të lexohet. Pasi që secila fjalë memoruese ka adresë të veçantë, e cila në mënyrë unike është e lidhur me të, kjo do të thotë se gjatë operacionit të leximit ose incizimit e dhëna më e vogël deri te e cila kemi qasje është pikërisht fjala memoruese e cila ndodhet në lokacionin memorues specifik. Në lidhje me këtë, kur i qasemi një lokacioni memorues që të kryhet operacioni i dhënë i leximit ose incizimit përdoret termi adresim ose specifikim. Në këtë mënyrë, me shfrytëzimin e adresave, mund të sigurohet që fjalët memoruese të zhvendosen nga komponentet e jashtme kah memoriet dhe anasjelltas. Në këtë mënyrë çdo e dhënë mund të incizohet ose të lexohet nga lokacioni i memories adresa e të cilit është dhënë.

Nga kjo që u tha imponohet përfundimi se qarku memorues duhet të ketë linja adresash hyrëse të veçanta me të cilat do të mundet që në një moment të dhënë të kryhet adresimi (selektimi) i një lokacioni, cilit do prej numrit të përgjithshëm të lokacioneve në dispozicion të memories (m), që do të thotë se numri i tyre duhet të jetë i barabartë me numrin e përgjithshëm të fjalëve memoruese. Në këtë mënyrë, me aktivizimin e ndonjëres prej linjave të adresave, ndërsa të tjerat mbeten pasive, do ti qasemi pikërisht lokacionit memorues i cili është adresuar dhe në të do të mund të incizohet fjalë e re (e dhënë), ose do të mund të lexohet përmbajtja e saj (fjala, e dhëna që është e ruajtur në të), ndërkohë lokacionet memorues tjera do të jenë pasiv. Në atë moment në n-linjat e të dhënave do të paraqitet përmbajtja e lokacionit të treguar nëse e njëjta lexohet, gjegjësisht në to do të duhet të vendoset e dhënë e re nëse në lokacion duhet të incizohet përmbajtje e re. Zakonisht, fjala e parë memoruese ka adresë zero, d.m.th. adresa e lokacionit të parë memorues shënohet me 0 (m=0), kurse fjala e fundit, e me këtë edhe lokacioni i fundit memorues, si adresë më e lartë do të ketë vlerën (m-1), sipas fig. 7-9 a) ose b).



a) me linja të veçanta për lexim dhe incizim

b) me linja të dydrejtimëshe për lexim/incizim

Fig. 7-9. Shënimi i adresave në matricën e memories

Pasi që numri i lokacioneve memoruese m është shumë i madh, shumë i madh do të ishte edhe numri i linjave të adresave, me të cilat nga jashtë do të adresohet memoria, me çka adresimi i lokacioneve memoruese (qasja deri në hapësirën e tërë të adresave, matrica e memories) kryhet nëpërmjet dekoduesit të adresave, i cili është në përbërje të komponentës memoruese.

Me aplikimin e tij numri i linjave adresuese të jashtme zvogëlohet në masë të madhe, më saktë me varësinë logaritmike, sepse që të merren në dalje të dekoduesit m linja, në hyrjen e tij janë të nevojshme vetëm k linja me çrast duhet të plotësohet kushti  $k = \log_2 m$ , d.m.th.  $m = 2^k$ .

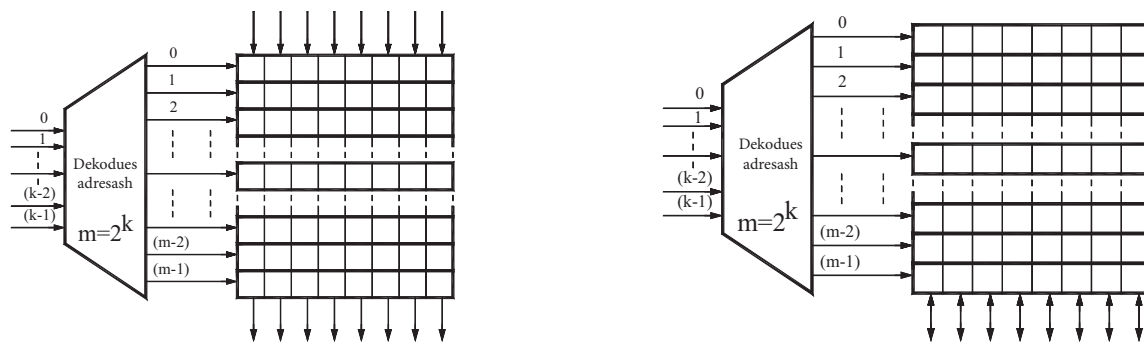
Në lidhje me konkluzionin e fundit numri i përgjithshëm i lokacioneve memoruese  $m$  me të cilat disponon komponenta memoruese e dhënë fitohet si shkallë e numrit 2, kështu që gjithmonë do të vlejë ekuacioni:

$$m = 2^k \quad (7-1)$$

ku  $k$  është numri i plotë më i madh se 1 ( $k \gg 1$ ), i cili zakonisht lëviz në brezin prej 10 deri 30.

Për shkak të zbatimit të dekoduesit të adresave, informacioni i adresave do të paraqes varg të bajtëve (vektor binar) të cilat pas dekodimit do të aktivizojnë lokacion memorues të përcaktuar saktë. Më saktë, do të aktivizojnë pikërisht atë fjalë memoruese adresa e të cilës në simbolikën decimale korespondon me adresën binar të koduar të sjellë në linjat e adresave. Duke pasur parasysh faktin se numri i përgjithshëm i fjalëve memoruese është  $m = 2^k$  dhe se fjala memoruese e parë ka adresë zero, ( $m = 0$ ), fjala e fundit si adresë më e lartë do të ketë vlerën  $(2^k - 1)$  që korespondon me  $(m - 1)$ .

Pasi që të gjithë bajtët e adresës barten njëkohësisht (paralelisht) deri te hyrja e dekoduesit, do të jetë i nevojshëm një grup (shumë) e prej  $k$  linjave të adresave. Kjo do të thotë adresa e secilit lokacion memorues do të paraqet një vektor prej  $k$  bajtëve (numër binar) gjerësia e të cilit është e barabartë me numrin e linjave të adresave:  $a_{(k-1)}a_{(k-2)}\dots a_2a_1a_0$ , sipas fig. 7-10 a) b).



a) me linja të veçanta për lexim dhe incizim

b) me linja dydrejtimëshe për lexim/incizim

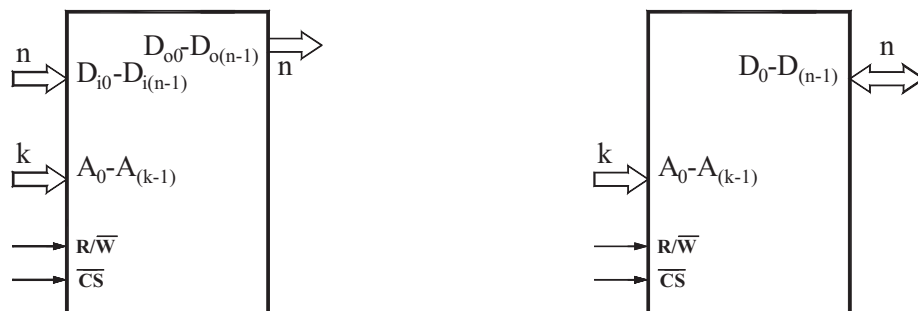
Fig. 7-10. Adresimi një-dimensionale i lokacioneve memoruese me dekodues adresash

Dekodimi i adresës kryhet sipas sistemit numerik binar natyror sipas të cilit biti që ndodhet në pozicionin e parë nga e majta e ka peshën më të madhe  $a_{(k-1)}$ , ndërsa biti më djathtas ka peshë më të vogël  $2^0 = 1$ . Kjo qasje në hapësirën e memories kur për adresim përdoret një dekodues adresash i vetëm paraqet *adresim linear* ose *njëdimensional*. Në praktikë më shpesh haset i ashtuquajtur i adresim dydimensional kur në matricën e memories kemi qasje me dy dekodues adresash: një të veçantë për rreshtat dhe një dekodues i veçantë për shtyllat.

Krahas linjave të të dhënave ( $d_{(n-1)} d_{(n-2)} \dots d_2 d_1 d_0$ ) dhe linjave të adresave ( $a_{(k-1)} a_{(k-2)} \dots a_2 a_1 a_0$ ), si dhe linjës së kontrollit për lexim/incizim ( $R/W$  ose  $\overline{WE}$ ), komponentët memoruese pa përjashtim kanë edhe një hyrje kontrolli shumë të rëndësishme e cila zakonisht shënohet me  $\overline{CS}$  ose  $\overline{ME}$ , sipas nocionit në anglisht Chip Select ose Memory Enable. Bëhet fjalë për sinjal me të cilin bëhet selektimi dhe lejimi i punës së komponentës memoruese (Chip-it memorues, qarkut memorues të integruar). Ky sinjal  $\overline{CS}$  (ose  $\overline{ME}$ ) është aktiv në nivel të ulët, që do të thotë se ai ka veprim efektiv mbi qarkun memorues të integruar vetëm nëse është plotësuar kushti  $\overline{CS} = 0$  (ose  $\overline{ME} = 0$ ). Vetëm në këtë rast chipi memorues është selektuar dhe memoria është vënë në punë: ajo mund të adresohet dhe me të mund të ekzekutohen operacionet lexim dhe incizim. Megjithatë, nëse në këtë hyrje silllet nivel logjik i lartë  $\overline{CS} = 1$  (ose  $\overline{ME} = 1$ ), komponenta memoruese do të jetë pasive (nuk do të punojë asgjë) sepse të gjitha linjat e saj do të shkojnë në gjendjen e rezistencës së lartë, kështu që memoria do të jetë praktikisht e shkyçur nga sistemi digjital në përbërje të të cilit është.



Si përfundim, në fig. 7-11 a) b) janë dhënë paraqitjet simbolike të komponentëve memoruese me të gjitha linjat hyrëse dhe dalje të të dhënave, të adresave dhe të kontrollit.



a) me linja të veçanta për lexim dhe incizim

b) me linja dydrejtimëshe për lexim/incizim

Fig. 7-11. Paraqitja simbolike e komponentëve memoruese

**Kapaciteti i memories**

Kapaciteti i memories e paraqet numrin e përgjithshëm të bajtëve (b) ose bajtave (B) me të cilin disponon komponenta memoruese e dhënë dhe atë do ta shënojmë me w. Kapaciteti mundet të lehtë të fitohet nëse shumëzohet numri i përgjithshëm i lokacioneve memoruese (fjalëve) me gjatësinë e tyre sipas ekuacionit në vijim:

$$w = m \times n \tag{7-2}$$

Kapaciteti zakonisht shprehet në njësi që janë shumë më të mëdha se sa bajtët (b) ose bajtat (B) sepse komponentet memoruese reale të cilat praktikisht përdoren kanë kapacitete të mëdha. Në lidhje me këtë, më shpesh do të ndeshemi me njësitë siç janë kilo (K), mega (M) dhe giga (G):

$$\begin{aligned} \Rightarrow 1K &= 2^{10} = 1024 \gg 10^3 \\ \Rightarrow 1M &= 2^{20} = 2^{10} \times 2^{10} = 1024 \times 1024 \gg 10^6, \\ \Rightarrow 1G &= 2^{30} = 2^{10} \times 2^{10} \times 2^{10} = 1024 \times 1024 \times 1024 \gg 10^9, \end{aligned}$$

Duke zbatuar ekuacionin (7-1) në ekuacionin për kapacitetin e memories (7-2) fitohet edhe një tjetër ekuacion, shumë shpesh i përdorur për përcaktimin e kapacitetit të memories:

$$w = 2^k \times n \tag{7-3}$$

**Shembuj të zgjidhur:**

Për sqarimin e kësaj që deri tani e prezantuam dhe analizuam, në vazhdim do të zgjedhim shembuj me vlera të dhëna konkrete.

**Shembull 7-1:** Përmbajtja e një komponente memoruese me kapacitet të vogël e cila posedon me m=16 fjalë është paraqitur në formën e një tabelë ose matrice (tab. 7-1). Në matricë fjalët janë paraqitur si rreshta, ku çdo fjalë është e përbërë nga një numër i caktuar i bajtëve (n=8), të cilët i përfaqësojnë shtyllat. Fjalët e qarkut memorues janë me gjatësi prej 8 bajtëve (n=8), d.m.th. 1 bajt (B) që do të thotë se kapaciteti i saj sipas ekuacionit (7-1) i shprehur në bajt është w=16 fjalë x 8b/fjalë =128 b, ndërsa i shprehur në bajta do të ishte w =16 fjalët x 1B = 16 B.

Adresa e lokacionit memorues			Përmbajtja e lokacionit memorues			
Bin.	Dek.	Heks.	Bin.	Dek.	Heks.	Simbol ASCII
0000	0	1	01100001	97	61	a
0001	1	2	01100010	98	62	b
0010	2	3	01100011	99	63	c
0011	3	4	01100100	100	64	d
0100	4	5	01100101	101	65	e
0101	5	6	01100110	102	66	f
0110	6	6	01100111	103	67	g
0111	7	7	01101000	104	68	h
1000	8	8	01101001	105	69	i
1001	9	9	01101010	106	6A	j
1010	10	A	01101011	107	6B	k
1011	11	B	01101100	108	6C	l
1100	12	C	01101101	109	6D	m
1101	13	D	01101110	110	6E	n
1110	14	E	01101111	111	6F	o
1111	15	F	01110000	112	70	p

Fig. 7-1. Përmbajtja e qarkut memorues me 16 fjalët me nga 1 bajt

Në memorie të gjithë informacionet rruhen në formë binare, ashtu siç edhe janë shënuar në dy shtyllat e para të tabelës të adresave dhe të dhënave në tabelë. Megjithatë, këto shënime janë të kuptueshme për makinën (kompjuterin), por për njeriun paraqesin problem, si për gjatësinë e tyre ashtu edhe për shkak të bazës binare 2, prandaj adresat dhe përmbajtjet e fjalëve në memorie janë dhënë në formë decimale, por edhe në simbolikën heksadecimale. Shënimi në decimal është shumë më afër për tu kuptuar nga ana e njeriut, ndërsa në shënimin në heksadecimale vargjet e gjata binare (vektorët) paraqiten në mënyrë më të thjeshtë dhe më kompakte: çdo katërshe e bajtëve (çdo nibl) zëvendësohet me shifrën heksadecimale unike dhe të caktuar. Nga tab. 7-1 shihet se në memorie janë futur edhe kodet ASCII të 16 shkronjave të para të vogla të alfabetit anglez.

**Shembull 7-2:** Tabela tab. 7-2 e tregon përmbajtjen e katër lokacioneve memoruese të para të komponentës memoruese e cila disponon me numër më të madh të fjalëve në raport me e mëparshmjia sepse, siç mund të shihet nga tabela e dhënë kapaciteti i saj është  $m=1024_{DEC}$  fjalë memoruese ose 1 K fjalë të cilat janë të shënuar me adresat duke u nisur nga e para ( $a=0_{DEC}$ ) deri tek e fundit ( $1023_{DEC}$ ) të cilat e përfaqësojnë hapësirën e adresave të memories. Krahas kësaj, nga figura shihet se çdo resht ka nga 8 fusha (celula memoruese) në të cilat mund të vendoset nga 1 bit që na çon në përfundimin se çdo fjalë ka gjatësinë prej  $n=8$  bajtëve ose 1 bajt (1B).

Përveç kësaj nga tabela shihet edhe ajo se përmbajtja e lokacionit 0-të është  $d_7d_6d_5d_4d_3d_2d_1d_0=01000001$ , e 1-it është  $01000010$ <sup>(2)</sup>, përmbajtja e lokacionit të 2-të është  $01000011$ , kurse në lokacionin e 3-të është vendosur përmbajtja  $01000100$ . Nëse para vetes e kemi tabelën kodit standard ASCII, lehtë do të njohin të dhënat që janë ruajtur në katër lokacionet e para. Domethënë, sipas tabelës ASCII në lokacionin zero është vendosur kodi i shkronjës A, në të parin është kodi i B, në të dytin i C dhe në të tretin i D.

Adresa e lokacionit memorues		Përmbajtja e lokacionit memorues					
Indeksi		k =10 bita	ASCII Simboli			n=8 bita	
Hex	Ai(dec)	A <sub>9</sub> A <sub>8</sub> ... A <sub>2</sub> A <sub>1</sub> A <sub>0</sub>	Ch	HEX	DEC	D <sub>7</sub> D <sub>6</sub> D <sub>5</sub> D <sub>4</sub> D <sub>3</sub> D <sub>2</sub> D <sub>1</sub> D <sub>0</sub>	
000	0000	0 0 0 0 0 0 0 0 0 0	A	41	65	0 1 0 0 0 0 0 1	
001	0001	0 0 0 0 0 0 0 0 0 1	B	42	66	0 1 0 0 0 0 1 0	
002	0002	0 0 0 0 0 0 0 0 1 0	C	43	67	0 1 0 0 0 0 1 1	
003	0003	0 0 0 0 0 0 0 0 1 1	D	44	68	0 1 0 0 0 1 0 0	
004	0004	0 0 0 0 0 0 0 1 0 0	E	45	69	0 1 0 0 0 1 0 1	
005	0005	0 0 0 0 0 0 0 1 0 1	F	46	70	0 1 0 0 0 1 1 0	
006	0006	0 0 0 0 0 0 0 1 1 0	G	47	71	0 1 0 0 0 1 1 1	
007	0007	0 0 0 0 0 0 0 1 1 1	H	48	72	0 1 0 0 1 0 0 0	
008	0008	0 0 0 0 0 0 1 0 0 0	I	49	73	0 1 0 0 1 0 0 1	
009	0009	0 0 0 0 0 0 1 0 0 1	J	4A	74	0 1 0 0 1 0 1 0	
00A	0010	0 0 0 0 0 0 1 0 1 0	K	4B	75	0 1 0 0 1 0 1 1	
...	...	...	...	...	...	...	
...	...	...	...	...	...	...	
3FE	1022	1 1 1 1 1 1 1 1 1 0	b	62	98	0 1 1 0 0 0 1 0	
3FF	1023	1 1 1 1 1 1 1 1 1 1	a	61	97	0 1 1 0 0 0 0 1	

Fig. 7-2. Përmbajtja e qarkut memorues me fjalë prej 1K me nga 1 bajt

Duke ditur numrin e përgjithshëm të fjalëve memoruese dhe gjatësinë e çdo fjale memoruese të shprehur në bajt, mund të përcaktojmë kapacitetin w të komponentës së dhënë memoruese sipas ekuacionit (7-1). Llogaritja për kapacitetin e memories w e shprehur në bajta (B) dhe bajt (b), hap pas hapi do të jetë:

$$w = m \times n = 1024 \text{ fjalë} \times 8 \text{ b / fjalë} = 2^{10} \times 1\text{B} = 1\text{K} \times 1\text{B, d.m.th. } 1\text{KB ose } 1024 \text{ B,}$$

$$w = 1\text{k} \times 8\text{b, d.m.th. } 8 \text{ Kb ose } 8096 \text{ b.}$$

Memoria e treguar në tabelën e mëparshme tab. 7-2, mund ta përdorim edhe për prezantimin e operacioneve incizim dhe lexim. Pra, të marrim se kompjuteri duhet të ekzekutojë dy instrukcione: së pari e lexon lokacionin e memories adresa e të cilit është 3 dhe pastaj përmbajtjen e lexuar e incizon në lokacionin fillestar me adresë 0.

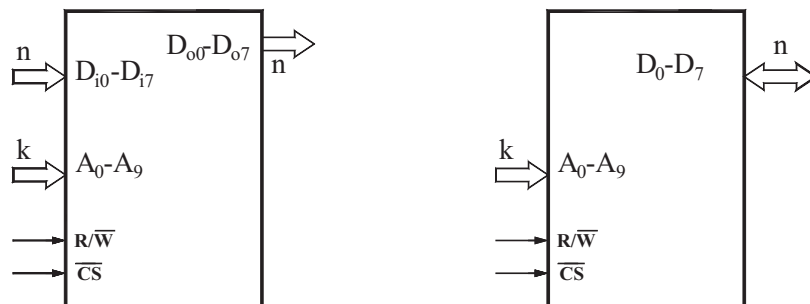
Nëse supozojmë se leximi është jo-destruktiv, që nën kuptohet, atëherë pas përfundimit të programit përmbajtja e lokacionit memorues me adresë 0 do të jetë e njëjtë me atë të adresës 3 me çrast në të dy lokacionet do të jetë e vendosur fjala 01000100<sub>(2)</sub>, d.m.th. në të dy lokacionet memoruese do të rruhet kodi ASCII i simbolit D. Nga memoria në mënyrë të pathyeshme do të humbet e dhëna 01000001<sub>(2)</sub>, d.m.th. kodi ASCII i shkronjës A i cili ishte i vendosur në fjalën e parë memoruese me adresë zero sipas tab. 7-3.

Hex	Ai(dec)	A <sub>9</sub> A <sub>8</sub> ... A <sub>2</sub> A <sub>1</sub> A <sub>0</sub>	Ch	HEX	DEC	D <sub>7</sub>	D <sub>6</sub>	D <sub>5</sub>	D <sub>4</sub>	D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>
000	0000	0000000000	D	44	68	0	1	0	0	0	1	0	0
001	0001	0000000001	B	42	66	0	1	0	0	0	0	1	0
002	0002	0000000010	C	43	67	0	1	0	0	0	0	1	1
003	0003	0000000011	D	44	68	0	1	0	0	0	1	0	0

Fig. 7-3. Përmbajtje të katër lokacioneve të para të qarkut memories me fjalë prej 1K me nga 1 bajt

**Shembull 7-3:** Në figurën fig. 7-12 a) b) është treguar bllok skema – model e një komponente memoruese, e cila si edhe ajo paraprake ka dhjetë linja adresash ( $k=10$ ) dhe tetë të të dhënave ( $n=8$ ). Duke pasur parasysh analizën paraprake dhe ekuacionin (7-1) qarku memorues i integruar posedon me një lokacion memorues 1K ( $k=10 \Rightarrow m=2^{10} = 1024 = 1K$ ) me gjatësi prej 8 bajtëve ( $n=8b=1B$ ), do të thotë se organizimi i saj i brendshëm është  $m=1024$  fjalë me nga  $n=8$  bajt prej ku sipas ekuacioneve (7-2 dhe 7-3) rrjedh se kapaciteti i memories është  $w=1024$  fjalë x 8 bajt  $=2^{10} \times 1$  bajt = 1 KB.

Qark i parë i integruar i dhënë në fig. 7-8 a) ka dy grupe të linjave të të dhënave: hyrëse dhe dalje. Në linjat hyrëse vendoset e dhëna e cila duhet të incizohet në memorie, ndërsa në ato dalje fitohet e dhëna e cila e cila lexohet prej saj. Në qarkun e dytë të dhënë në fig. 7-8 b) ekziston vetëm një grup i linjave të të dhënave që janë dydrejtimëshe (bidirectional): kur do të incizohet e dhënë në memories ato janë hyrëse, ndërsa kur do të lexohet ato janë dalje.



a) me linja të veçanta për lexim dhe incizim

b) me linja të dyanshme për lexim/incizim

Fig. 7-12. Simbole të komponentës memoruese të organizuar si fjalë 1K x 1 bajt

**Shembull 7-4:** Incizimi në memorie. Të përcaktohen gjendjet logjike të të gjitha linjave të qarkut të dhënë memories me qëllim që simboli “J” (shkronja latine e madhe J sipas kodit ASCII) të incizohet në lokacionin memorues me adresë  $5_{DEC}$ .

1. Zgjedhja e chipit:  $\overline{CS} = 0$ ;
2. Zgjedhja e adresës së lokacionit memorues:  $5_{DEC} = a_{BIN} = 0000000101$ . Ky informacion adresë vendoset në linjat e adresave (nga  $A_9$  deri në  $A_0$ );
3. Zgjedhja e operacionit incizim:  $R / \overline{W} = 0$ ;
4. Futje e të dhënës “J”= $d_{BIN}=01001010$ . Kjo e dhënë vendoset në linjën e të dhënave (nga  $D_7$  deri në  $D_0$ );

**Shembull 7-5:** Leximi. Të përcaktohen gjendjet logjike të të gjitha linjave të qarkut të dhënë memorues me qëllim të lexohet përmbajtja e lokacionit memorues me adresë  $6_{DEC}$ .

1. Zgjedhje e chipit:  $\overline{CS} = 1$ ;
2. Zgjedhja e adresës së lokacionit memorues:  $6_{DEC} = a_{BIN} = 0000001100$ . Ky informacion i adresës vendoset në linjën e adresave (nga  $A_9$  deri në  $A_0$ );
3. Zgjedhja e operacionit për lexim:  $R / \overline{W} = 1$ ;
4. Nxjerrja e të dhënës “G”= $d_{BIN}=01000111$ . Kjo e dhënë vendoset në linjën e adresës (nga  $D_7$  deri në  $D_0$ );

Një numër i madh i chipave memorues prodhohen me dy linja kontrolli: njëra,  $\overline{WE}$ , mundëson incizimin, kurse e dyta,  $\overline{OE}$  mundëson leximin. Gjatë kësaj gjendja e tyre logjike patjetër të jetë komplementare njëra me tjetrën: lexohet kur  $\overline{WE} = 1$  dhe  $\overline{OE} = 0$ , ndërsa incizohet kur plotësohet kushti  $\overline{WE} = 0$  dhe  $\overline{OE} = 1$ .

### 7.4. NDARJA E KOMPONENTEVE MEMORUESE

Në shtjellimin e mëtejshëm do të ndalemi pak më tepër në ndarjen e memorieve gjysmëpërçuese, sepse ata do të jenë në fokusin e shtjellitimit që më tej vijon në kuadër të kësaj teme.

Në raport me atë nëse memoria e humb përmbajtjen e saj ose jo, komponentet memoruese ndahen në dy grupe të mëdha edhe atë në destruktive (ang. Volatile) dhe memorie jodestruktive (ang. Non-Volatile memories) siç është paraqitura në fig. 7-13.

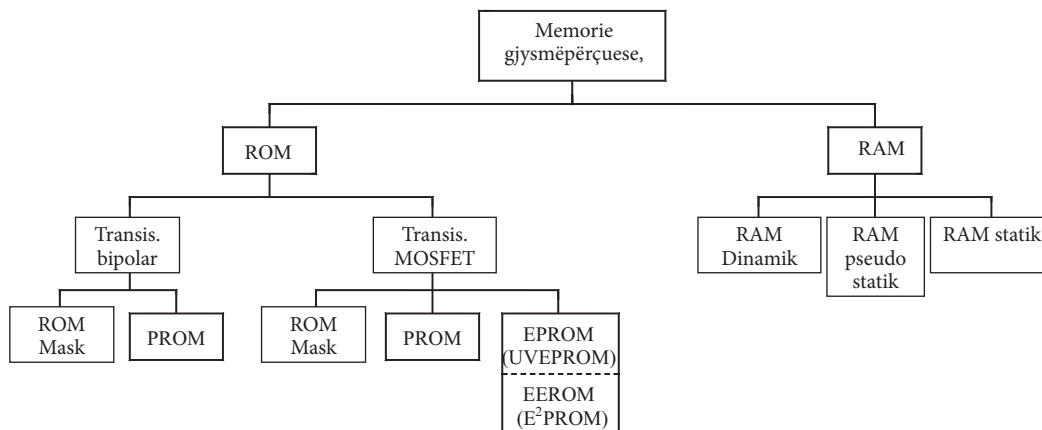


Fig. 7-13 Ndarja e komponenteve memoruese gjysmëpërçuese

Në *memoriet jo-destruktive* të dhënat që janë futur nuk humben me ndërprerjen e furnizimit. Përfaqësues tipik dhe më i njohur i këtij grupi është e ashtu quajtura memorie ROM, ose memorie nga e cila mund vetëm të lexohet (ang. Read Only Memory). ROM-i përpunohet si qark i integruar në të cilin të dhënat incizohen me programimin e lidhjeve të brendshme në strukturën e memories. Në komponentet memoruese ROM përmbajtja mund të futet vetëm një herë edhe atë në procesin e fabrikimit të një këtij qarku të integruar. Qarqet e integruara logjike ROM kanë vetëm një sinjal kontrolli për lejimin e leximit ( $\overline{OE}$ ), sepse në to nuk është e mundur për incizimi i përmbajtjes së re.

Memoria ROM e programueshme, e cila shkurtimisht quhet PROM, në thelb paraqet një komponentë ROM në të cilën përdoruesi mundet vetë ti programojë lidhjet duke përdorur pajisje të veçantë, programuesin PROM, dhe me këtë të vendos përmbajtje sipas zgjedhjes. Pas programimit, PROM-i sillet si memoria ROM sepse përmbajtja e saj më nuk mund të ndryshohet.

Një kategori e veçantë e memorieve PROM janë të ashtuquajturat qarqet e integruara PROM që mund të fshihen (erasable programmable ROM) ose shkurt EPROM. Ata mund të programohen ngjashëm si edhe memoriet-PROM, por krahas kësaj përmbajtja e tyre mundet të fshihet me ekspozimin e tyre në dritë ultraviolette (UV), me çka ekziston mundësia për futjen e përmbajtjes së re në secilin lokacion memorues në veçanti edhe atë nëpërmjet rrugës së riprogramimit të lidhjeve.

EEPROM-i është një tjetër variant i memories ROM, sepse përmbajtja e saj mund të fshihet dhe të riprogramohet, por fshirja kryhet nëpërmjet rrugës elektrike, me lëshimin e rrymës me intensitet më të madh, e jo me ekspozimin në dritën ultravjollcë (UV) si në rastin e komponentëve EPROM. Qarqet memoruese të integruara flash (ang. Flash) janë një klasë e veçantë e komponenteve memoruese EEPROM në të cilat incizimi kryhet në blloqe, e jo bajt-për – bajt si në EEPROM klasik.

Në Tab. 7-4 është dhënë pasqyrë e parametrave bazë të llojeve të ndryshme të memorieve ROM.

Lloji	Teknologjia	Cikli i leximit	Cikli i incizimit	Koment
ROM Maskë	NMOS, CMOS	20-200ns	4-javë	Incizim vetë një herë; fuqi e vogël
ROM Maskë	Bipolare	< 100 ns	4 javë	Incizim vetëm njëherë, fuqi e madhe; dendësi e vogël
PROM	Bipolare	<100 ns	5 minuta	Incizim vetëm një herë; fuqi e madhe; pa maskë
EPROM	NMOS, CMOS	25-200 ns	5 minuta	Incizim disa herë; fuqi e vogël, pa maskë
EPROM	NMOS	50-200 ns	10 ms/bajt	10,000 incizime/lokacione;
FLASH	CMOS	25-200 ns	10 ms/blloqe	100,000 cikle të fshirjes

Fig. 7-4. Karakteristikat krahasuese të llojeve të ndryshme të memorieve ROM

Në *memoriet destruktive* përmbajtja e tyre fshihet me ndërprerjen e furnizimit, megjithatë, përderisa ka furnizim, përmbajtja e tyre mund të ndryshohet në çdo moment: të lexohen të dhënat e futura, të fshihen ato ekzistuese dhe të incizohen të reja. Prandaj shkurtesa e tyre është RWM që rrjedh nocioni në anglisht Read/Write Memory që do të thotë memorie e cila mund të lexohet dhe në të cilën mundet të incizohet. Megjithatë, për komponentet memoruese të tilla në praktikë është përhapur në përdorim dhe pothuajse gjithkund e pranuar shkurtesa shumë më e njohur RAM, e cila vjen nga shkurtesa në anglisht Random – Access – Memory që do të thotë memorie me qasje të rastit, dhe ka të bëjë me faktin se koha që është e nevojshme që të lexohet cili do bit nuk varet nga vendndodhja e tij në memorie, pra kohë për qasje te cila do e dhënë në memorie është e barabartë (uniforme).

Memoriet statike RAM (SRAM) janë një grup i veçantë i komponentëve RAM, në të cilat të dhënat futen dhe rruhen në celula memoruese të realizuara me bistabila latch (qarqe për rruajtje). Atë në to mund të rruhen, lexohen ose ndryshohen deri sa qarku memorues i integruar është i kyçur në furnizim. Me shkyçjen e furnizimit të dhënat humben në mënyrë të pakthyeshme. Celulat memoruese SRAM përdoren për përpunimin e cache memories (të fshehur) e cila ka shpejtësi më të madhe të punës.

Memoriet dinamike RAM (DRAM) janë një grup tjetër i RAM komponentëve, sepse në to të dhënat ruhen si ngarkesa të kondensatorëve shumë të vegjël prandaj me kalimin kohës ato shkarkohen, prandaj paraqitet nevoja për përtëritjen e shpeshtë periodike (freskim, ang. refresh) të ngarkesave të tyre që siguron rruajtje të informacioneve që janë futur në to. Krahas DARM asinkron në kohët t fundit në kompjuterët personal paraqitet edhe DRAM sinkron (SDRAM) në të cilin transmetimi i kryhet në mënyrë sinkrone me takt sinjal të veçantë edhe atë me paraqitjen e njërit të taktit. Si qarqe memoruese të shpejta të veçanta të këtij lloji janë të njohur qarqet e integruara DDR (Double Data Rate) SDRAM, të cilët punojnë me shpejtësi dy herë më të madhe të transmetimit të të dhënave, sepse bartin të dhëna edhe në tehun rritës edhe në atë zvogëlues të takt sinjalit. Me ndihmën e qarqeve memoruese të integruara DRAM realizohet memoria kryesore (operative, primare), e cila është me kapacitet më të madh se memoria cache, por nga ajo është më e ngadalshme në raport me shpejtësinë e punës.

Memoria DRAM pseudo statike (PSRAM) në fakt është DRAM me qarqe të brendshme për rifreskim të cilat sillen si SRAM.



## 7.5. KOMPONENTET MEMORUESE ROM

**ROM:** ROM-i përpunohet si qark i integruar në të cilin të dhënat incizohen me programinin e lidhjeve të brendshme në strukturën e memories. Konkretisht, në procesin e programimit krijohen, gjegjësisht ndërpriten lidhje të brendshme të caktuara të formuara me transistor të përpunuar në teknologjinë bipolare ose MOS, të cilët në brendësi janë të lidhur si dioda. Në këto memorie ROM përmbajtja mund të vendoset vetëm një herë edhe atë në procesin e fabrikimit të qarkut të integruar sipas maskës së përpunuar paraprakisht dhe quhen memorie ROM me maskë- e programueshme. Maskën e përpunon prodhuesi i ROM-it mbi bazën e kërkesës që e vendos shfrytëzuesi për atë se cila duhet të jetë përmbajtja e tij.

**PROM:** PROM memoria ka përparësi të madhe në raport me memorien ROM sepse përdoruesi mundet vetë ti programojë lidhjet me shfrytëzimin e programuesit PROM. Në procesin e programimit secila nga lidhjet e krijuara mund të ndërpriten nëse nëpër të kalojnë impulse rryme, që realizohet nëpërmjet programuesit, dhe me këtë të futet logjika 0, kështu që në këtë mënyrë shfrytëzuesi praktikisht mund të zgjedh në cilat pozicione do ti vendos 1-at, dhe në cilat do të fus 0-ot. Pas programimit, PROM-i sillet si një memorie ROM sepse përmbajtja e saj nuk mund të ndryshohet.

**EPROM:** EPROM-et mund të programohen ashtu si edhe memoriet PROM, por përveç kësaj përmbajtja e tyre mund të fshihet dhe ekziston mundësia që përsëri të vendoset përmbajtje e re. Një sjellje e tillë EPROM-ëve është për shkak të faktit se ata përdorin transistorë MOS me të ashtuquajturin gejt lundruar sepse potenciali i tij mund të ndryshohet. Zakonisht EPROM-ët mundet të riprogramohen 10 deri në 100 herë. Fshirja e përmbajtjes e EPROM-it kryhet me ekspozimin e tij në dritë ultravjollcë prandaj këto qarqe memoruese quhen edhe UV EPROM. Qarqet e integruara EPROM në shtëpizën e tyre kanë pjesë të transparente nëpërmjet të cilës shihet chipi në brendësi të qarkut. Pas programimit pjesa transparente mbulohet me fletëz mbrojtëse metalike, e cila pak para fshirjes duhet të largohet që të mund chipi të ekspozohet në dritën ultravjollcë.

**EEPROM:** EEPROM-i (ose E<sup>2</sup>PROM-i) është një tjetër variant i memories PROM, por tek këto komponente memoruese fshirja kryhet me rrugë elektrike, me lëshimin e rrymës me intensitet më të madh, e jo me ekspozim në reze UV. Ciklet e fshirjes dhe incizimit mund të kryhen edhe rreth disa dhjetëra mijë herë. Memoria flesh (FEPRM) është një version i EEPROM pasi që mundet në mënyrë elektronike të fshihet, por deri në 100.000 herë.

## 7.6. RAM-i

Koncepti i memories SRAM është relativisht i thjeshtë për t'u kuptuar, sepse bëhet fjalë për matricë të celulave memoruese prej bistabilave latch, d.m.th. grup i organizuar i celulave memroues, të organizuara në rreshta dhe shtylla. Atyre u paraprin logjika për kontrollim të proceseve lexim/incizim, si dhe për dekodimin e informacionit të adresave. Në praktikë përdoren chipa SRAM sinkron dhe asinkron. SRAM asinkron është i pavarur nga takti, i cili e sinkronizon punën e kompjuterit. Te SRAM-i asinkron hyrja dhe dalja e të dhënave komandohen vetëm me paraqitjen e sinjaleve të kontrollit për selektimin e chip-it dhe lexim/incizimit. Në SRAM-in sinkron akordimi kohor i adresës, të dhënave hyrëse/dalëse dhe sinjalet tjera të kontrollit varen nga takti sinjali i dhe iniciohen me paraqitjen e tehut të tij rritës/zvogëlues. Kjo mundësohet me ndërfaqe më komplekse në raport me ndërfaqen e SRAM-it asinkron sepse SRAM-i sinkron përmban regjistra të brendshëm të cilët e mundësojnë sinkronizimin e punës së tij.



7.6.1. CELULA MEMORUESE SRAM

Që të mundemi në detaje më të mëdha të kuptojmë punën e komponentëve memoruese SRAM, së pari do të ndalemi në strukturën logjike të njësisë përbërëse elementare të saj e cila është e paraqitur në fig. 7-14. Bëhet fjalë për të ashtuquajturën celulë memoruese e cila mund të mbajë mend të dhënë një bitëshe. Në fakt përdoret multivibrator bistabil, gjegjësisht për bistabil të llojit D të zbatuar si latch (qark për mbyllje, mbajtje) i cili mund të realizohet edhe me bistabil të llojit SR. Në praktikë, celula memoruese zakonisht realizohet me gjashtë transistorë MOSFET: dy invertor të lidhur reciprokisht (të përbërë nga një çift i transistorëve CMOS), që e rruajnë të dhënë (bitin) me dy transistorë shtesë, të nevojshëm për lidhjen linjave nëpërmjet të cilave kryhet leximi/incizimi i tyre.

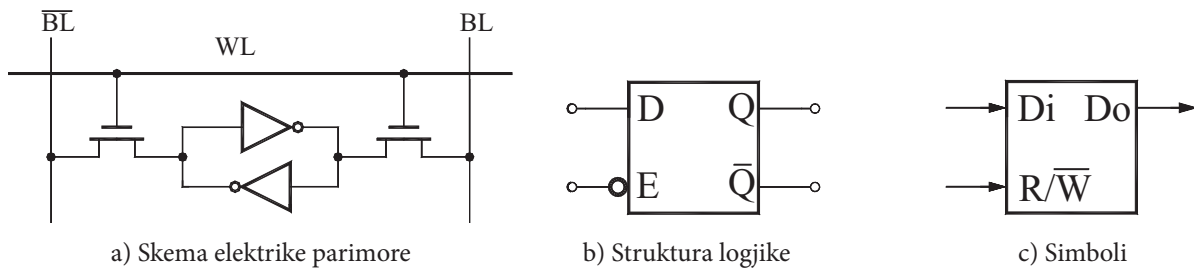
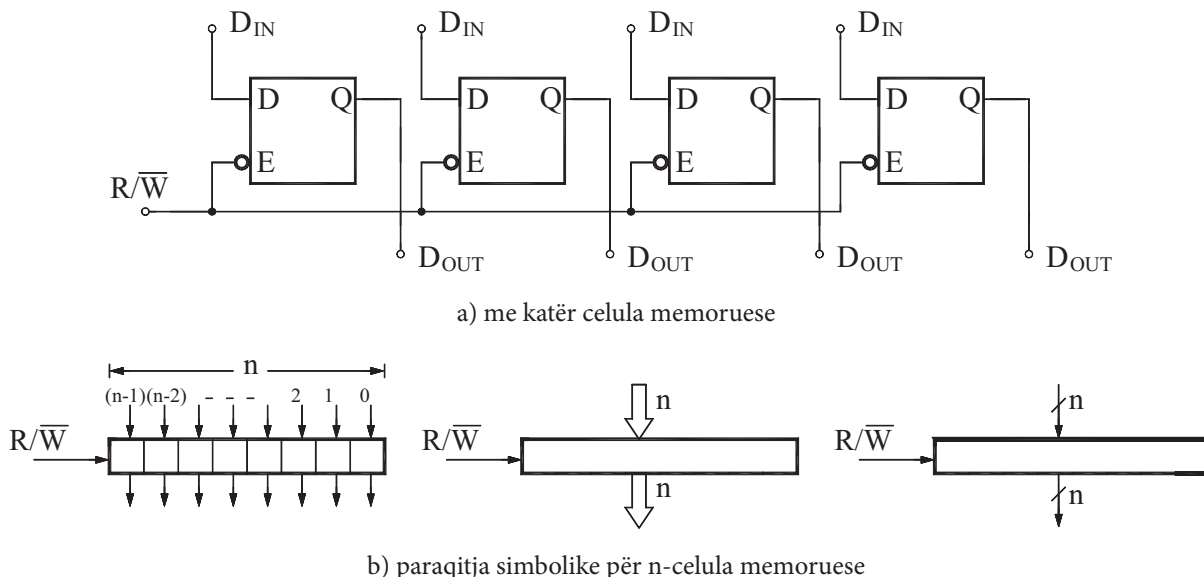


Fig. 7-14. Celula memoruese SRAM

Përmbajtja e re, pra e dhëna e re (biti i ri) incizohet nëpërmjet linjës hyrëse D, ndërsa përmbajtja e mbajtur mend, pra biti që ruhet në celulë lexohet nga dalja e bistabilit Q. Gjatë incizimit në linjën për kontroll E (për leje) bartet nivel i ulët ( $E=0$ ), ndërsa biti i ri vendoset në hyrjen D. Gjatë leximit në linjën për kontroll E bartet nivel i lartë ( $E=1$ ) me çka në daljen Q paraqitet gjendja aktuale e bistabilit, d.m.th. biti që është ruajtur në të. Dalja komplementare e latch-qarkut  $\bar{Q}$  nuk shfrytëzohet.

Pasi që një bit është sasia më e vogël e informacionit që mund ta rruajmë, në figurën në vazhdim fig. 7-15 a) do të tregojmë se në cilën mënyrë mund të lidhim katër celula memoruese që të fitojmë një fjalë memoruese me gjatësi prej 4 bajtëve, ndërsa në fig. 7-15 b) kjo është paraqitur simbolikisht. Duke marrë parasysh faktin se të gjithë 4 bajtët duhet të trajtohet si një tërësi, linja për kontroll të leximit/incizimit dërgohet në hyrjen e njëjtë të të gjithë bistabilave.



b) paraqitja simbolike për n-celula memoruese

Fig. 7-15. Formimi i një fjale memoruese

Megjithatë, gjatë formimit të memories nga më tepër lokacione memoruese të tilla do të paraqitet problem sepse celulat memoruese të tilla nuk kanë linja për adresim, e me këtë nuk do të mund të bëhet selektimi i lokacionit memorues d.m.th. nuk mund të vendoset se në cilin prej tyre do të vendoset e dhëna e cila në procesin e incizimit është e pranishme në linjat hyrëse. Krahas kësaj, edhe linjat dalje të të dhënave nga celulat e lokacioneve të ndryshme NUK mund direkt të lidhen në pikën e vetme me qëllim formimin e linjave dalje të të dhënave nga memoria, në procesin e leximit, sepse atëherë gjendja e tyre do të jetë konfliktuoze: potenciali në pikën e bashkimit, e me këtë edhe i çdo linje të të dhënave do të jetë i padefinuar, sipas fig. 7-16.

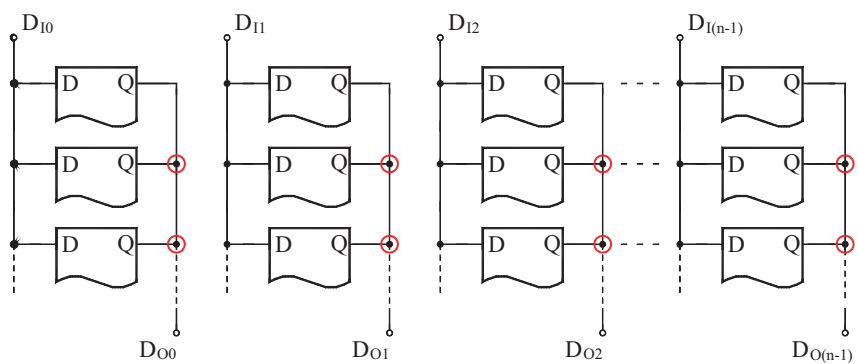


Fig. 7-16. Lidhje e palejueshme e daljeve nga celulat memoruese për formimin e linjave të të dhënave

Pikërisht për shkak të këtyre parimeve në figurën në vijim fig. 7-17 është paraqitur varianti më kompleks dhe i zakonshëm i celulës memoruese e cila përmban linjë shtresë për adresimin e shënuar me A, si dhe qark bufer me tre gjendje.

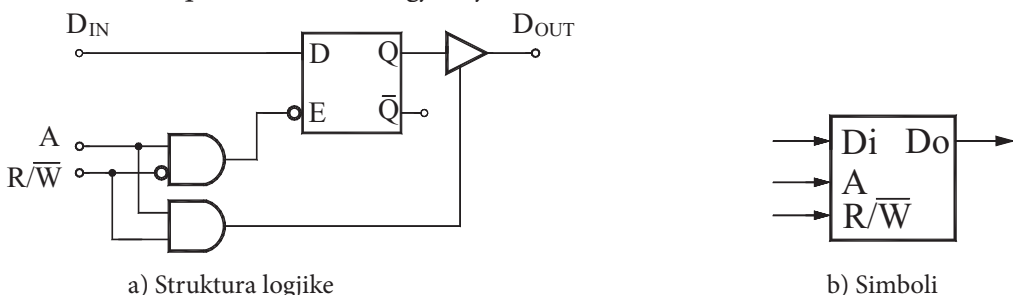


Fig. 7-17 Celula memoruese me hyrje adresash, hyrje të të dhënave dhe dalje të të dhënave me tre gjendje

Nga skema logjike e dhënë vërehet se gjendja e linjës së adresave A ka rol dominant në funksionimin e celulës memoruese, e cila është e prezantuar me tab. 7-5.

A	R / $\bar{W}$	Regjimi (Operacioni)	Dalja	Konsumimi
0	X	Nuk është e selktuar	HiZ	Joaktive (ang. standby)
1	0	Incizim	HiZ	Aktive
1	1	Lexim	D <sub>OUT</sub>	Aktive

Tab. 7-5. Tabela funksionale e celulës memoruese nga fig. 7-17

Nëse linja e adresave ndodhet në nivelin e ulët (A=0), linja e kontrollit e buferit do të shkojë në nivel të ulët, me çka do të mundësohet transmetimi i të dhënës nga dalja e bistabilit drejt linjës dalje të të dhënave, sepse buferi dalës do të shkojë në gjendjen e tretë (HiZ). Në të njëjtën kohë në nivel të ulët do të shkojë edhe linja e kontrollit E (E=0), prandaj nuk ka mundësi për ndryshimin e gjendjes ekzistuese të bistabilit dhe ai e ruan përmbajtjen e futur më parë. Pra nëse celula memoruese nuk është e adresuar, në nuk mundet as të incizohet përmbajtje e re, e as nga ajo të lexohet përmbajtja ekzistuese.

Funksionimi efektiv i celulës (celula është aktive) mundësohet vetëm nëse ajo është e adresuar, më saktë vetëm nëse aktivizohet linja A dhe në të vendoset nivel i lartë ( $A=1$ ) që do të mundësojë lexim ose incizim, në varësi të sinjalit  $R/\overline{W}$  (ose  $\overline{WE}$ ) me çrast:

- Nëse  $R/\overline{W} = 0$ , hapet qarku EDHE i cili e aktivizon linjën e kontrollit E për incizimin e të dhënës që është e pranishme në hyrjen  $D_{IN}$ , kurse nëpërmjet qarkut të dytë EDHE pamundësohet buferi dalës, sepse në linjën e tij të kontrollit dërgohet nivel i ulët dhe ai shkon në gjendjen e tretë (HiZ), ndërsa
- Nëse  $R/\overline{W} = 1$ , hapet qarku EDHE, i cili e aktivizon linjën për kontroll të buferit dalës dhe kështu ai shkon në nivel të lartë, kështu që gjendja e bistabilit nëpërmjet buferit transmetohet deri në daljen e celulës memoruese. Gjatë kësaj linja e kontrollit E për incizimin e të dhënës ndodhet në nivel të ulët ( $E=0$ ) dhe bistabili e rruan gjendjen e tij.

Nga figura e dhënë dhe sqarimi i mëparshëm bëhet i qartë edhe rolin i buferit dalës i cili mundëson që dalja nga celula të reflektojë gjendjen e bistabilit (1 ose 0) në linjën dalëse, por në anën tjetër buferi mund të gjendet në edhe gjendjen e tretë në rezistencë të lartë ( $HiZ, R_D \rightarrow \infty$ ) që mundëson lidhjen e daljeve të celulave memoruese "paralele" nga çdo lokacion në pikën e përbashkët të vetme e me këtë formimin e linjës dalëse unike të të dhënave nga memoria për bitin përkatëse, sipas figurës fig. 7-18.

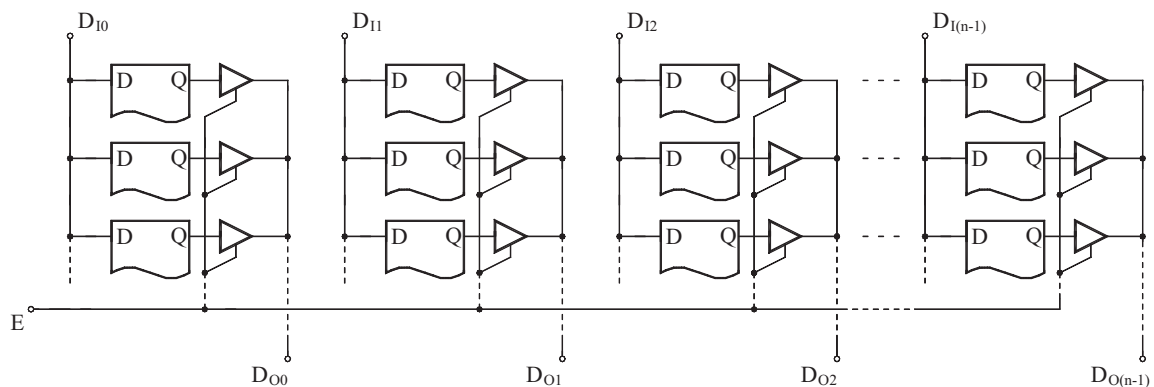


Fig. 7-18. Lidhja e daljeve të celulave memoruese dhe formimi i linjave dalëse të të dhënave

Në fig. 7-19 a), b) dhe c) janë dhënë paraqitjet simbolike të lokacionit memories të formuar nga tetë celula të tilla me çrast linjat individuale të adresave lidhen në linjën e vetme të adresave, dhe gjithashtu edhe linjat individuale për kontrollin e leximit/incizimit lidhen në një linjë të vetme kontrolli.

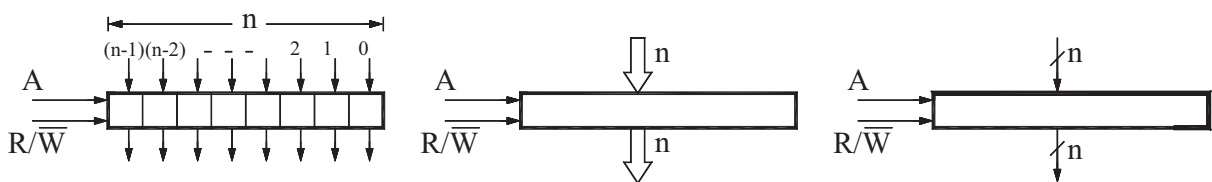


Fig. 7-19. Paraqitja simbolike e lokacionit memories me linja të veçanta për adresim dhe kontrollim të leximit/incizimit

Në celulën memoruese, diagrami logjik i të cilës është paraqitur në fig. 7-17 karakteristike është ekzistimi i dy linjave të veçanta për bitin e të dhënës: përmes njëres incizohet, ndërsa nëpërmjet tjetres lexohet. Megjithatë, nëse vendoset edhe një bufer paralelisht me ekzistuesin, por në drejtimin e kundërt, sipas fig. 7-20 a) do të mund të shfrytëzohet linja e vetme për të dhënën e cila do jetë dydrejtimëshe, d.m.th. do të mundësojë që nëpërmjet saj e dhëna të incizohet ose të lexohet.

Nga Figura Fig. 7-20 a) mund nxirret përfundimi për parimin e punës së celulës memoruese të realizuar në këtë mënyrë.

1. Celula nuk do të jetë e adresuar nëse në linjën e adresave A vendoset nivel i ulët ( $A=0$ ). Atëherë që të dy buferët janë të pamundësuar prandaj nuk ekziston komunikimi bistabilit dhe daljes nga celula, i cili do të ndodhet në gjendjen e tretë (HiZ). Bistabili është pasiv dhe e rruan gjendjen ekzistuese.
2. Celula adresohet me vendosjen e nivelit të lartë në linjën e adresave ( $A=1$ ), me çka janë të mundshme dy gjendje të cilat varen nga niveli i sinjalit  $R/\overline{W}$ :
  - Gjatë leximit duhet që  $R/\overline{W}$  të shkojë në nivel të lartë ( $R/\overline{W}=1$ ) me çka mundësohet buferi i sipërm (dalës) ta përcjell gjendjen e bistabilit në linjën e të dhënave, e cila në këtë rast do të jetë dalëse, ndërsa buferi i poshtëm (hyrësi) është i mbyllur;
  - Gjatë incizimit duhet që  $R/\overline{W}$  të shkojnë në nivel të ulët ( $R/\overline{W}=0$ ) me çka mundësohet që buferi i poshtëm (hyrës) të hapet/aktivizohet, e me këtë biti i të dhënës, i cili ndodhet në linjën e të dhënave, e cila tani do të jetë hyrëse, të futet si përmbajtje e re në bistabil. Gjatë kësaj buferi i sipërm (dalës) është i mbyllur.

Paraqitja simbolike e kësaj celule memoruese është paraqitur në fig. 7-20 b).

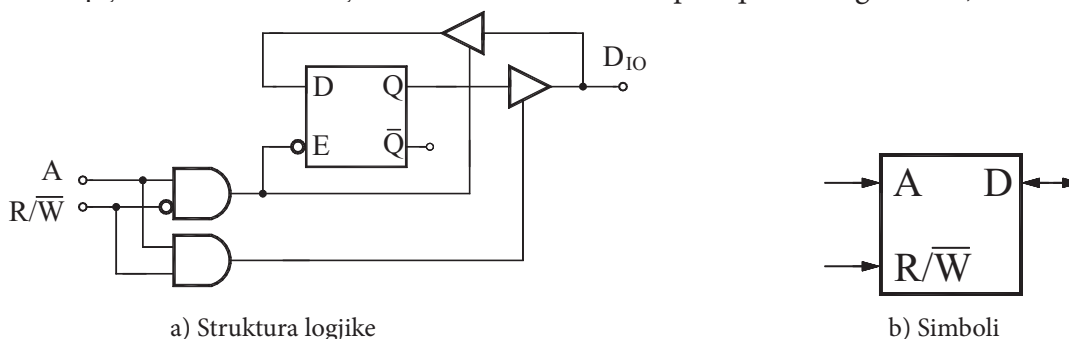


Fig. 7-20 Celula memoruese me hyrje adresash dhe linjë të dhënash dydrejtimëshe me tre gjendje

Për formimin e fjalës memoruese 8-bitëshe (lokacione), 8 celula memoruese duhet të lidhen sipas fig. 7-21 a) dhe fig. 7-21 b) në të cilën është treguar paraqitja simbolike e saj.

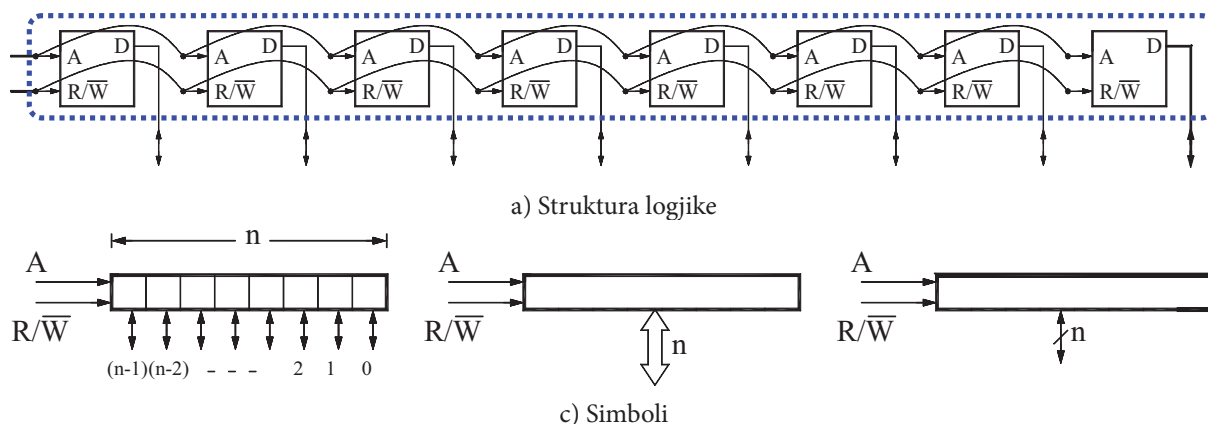


Fig. 7-21. Lokacioni memories tetë bitësh me hyrje adresash, hyrje kontrolli për lexim/incizim dhe linjë të dhënash dydrejtimëshe

Nga figura shihet se linja e adresave për fjalën memoruese është e vetme. Ajo lidhet paralelisht në të gjitha hyrjet për selektim të celulës. Gjithashtu paralelisht në një linjë të vetme lidhen edhe hyrjet për lexim/incizim. Vetëm ky lloj i lidhjes i celulës memoruese siguron formimin e lokacionit memorues unik si formacion më i vogël i adresueshëm në të cilin mund të kemi qasje në memorie. Për shkak të formimit të matricës së memories duhet të bëhen lidhja e më tepër loka-

cioneve të tilla sipas figurës së mëposhtme (fig. 7-22). Duke pasur parasysh se kjo paraqitje është mjaft e rënduar me linja dhe mjaft i paqartë, shumë shpesh përdoret paraqitje simbolike nga fig. 7-23 a) ose simboli nga 7-23 b), i cili e tregon matricën e memories së bashku me dekoduesin. Linja e adresave për çdo fjalë memoruese është e veçantë, ndërsa të gjitha hyrjet individuale për lexim/incizim lidhen paralelisht në linjën unike për kontrollim të leximit/incizimit.

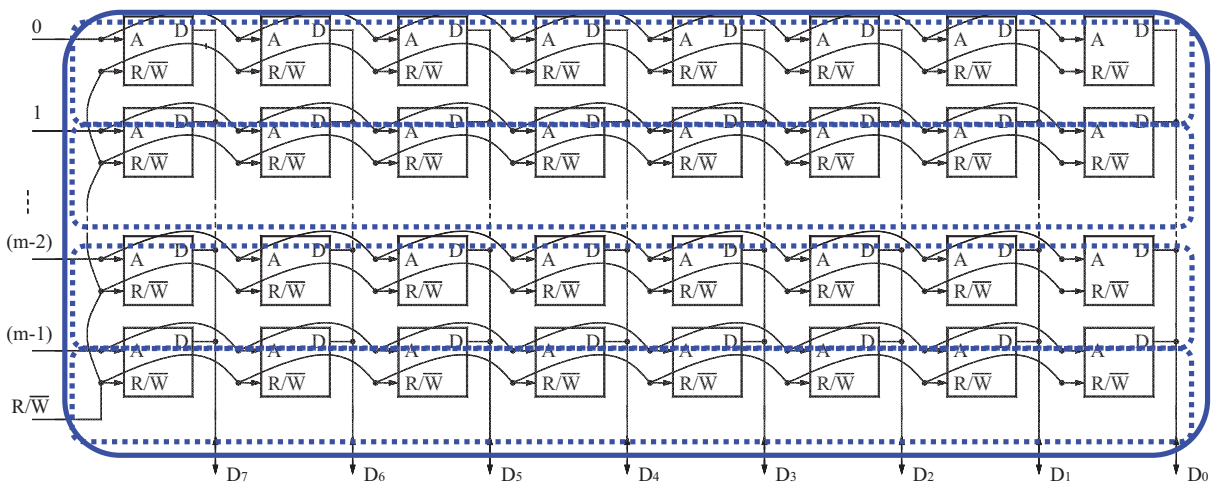
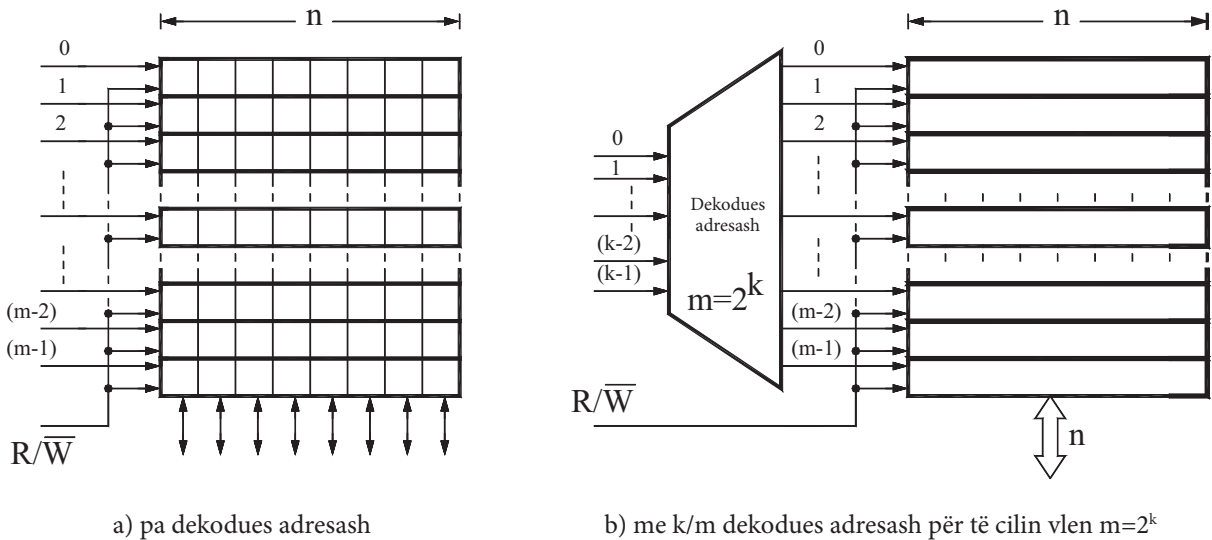


Fig. 7-22. Lidhja e celulave memoruese SRAM për formimin e matricës së memories 8-bitëshe me m-hyrje adresash, hyrje kontrolli të vetme për lexim/incizim dhe linjë të dhënash dydrejtimëshe.



a) pa dekodues adresash

b) me k/m dekodues adresash për të cilin vlen  $m=2^k$

Fig. 7-23. Struktura logjike e matricës së memories 8 bitëshe me m-hyrje adresash, hyrje kontrolluese për lexim/incizim dhe linjë dydrejtimëshe të të dhënave

Përveç k-linjave të adresave të jashtme, gjegjësisht  $m=2^k$  interne dhe n-linjave të të dhënave, si dhe hyrjes për lexim/incizim  $R/\bar{W}$  (ose  $\bar{WE}$ ), komponentet memoruese RAM disponojnë edhe me dy hyrje kontrolli shtesë sipas fig. 7-24. Me njërin hyrje selektohet qarku memorues i integruar për çka ai shënohet me CS (selektim i chipit, ang. chip select), ndërsa hyrja e dytë OE e kontrollon dhe mundëson ose pamundëson daljen e të dhënave (leximin) (ang. output enable), sipas fig. 7-24 a) dhe b). Në komponentët memoruese reale këto sinjale zakonisht janë aktiv në nivel të ulët.

Nëse chipi nuk është i selektuar, atëherë  $\overline{CS} = 1$ , dhe të gjitha linjat e të dhënave ndodhen në gjendjen e tretë (HiZ). Që të lexohet ose incizohet në memorie ajo duhet të jetë e selektuar me sjelljen e nivelit aktiv (të ulët) në linjën për selektimin e chipit ( $\overline{CS} = 0$ ). Gjatë kësaj, në linjat e adresave, e me këtë edhe në hyrje të dekoduesit të adresave duhet vendoset informacioni i adresave i lokacionit memories të specifikuar me çka aktivizohet linja përkatëse dalëse e adresave nga dekoduesi.

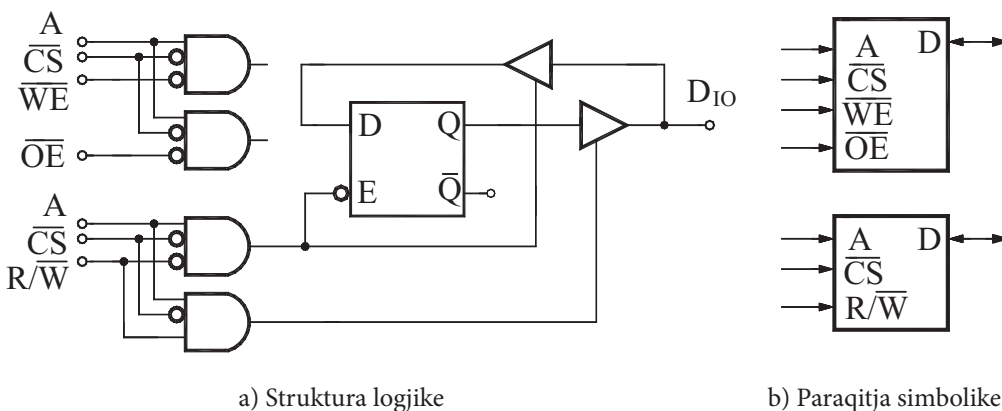


Fig. 7-24. Celula memoruese me logjikë kontrolluese për selektim, adresim dhe lexim/incizim

Në këto kushte që të lexohet duhet të plotësohet kushti  $R/\overline{W} = 1$  nëse leximi dhe incizimi komandohen me një sinjal kontrolli  $R/\overline{W}$ , gjegjësisht do të duhet të vlejë  $\overline{WE} = 1$  dhe  $\overline{OE} = 0$  kur chipi memorues disponon me dy sinjale kontrolli për komandim të këtyre proceseve. Megjithatë nëse incizohet, gjendjet logjike të sinjaleve duhet të jenë të kundërta me ato paraprake: në rastin e sinjalit të vetëm të kontrollit për lexim/incizim duhet të vlejë  $R/\overline{W} = 0$ , gjegjësisht  $\overline{WE} = 0$  dhe  $\overline{OE} = 1$  nëse bëhet fjalë për dy sinjale kontrolli për kontrollimin e leximit/incizimit në memorie.

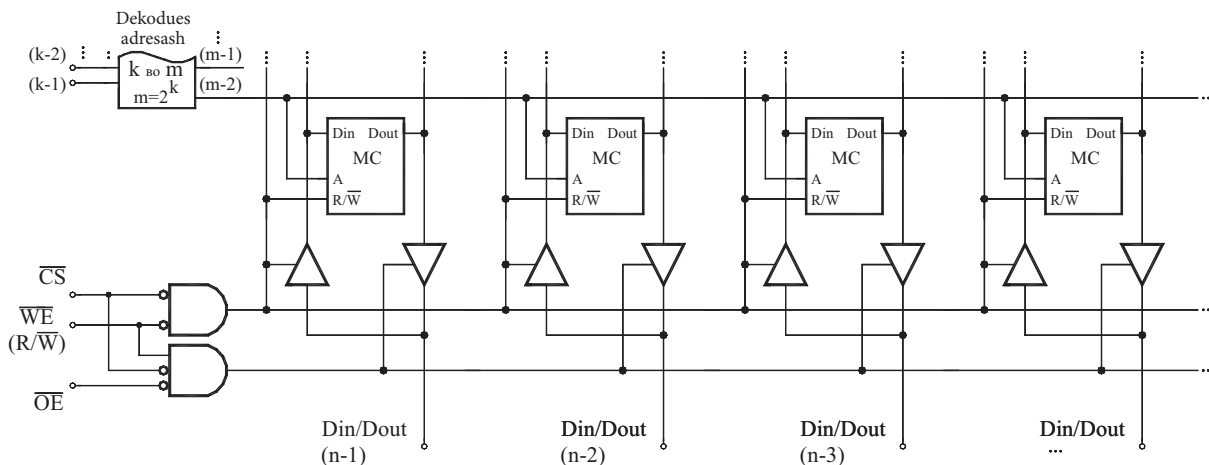


Fig. 7-25. Fjala memoruese e formuar në kuadër të matricës memoruese SRAM së bashku me sinjalet e kontrollit

Figura 7-25 e tregon lidhjen e katër celulave memoruese të një matrice memoruese SRAM në një fjalë memoruese të vetme duke përfshirë edhe logjikën e kontrollit dhe dekoduesin e adresave. Sipas figurës bëhet fjalë për lokacionin e fundit të memories e cila ka adresë më të lartë  $a_{(m-1)} = 2^k - 1$  e cila do të adresohet nëse të gjitha linjat hyrëse të adresave ndodhen në nivel të lartë, d.m.th. nëse vlen  $a_{(k-1)}, a_{(k-2)}, a_{(k-3)} \dots a_1, a_0 = 111 \dots 11$ .



## 7.6.2. LEXIMI DHE INCIZIMI ASINKRON

Puna e memories, dhe me të edhe proceset e leximit dhe incizimit i kontrollojnë dhe komandon procesori qendror. Derisa puna e procesorit është e sinkronizuar me takt sinjalin e tij të brendshëm, memoria mund të funksionojë edhe në mënyrë asinkrone. Puna e saj komandohet me ndryshimin e niveleve logjike të sinjaleve hyrëse të kontrollit të saj për selektimin e chipit dhe atyre sinjaleve që duhet të vendosen në dy linjat e kontrollit për lexim/incizim. Sinjalet e pranishme në linjat për adresim e specifikojnë lokacionin e memories përmbajtja e së cilës paraqitet në linjat e të dhënave.

Për shpjegimin e operacioneve lexim nga lokacioni memorues i adresuar, ose incizim në të, do të përdorim diagrame kohore të dhënë në fig. 7-26 të cilët i tregojnë nivelet e tensionit, e me këtë edhe gjendjet logjike, të linjave hyrëse dhe dalëse, nëpërmjet të cilave komunikojnë komponentet e sistemit digjital. Për prezantimin e nivelit të lartë (nivel i logjikës 1), do të shfrytëzojmë impulse drejtkëndore të tensionit me një kohëzgjatje të caktuar  $T_p$  (fig. 7-26 a). Për nivel të ulët (nivel i logjikës 0) tensioni është zero sepse në linjën kohore në periodën  $T_p$  nuk do të ketë asnjë ndryshim të tensionit dhe niveli do të jetë zero (fig. 7-26 b). Nëse në periodën  $T_p$  në linjë mund të paraqitet e dhënë me çfarëdo vlere, të lartë ose ulët (1 ose 0), në fillim dhe në momentin fundor të periodës  $T_p$  vendosen dy linja të kryqëzuara në formë të shkronjës "X" (fig. 7-26 c). Mes tyre tërhiqen dy linja paralele me boshtin-t për nivel të ulët dhe të lartë të cilët mundësojnë paraqitje të të dhënës binare kohëzgjatja e të cilit është e n=barabartë me  $t_p$ . Nëse gjatë kohës së periodës  $T_p$  linja ndodhet në gjendjen e rezistencës pafundësisht të madhe (impedancë të lartë, HiZ) tërhiqet linjë paralele në boshtin e kohës me nivelin e tensionit në mesin mes nivelit të lartë dhe të ulët (fig. 7-26 d).

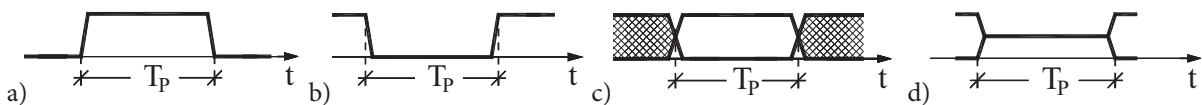


Fig. 7-26. Format valore të tensioneve që korrespondojnë me gjendje logjike të ndryshme

Në diagramet kohore në vijim në mënyrë vizuale janë prezantuar gjendjet logjike të linjave të memories të cilat janë dhënë njëra poshtë tjetrës me çka lehtë vërehet ronitja e paraqitjes dhe kohëzgjatja e sinjaleve të pranishme në këto linja. Në të dyja rastet për realizimin e operacioneve, sinjali për selektimin e chipit duhet të jetë i ulët, ndërsa deri në memorie kemi qasje nëpërmjet adresës së njohur bajtët e së cilës adresë vendosen në linjat e adresave. Gjendjet e linjave për kontrollin e leximit/incizimit do të ndryshojnë gjendjet vlerat e tyre në varësi të operacionit që dot të duhet të ekzekutohet.

Procesi i leximit realizohet kur plotësohet kushti  $\overline{WE} = 1$  dhe  $\overline{OE} = 0$ . E dhëna e cila lexohet dhe e cila ruhet në lokacionin e specifikuar të memories nuk mund të paraqitet në magjistralen e të dhënave në të njëjtën kohë me paraqitjen e informacionit të adresës në linjën e adresave, por për këtë kërkohet një interval i caktuar kohor. Duke pasur parasysh këtë, definohet *koha e qasjes*, e paraqitur në diagramet kohore të fig. 7-27 si koha maksimale, e cila do të kalojë nga momenti i vendosjes së informacionit të adresës në linjën e adresës, e deri në momentin kur në linjat dalëse të të dhënave do të paraqitet përmbajtjen e lokacionit të adresuar. Perioda kohore në të cilën informacioni i adresës vendoset në linjën e adresave dhe mbahet një periodë të caktuar kohore të nevojshme për të lexuar të dhënat definohet si në *kohë e ciklit të leximit* dhe shënohet me  $t_{RC}$ .



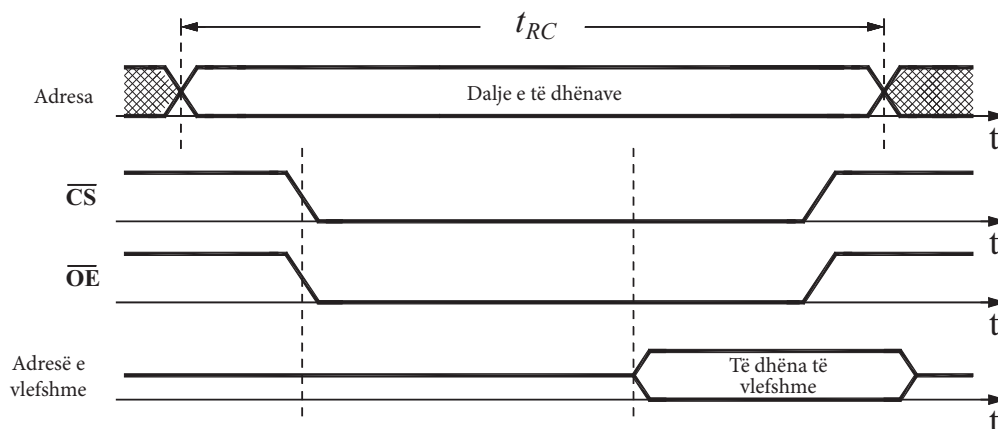


Fig. 7-27. Cikli i leximit dhe koha e qasjes

Kur ekzekutohet operacioni incizim gjendja logjike e linjave të kontrollit duhet të jetë  $\overline{WE}=0$  dhe  $\overline{OE}=0$ . Ngjashëm si te leximi, te incizimi definohet *koha e ciklit të incizimit* e shënuar me  $t_{WC}$ , e cila është treguar në diagramet kohore të fig. 7-28. Ky interval kohor paraqet kohën maksimale, e cila është e nevojshme për vendosjen e informacionit të adresës deri në mbarimin e të gjitha operacioneve memoruese interne (të brendshme), me të cilat në lokacionin e specifikuar të adresave incizohet e dhëna e re (fjala memoruese).

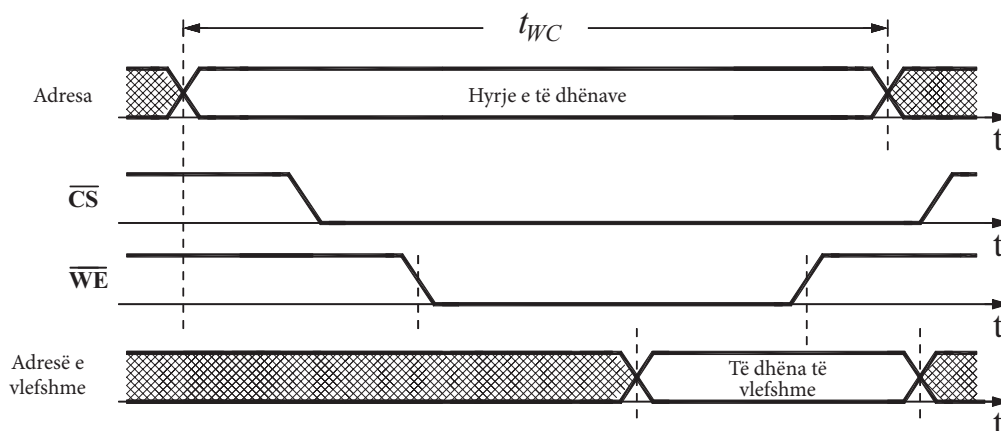


Fig. 7-28. Cikli i incizimit dhe koha e ciklit të incizimit

Duke pasur parasysh shpjegimin e mëparshëm si dhe diagramet kohore në fig. 7-27 dhe fig. 7-28 duhet të dihet se gjatë leximit ose incizimit në memorie, procesori është komponentë kodigitale i cili komandon me gjendjen e linjave të kontrollit. Gjatë kësaj, për funksionimin e drejtë të sistemit digjital, ai duhet të marrë parasysh kohën e vonësës mes paraqitjes së njëpasnjëshme të sinjaleve të kontrollit në kuadër të kohës së ciklit të leximit, gjegjësisht në kuadër të ciklit të incizimit.

### 7.6.3. CIKLI MEMORUES I LEXIMIT SINKRON

Funksionimi i SRAM-it sinkron është i akorduar në kohë me taktin e sistemit sipas të cilit punon procesori, më saktë me paraqitjen e tehut aktiv të tij kur fillon procesi konkret i leximit ose incizimit. Në aspektin e matricës së memories dhe sinjaleve të kontrollit nuk ekziston dallim parimor mes SRAM-it sinkron dhe asinkron. Sidoqoftë, dallimi themelor është në atë se SRAM-i sinkron në vete përmban regjistra të ndryshëm në të cilët janë vendosur të gjitha sinjalet: sinjalet e të dhënave, adresave dhe të kontrollit edhe atë në mënyrë sinkrone me paraqitjen e tehut zmadhues të taktit të sistemit.

Operacioni i leximit të të dhënave nga lokacioni i dhënë i memories ekzekutohet në disa hapa themelore, të cilët më qartë janë sqaruar me diagramet kohore të prezantuar në fig. 7-29.

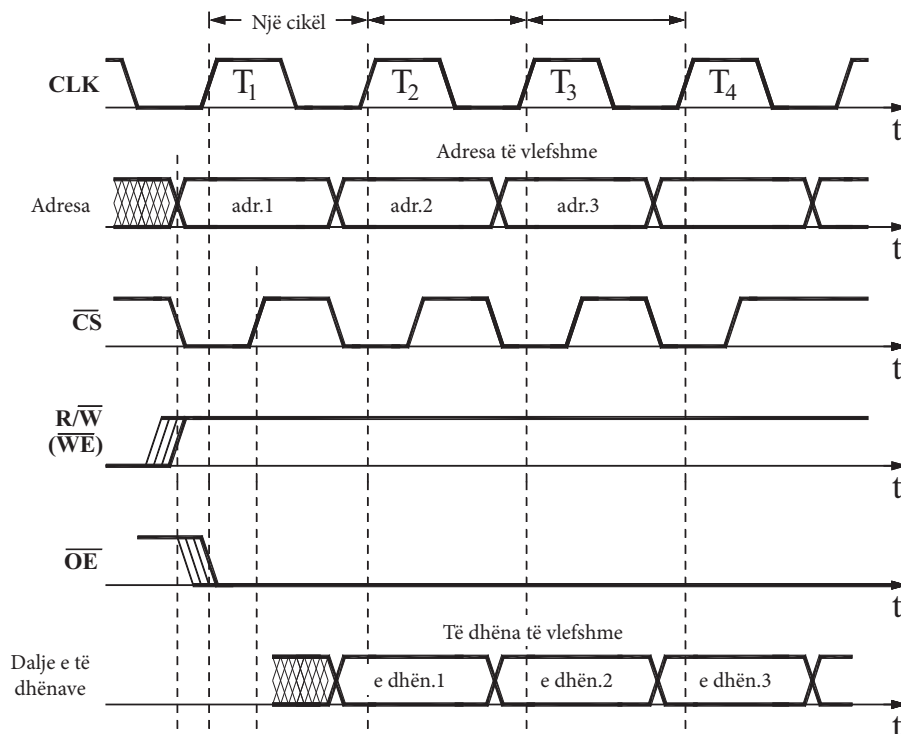


Fig. 7-29. Diagramet kohore të sinjaleve karakteristike kur realizohet cikël i leximit dhe incizimit

(1) Pak para paraqitjes së tehut rritës (aktiv) të takt sinjalit mikroprocesori në linjat e adresave e vendos adresën e cila e përcakton lokacionin e specifikuar të memories nga i cili duhet të lexohet fjala memoruese (e dhëna binare).

(2) Njëkohësisht me të procesori e aktivizon linjën për selektim të chipit të memories  $\overline{CS}$  duke vendosur në të nivel të ulët ( $\overline{CS} = 0$ ), ndërsa procesin e leximit e mundëson ashtu që në linjën e kontrollit për lexim/incizim  $\overline{WE}$  vendos nivel të lartë dhe në linjën për lejimin e daljes  $\overline{OE}$  nivel të ulët ( $\overline{WE} = 1$  dhe  $\overline{OE} = 0$ ),

(3) Duke filluar nga momenti kur në linjat e adresave do të vendoset informacioni i adresave dhe vonesa e cila është e barabartë me kohën e qasjes, në linjat memoruese të dhënave vendosen tetë bajtët e të dhënës (përmbajtja) së lokacionit memorues të adresuar. Ato shfaqen në të njëjtin takt interval, ose në atë vijues që varet nga ajo se për çfarë mënyre të leximit bëhet fjalë.

E dhëna e lexuar (bajti) nga lokacioni i specifikuar i memories (adresuar) procesori e incizon në regjistrin e tij të brendshëm si përmbajtja e tij e re me çka mbaron operacioni i leximit dhe procesori mund të ekzekutojë tjetër cikël të leximit ose incizimit.

7.6.4. CIKLI MEMORUES I INCIZIMIT SINKRON

Edhe operacioni incizim i të dhënës në lokacionin memorues konkret të adresuar realizohet në disa hapa themelor, sipas diagrameve kohore të dhënë në fig. 7-30.

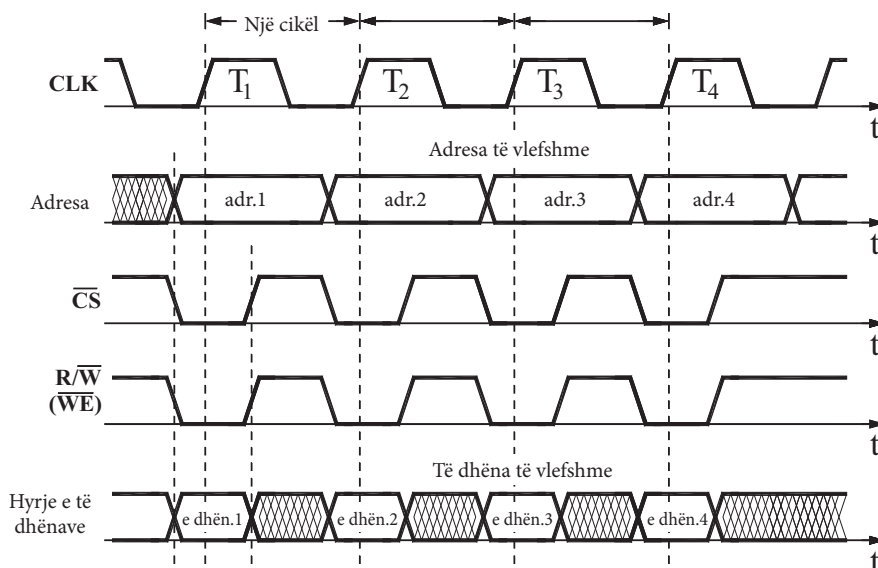


Fig. 7-30. Diagramet kohore të sinjaleve karakteristike gjatë ciklit të incizimit

(1) Pak para paraqitjes së tehut aktiv (zmadhues) të takt sinjalit informacioni i adresuar, i cili e specifikon lokacionin e memories, në të cilën duhet të incizohet (futet) fjala memoruese (e dhëna binare), vendoset nga ana e mikro-procesorit në linjat e adresave. Në të njëjtën kohë me këtë procesori e selekton chipin memorues, d.m.th. mundëson që ai të funksionojë nëpërmjet aktivizimit të linjës përkatëse për selektim të chipit  $\overline{CS}$  që cila lëshohet në nivel të ulët ( $\overline{CS} = 0$ ),

(2) Në momentin e njëjtë procesori në linjën e kontrollit për lexim/incizim  $\overline{WE}$  vendos sinjal aktiv për incizim, e ky është nivel i ulët:  $\overline{WE} = 0$ . Kohë zgjatja e këtij sinjali duhet të jetë e gjatë mjaftueshëm që të dhënat e pranishme në linjat e të dhënave të incizohen në komponentën memoruese me pas së cilës ky sinjal bëhet pasiv, d.m.th. kthehet në nivel të lartë.

Në këtë mënyrë procesi i incizimit të fjalës së re (të dhënës), që është e vendosur në magjistralen e të dhënave, incizohet si përmbajtje e re në lokacionin memorues të zgjedhur (adresuar) në një takt të procesorit, ose në takt intervalin e ardhshëm, që varet nga ajo se për çfarë mënyrë të incizimit bëhet fjalë.

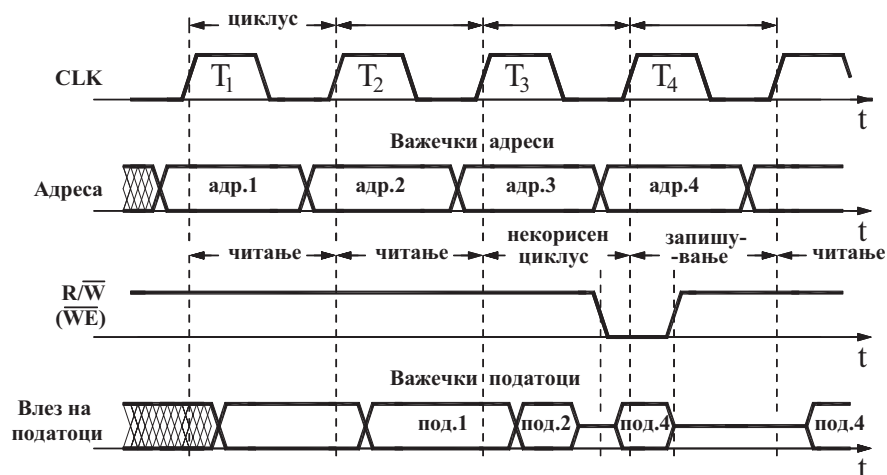


Fig. 7-31. Diagramet kohore të sinjaleve karakteristike gjatë leximit dhe incizimit

**Shembull:** Për shembullin që në vazhdim do ta prezantojmë me tab. 7-6 do të supozojmë se proceset e leximit dhe incizimit kanë të bëjnë me komunikimin mes procesorit qendror dhe chipit memorues SRAM në një mikro-kompjuter të thjeshtë. Nëse miratojmë se mikroprocesor i tij disponon  $k=16$  linja adresash dhe  $n=8$  linja të dhënash kjo do të thotë se hapësira memoruese të cilën ai mund ta adresojë është  $2^{16}$  fjalë memoruese, d.m.th.  $2^6 \times 2^{10} = 64 \times 1024 = 64K$  fjalë me gjatësi prej tetë bajtëve (një bajt). Për këtë qëllim përdoret qark memorues i integruar SRAM i përshtatshëm poashtu me  $k=16$  linja adresash dhe  $n=8$  linja të dhënash me kapacitet  $2^{16} = 64Kb$ .

Linja kontrolli			Linja adresash		Linja të dhënash		
Operacioni	$\overline{CS}$	$R/\overline{W}$	Bin.	Heks.	Bin.	Heks.	Drejtimi (Kahja)
Lexim	0	1	0000000011001010	00CA	11110000	F0	Dalëse
Incizim	0	0	0000000011001111	00CF	01111001	79	Hyrëse (Rezistencë e lartë) HiZ
Joaktive	1	X	xxxxxxxxxxxxxxxxxxx	xxxx	xxxxxxxxxxx	xx	

Fig. 7-6 Shembull i operacioneve themelore të memories

Në tab. 7-6 është treguar gjendja e të gjitha linjave në komponentën memoruese RAM kur a) lexohet e dhëna  $240_{DEC} = 11110000_{BIN}$  që ndodhet në lokacionin memorues adresa e të cilit është  $202_{DEC} = 0000000011001010_{BIN}$ ; b) në lokacionin memorues me adresë  $207_{DEC} = 0000000011001111_{BIN}$  incizohet e dhëna  $121_{DEC} = 01111001_{BIN}$ ; c) procesori nuk komunikon me memorien.

### PYETJE DHE DETYRA PËR PËRSËRITJE

- 7-1. Cili është roli themelor (detyra) e komponentëve dhe pajisjeve memoruese?
- 7-2. Krahasoni memoriet gjysmëpërçuese dhe hard disqet dhe tregoni përparësitë dhe mangësitë e tyre në aspektin e shpejtësisë së punës, kapacitetit dhe kostos së tyre.
- 7-3. Nga pikëpamja organizative çfarë strukture logjike janë memoriet?
- 7-4. Fjala memoruese është...
- 7-5. Lokacioni memorues është...
- 7-6. Celula memoruese paraqet...
- 7-7. Gjatësia e fjalës paraqet... dhe shprehet në...
- 7-8. Përmbajtja e fjalës është...
- 7-9. Cili është roli i linjave të të dhënave? Çfarë informacioni paraqitet në to? Nga se varet numri i tyre?
- 7-10. Njësi më e vogël e adresueshme në memorie është...
- 7-11. Cilat janë dy operacionet themelore me të cilat memoria e realizon funksionin e saj?
- 7-12. Leximi paraqet...
- 7-13. Incizimi paraqet...
- 7-14. Cili është dallimi mes leximit destruktiv dhe leximit jodestruktiv?
- 7-15. Adresa paraqet...
- 7-16. Cili është roli i linjave të adresave? Çfarë informacioni paraqitet në to? Nga se varet numri i tyre?
- 7-17. Cili është roli i dekoduesit të adresave?

7-18. Kapaciteti i memories paraqet...

7-19. Sa linja adresash dhe të dhënash duhet të ketë qarku memorues i organizuar me 1 bajt nëse ka kapacitet prej a) 512 MB b) 8KB c) 64 KB? Përgjigju pyetjes së njëjtë nëse fjalët memoruese kanë gjatësi dy bajta (1fjalë = 2B).

7-20. Cili është qëllimi i linjës së kontrollit  $R/\overline{W}$ ?

7-21. Cili është qëllimi i linjës së kontrollit  $\overline{WE}$ ?

7-22. Cili është qëllimi i linjës së kontrollit  $\overline{OE}$ ?

7-23. Për çka shërben linja e kontrollit  $\overline{CS}$  ( $\overline{ME}$ )?

7-24. Cili është roli i çdo linje hyrëse/dalëse për komponentet memoruese me paraqitjet simbolike të treguara në figurat e mëposhtme?

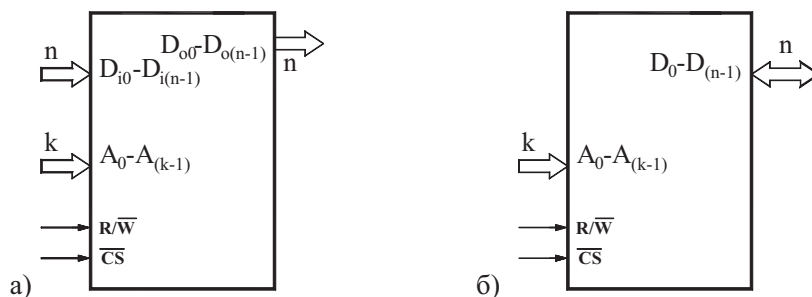


Figura për pyetjen 7-24

7-25. Si është e organizuar dhe sa kapacitet të shprehur në bajta ka komponenta memoruese me k linja adresash gjatë së cilët a) k=10 b) k= 16 c) k=20 d) k=30 nëse e njëjta disponon me n linja të dhënash ku a) n=8 b) n=16 c) n=32 d) n=64. Vizato simbolin e saj.

7-26. Sa linja adresash dhe të dhënash duhet të ketë komponenta memoruese e cila disponon me a) m=1024 b) m=4096 c) m=65 536 g) m=536870912 fjalë memoruese me gjatësi prej a) n=8 b) n=16 c) n=32 d) n=64 bajt. Vizato simbolin e saj.

7-27. Të supozojmë se duhet të blejmë qark memorues të integruar në të cilin duhet të vendosim një libër prej a) 100 b) 250 b) 320 faqeve tekstin e të cilit do ta fusim të koduar sipas kodit 8-bitësh ASCII. Çfarë kapaciteti të shprehur në bajta duhet të ketë komponenta memoruese që do të duhet ta gjejmë që të mund të futet teksti e librit të mësipërm? Si duhet të jetë organizimi i memories që të mundet në veçanti të kemi qasje në çdo simbol të tekstit? Sa libra të tilla mund të vendosen në memorien operative prej (1) 1 GB (2) 2 GB të kompjuterit personal të bazuar në Pentium?

7-28. Cili është dallimi themelor dhe ngjashmëria mes komponenteve memoruese ROM dhe RAM në aspektin e qasjes ndaj të dhënave dhe kohëzgjatjes së memorimit të tyre?

7-29. Thekso ndarjen e komponentëve memoruese ROM. Cili është dallimi mes tyre?

7-30. Thekso ndarjen e qarqeve memoruese RAM. Cili është dallimi mes tyre?

7-31. Cilat janë dallimet mes komponentëve memoruese SRAM dhe DRAM?

7-32. Numëro dallimet mes SRAM-it sinkron dhe asinkron.

7-33. Vizato skemën elektrike parimore të celulës memoruese SRAM.

7-34. Vizato strukturën logjike të celulës memoruese SRAM me dy linja të dhënash. Sqaro parimin e punës së saj duke shfrytëzuar tabelën funksionale.

7-35. Vizato strukturën logjike të celulës memoruese me një linjë të dhënash. Sqaro parimin e punës së saj duke përdorur tabelën funksionale.

7-36. Në tabelën e dhënë trego përmbajtjen e tre lokacioneve memoruese të para dhe të fundit nëse në to janë vendosur kodet ASCII të shkronjave: a, b, A dhe B, si dhe shifrat 1 dhe 2 sipas kodit 8-bitësh ASCII. Supozo se komponenta memoruese disponon me a) 16 b) 32 fjalë memoruese me gjatësi prej (1) 1 bajti (2) 2 bajta.

7-37. Komponenta memoruese me kapacitet a) 1K b) 4K c) 16K d) 64K bajta fjalët memoruese të të cilës kanë gjatësi prej 1) 1 bajti 2) 2 bajta. Në lokacionet memoruese me adresa a) 255<sub>(10)</sub> b) 256<sub>(10)</sub> c) 1023<sub>(10)</sub> d) 1024<sub>(10)</sub> e) 4095<sub>(10)</sub> f) 4096<sub>(10)</sub> në mënyrë të njëpasnjëshme janë rruajtur shkronjat a, b, A dhe B, si dhe shifrat 1 dhe 2 sipas kodit ASCII 8-bitësh. Plotësoni tabelën e paraqitur.

Aresa		Përmbajtja		
Bin.	Heks.	Bin.	Heks.	Simbol ASCII

Tabela për pyetjen nr. 7-36 dhe 7-37

7-38. Cila është gjendja e linjave të kontrollit, adresave dhe të të dhënave a) që të lexohet e dhëna e cila ndodhet e ruajtur në lokacionin memorues me adresë a) 4095 b) 4096 dhe më pas të incizohet në lokacionin memorues me adresë a) 1023 b) 1024. Plotëso tabelën e paraqitur.

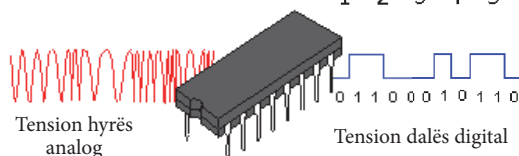
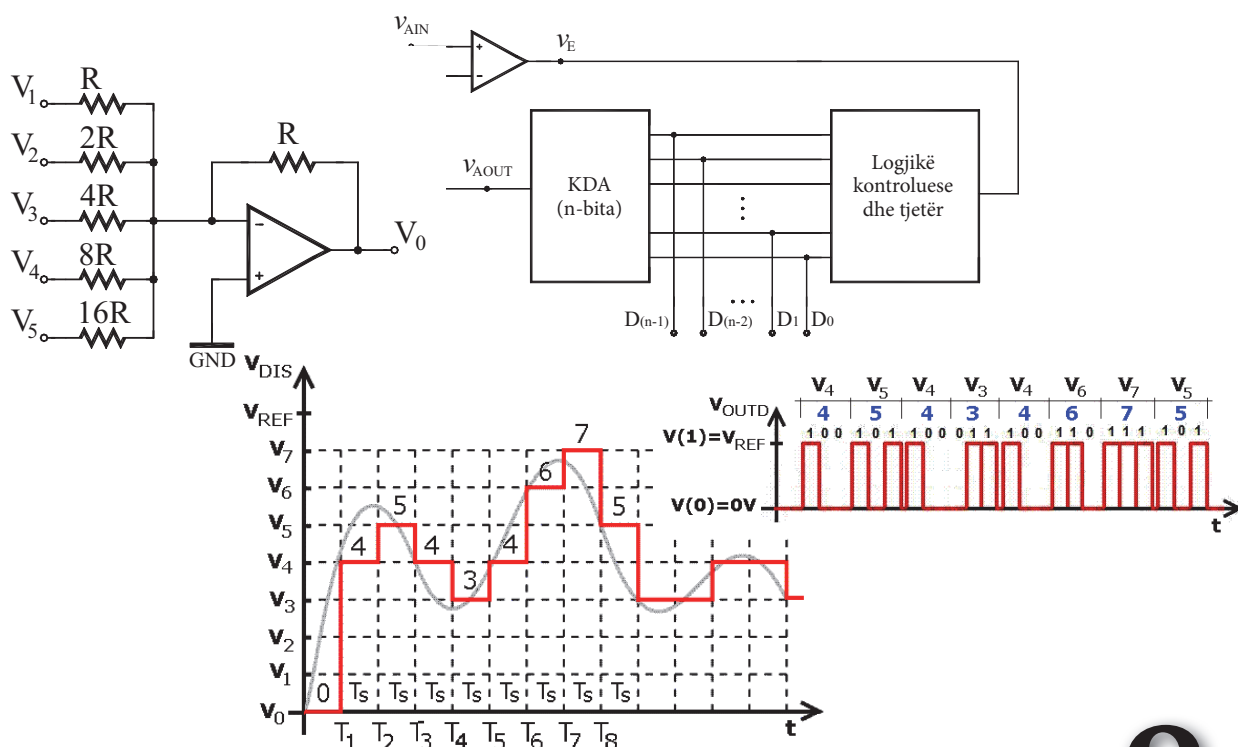
Linja kontrolli			Linja adresash		Linja të dhënash		
Operacioni	$\overline{CS}$	$R/\overline{W}$	Bin.	Heks.	Bin.	Heks.	Drejtimi

Tabela për pyetjen nr. 38

7-39. Sqaro rolin dhe renditjen kohore të paraqitjes së sinjaleve të cilët kanë të bëjnë me procesin e a) leximit b) incizimit në chipin asinkron RAM sipas diagrameve kohore të paraqitura në fig. 7-26 dhe fig. 7-27.

7-40. Sqaro rolin dhe renditjen kohore të paraqitjes së sinjaleve të cilët kanë të bëjnë me procesin e a) leximit b) incizimit në chipin sinkron RAM sipas diagrameve kohore të paraqitura në fig. 7-28 dhe fig. 7-29. Supozo se frekuenca e taktit të sistemit është 5MHz.

7-41. (\*) Përpiqu nëpërmjet internetit të gesh, sqarosh dhe analizosh me karakteristikat teknike detale (ang. datasheet) për qarkun memorues të integruar 74LS189. Pastaj më konkretisht sqaro a) për çfarë memorie bëhet fjalë, b) cili është roli i secilit nga pinat e qarkut, c) cili është parimi i funksionimit të tij, dhe d) trego një shembull me të cilin do të demonstrosh funksionimin e qarkut.



# 8. KONVERTIMI DIGJITAL-ANALOG dhe ANALOG- DIGJITAL

Pas studimit të kësaj tërësie tematike

- do të njihni nocionet bazë që kanë të bëjnë me konvertimin  $D/A$  dhe  $A/D$ ;
- do të kuptoni konceptet themelore të proceseve të konvertimit  $D/A$  dhe  $A/D$ ;
- dhe procesin e konvertimit  $D/A$  dhe  $A/D$ ;
- do ti njihni dhe në mënyrë parimore do të dini ti sqaroni metodat e ndryshme të konvertimit  $D/A$  dhe  $A/D$ ;
- do të njihni llojet e ndryshme të konvertorëve  $D/A$  dhe  $A/D$  dhe do të kuptoni punën e tyre.





## 8.1. HYRJE

Pasqyra globale dhe gjithashtu më e përgjithshme e problemit të konvertimit analog-digjital (A/D) dhe digjital-analog (D/A) është paraqitur në fig. 8-1. Nga njëra anë ndodhet bota reale (fizike), kurse në anën tjetër janë sistemet digjitale. Ata mundet reciprokisht të komunikojnë vetëm me ndihmën e konvertorëve A/D dhe D/A të cilët si komponente të veçanta kanë detyrë të kryejnë harmonizimin. Megjithatë, në thelb ekziston dallim fundamental: dukuritë në botën reale në rastin e përgjithshëm janë të vazhduara, ata marrin pafundësisht shumë vlera, prandaj sinjalet me të cilat ato përshkruhen janë analog. Në anën tjetër, sistemet digjitale punojnë vetëm me sinjale digjitale. Këto janë vargje të fjalëve binare ku secila prej tyre paraqet një kombinim të vetëm dy niveleve të tensionit: të lartë  $V(1) = +V_{cc}$  dhe nivel të ulët  $V(0)=0$  të cilët korrespondojnë me logjikën 1 dhe logjikën 0 të cilat paraqesin reprezentë binary të koduar të sinjaleve që kanë vlera diskrete me numër të fundëm të niveleve.

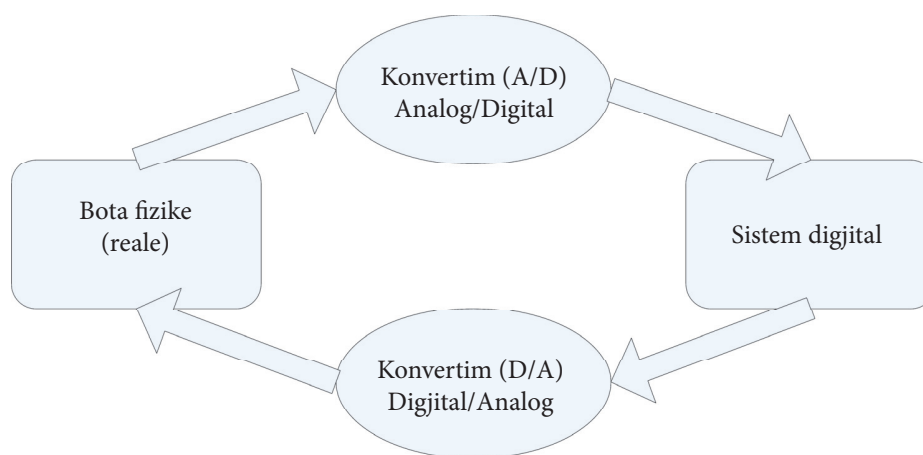


Fig. 8-1. Bllok-skema e përgjithshme për vendin dhe rolin e konvertorëve A/D dhe D/A në interaksionin mes botës reale dhe sistemeve digjitale

Konvertorë A/D dhe D/A janë domosdoshmërisht të pranishëm në pajisjet digjitale, por mund të thuhet edhe më gjerë, sepse shumë shpesh përdoren pothuajse në të gjitha pajisjeve elektronike. Përdorimi i përbashkët i konvertorëve A/D dhe D/A sigurojnë ndërlihdje të plotë (ang. Interface) me lloje të ndryshme të sensorëve (ang. Sensors) në hyrje dhe në elementet dalëse konvertuese (ang. transducers) në dalje me qëllim realizimin e rolit kontrollues dhe komandues në sistemet elektronike, proceset dhe dukuritë në botën reale. Në fig. 8-2 konvertorët A/D dhe D/A janë paraqitur në mënyrë më të thjeshtë si bllok hyrës dhe dalës në një sistem digjital për qëllim të përgjithshëm, ndërsa në fig. 8-3 është dhënë një shembull për konvertimin A/D dhe D/A të sinjalit audio me kompjuter personal.

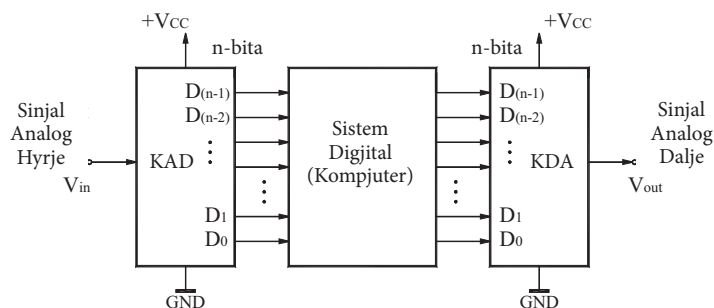


Fig. 8-2. Bllok-skema më e thjeshtë e lidhjes së kompjuterit me konvertor A/D dhe D/A

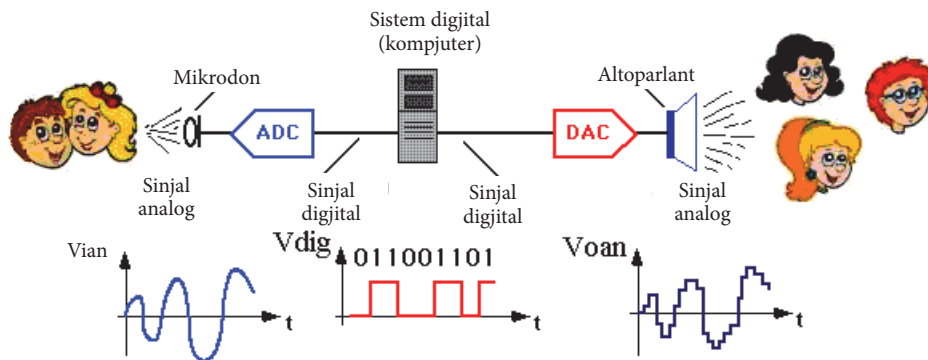


Fig. 8-3. Konvertimi A/D dhe D/A i sinjalit audio me kompjuter personal

Kur duhet që në hyrje të pajisjes digjitale të lidhet pajisje digjitale, puna bëhet mjaft komplekse, sepse lidhja direkte e daljeve analoge në hyrjet digjitale është e pamundur sepse sinjalet analoge mund të kenë pafundësisht shumë vlera, kurse ato digjitale vlera diskrete të shumta por të fundme në brez të kufizuar. Ajo çka duhet të bëjmë është të gjendet mënyra që të kryhet transformimi elektronik e sinjalit analog në formë digjitale, si vargje të 1-ve dhe 0-ve logjike me gjatësi të fundme (fjalëve binare, vektorëve). Në lidhje me këtë, konvertori A/D (ang. Analog-to-digital converter, ADC) është komponentë ose pajisje elektronike e cila në hyrjen e saj të vetme merr sinjal analog, zakonisht tension ose rrymë dhe kryen shndërrimin e tij (konvertimin) në sinjal digjital, d.m.th. fjalë nga të cilat secila paraqet varg të bajtëve sipas një kodi binar të caktuar ose në numra binar sipas sistemit numerik binar natyror. Për çdo bit në dalje të konvertorit A/D ekziston linjë e veçantë nëpër të cilën ai përcillet në përpunimin e mëtejshëm deri në procesorin e sistemit digjital.

Nga ana tjetër, konvertori D/A (ang. digital-to-analog converter, DAC) kryen funksionin e kundërt. Domethënë, pas mbarimit të përpunimit të të dhënave, rezultatet fitohen në formë digjitale si kombinime të bajtëve të cilët nëpërmjet linjave të veçanta dërgohen deri në hyrjet e konvertorit D/A, i cili të njëjtit i konverton në sinjal analog dhe e dërgon në daljen e tij të vetme. Lidhja e daljeve nga qarqet logjike me element konvertues (ang. transducers) është mjaft e thjeshtë, sepse atë vetë për nga natyra janë elemente digjitale. Domethënë, daljet nga qarqet logjike lehtë lidhen me transistorë, rele, etj. për shkak të parimit të tyre të punës me dy gjendje: kyçur - shkyçur, siç është edhe natyra e sinjaleve të cilët fitohen në daljet e komponenteve digjitale.

Në këtë tërësi tematike fokusi do të vendoset pikërisht në konvertimin A/D dhe procesin e tij të kundërt, konvertimin D/A, me një analizë dhe shpjegim të veçantë të procedurave të ndryshme të konvertimit, si dhe në parimin e funksionimit të llojeve të ndryshme të konvertorëve.

## 8.2. KONVERTIMI DIGJITAL-ANALOG

Më parë u tha se konvertimi D/A është një proces më i thjeshtë për realizim në krahasim me procesin e kundërt konvertimin A/D. Çfarë është edhe më e rëndësishme, në praktikë përdoren konvertor A/D, të cilët në përbërjen e tyre përmbajnë konvertor D/A, prandaj së pari do të trajtohet procesi i konvertimit D/A, dhe pastaj dhe konvertimi A/D.

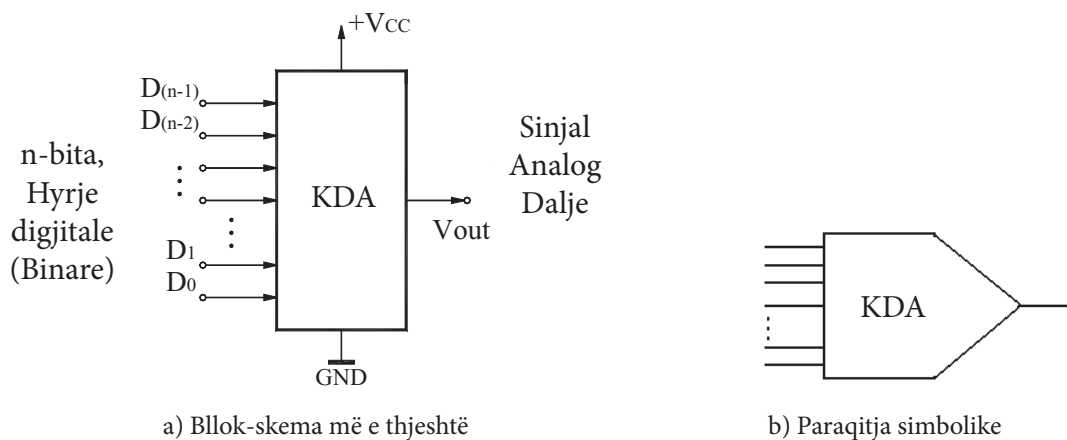


Fig. 8-4. Konvertori D/A

Konvertori D/A ka detyrë që sinjalin digjital, i cili është i përfaqësuar si një grup i fjalëve, prej të cilave secila ka një gjatësi prej një numri të fundëm të bajtëve  $n$  që vijnë në hyrjet e tij ta konvertojë në formë analoge. Në fig. 8-4 a) dhe b) janë treguar blllok-skema më e thjeshtë dhe paraqitja simbolike e konvertorit D/A.

### 8.3. EKUACIONET BAZË, NOCIONE DHE KARAKTERISTIKA E TRANSMETIMIT

Konvertori D/A për secilin prej  $n$ -bajtët  $D_i$  në fjalë ku  $i=0, 1, 2, \dots, (n-1)$  duhet të gjenerojë vlerë analoge korresponduese me vlerën reciproke të peshës  $G_i$  të atij biti në fjalën binare dhe pastaj të gjitha këto vlera analoge ti mbledh dhe në daljen e tij të jap vlerë analoge unike  $V_{ODAC}$  ( $V_{OUT}$ ) sipas ekuacionit më poshtë:

$$V_{ODAC} = K \cdot V_{REF} (D_{n-1}G_{n-1} + D_{n-2}G_{n-2} + \dots + D_1G_1 + D_0G_0) \quad (8-1)$$

Në ekuacion secili bit  $D_i$  nga fjalë që konvertohet mund të ketë vlerë vetëm logjikën 0 ose 1, ndërsa peshat  $G_i$  janë të përfaqësuar si shkallë të numrit 2 duke filluar nga më i madhi  $(n-1)$  kah më i vogli  $2^0=1: 2^{(n-1)}, 2^{(n-2)}, \dots, 8, 4, 2, 1$ , ndërsa  $+V_{REF}$  është tensioni referencë në të cilin është lidhur konvertori D/A.

Në ekuacionin e mëparshëm konstanta e proporcionalitetit  $K$  duhet të ketë një vlerë të tillë, e cila do të sigurojë që tensioni i daljes të fitojë vlera në kufijtë mes 0 dhe  $V_{REF}$ . Kjo do të plotësohet vetëm nëse konstanta  $K$  është fraksion, i cili e ndan tension referent  $V_{REF}$  në pjesë më të vogla, kështu që duhet të vlejë  $k=1/2^n$ . Duke zëvendësuar konstatimin e fundit në ekuacionin (8-1), ajo transformohet dhe e merr formën në vijim:

$$V_{ODAC} = V_{REF}/2^n \cdot (D_{n-1}2^{n-1} + D_{n-2}2^{n-2} + \dots + D_12^1 + D_02^0) \quad (8-2)$$

$$V_{ODAC} = V_{REF} \cdot (D_{n-1}1/2^0 + D_{n-2}1/2^1 + \dots + D_11/2^{n-1} + D_01/2^n) \quad (8-3)$$

Me këtë zgjedhje të konstantës  $K=1/2^n$  (e cila vlen për të ashtuquajturën skemë unipolare koduese ose kodimin unipolar për vlerë më të vogël digjitale kur të gjithë bajtët janë 0 merret niveli dalës më i vogël, niveli zero  $V_0 = 0V$ , ndërsa për vlerën digjitale më të madhe kur të gjitha bajtët janë 1-sha fitohet niveli dalës më i madh  $V_{n-1} = [(2^{n-1}) / 2^n] \cdot V_{REF}$

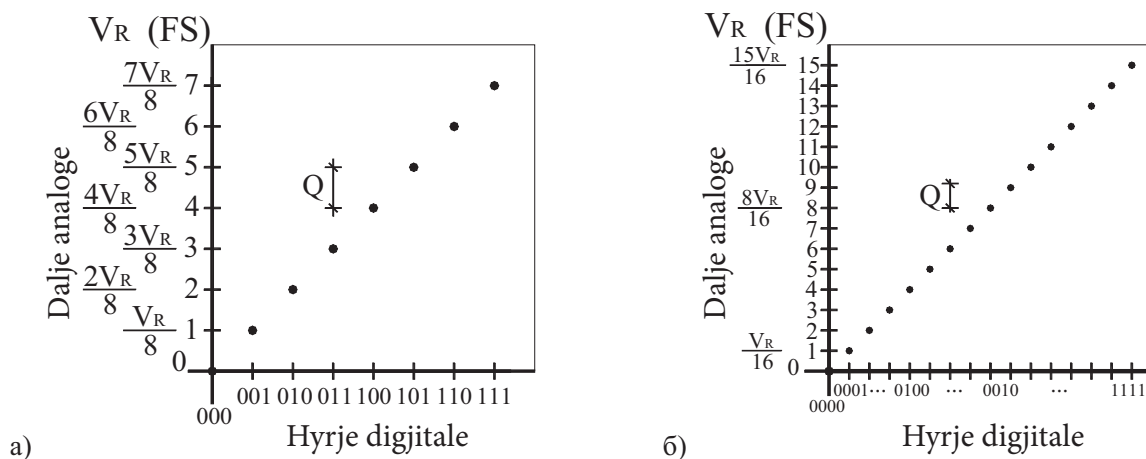
Duke marrë parasysh ekuacionin (8-3) bëhet e qartë se sa më i madh të jetë numri i bajtëve  $n$ , aq më i saktë do të jetë niveli dalës analog i fituar sepse çdo bit i ri i shtuar fut fraksion plotësues më të vogël në shumën finale me të cilën definohet niveli dalës i tensionit dhe me këtë e ndan  $V_{REF}$  në pjesë të vogla të mundshme.

Ekuacioni (8-2) mund të shkruhet edhe në formën e mëposhtme:

$$V_{\text{ODAC}} = V_{\text{REF}}/2^n \cdot d \quad (8-4)$$

Në ekuacionin e fundit me  $d$  është paraqitur vlera decimale e vektorit binar e shprehur nëpërmjet shumësisë ( $D_{n-1}2^{n-1} + D_{n-2}2^{n-2} + \dots + D_12^1 + D_02^0$ ).

Në figurën në vazhdim fig. 8-5 a) është paraqitur karakteristik e transmetimit (kalimtare) e idealizuar e konvertorit D/A tre-bitësh. Ky konvertor në hyrjen e tij mund të fitojë sinjal digjital me cilin do nga tetë kombinimet e mundshme: 000, 001, 010, ..., 110, 111 sepse me 3 bajt kodohen  $2^3 = 8$  kombinime të ndryshme. Për secilin prej tyre konvertori D/A duhet që në daljen e tij të prodhojë nivel të duhur tensioni në kufijtë paraprakisht të dhënë. Brezi i cili e paraqet nivelin maksimal të mundshëm të sinjalit dalës analog quhet shumë e plotë (e tërësishme) e shkallës dhe shënohet me FS ose FSR (ang. full scale range). Vlera e tij varet nga tensioni referent  $V_{\text{REF}}$  i cili është i kyçur në konvertorin A/D.



Zyrtare. 8-5. Karakteristikat idealizuar transferimin e një) 3-bit b) 4-bit D / A Converter

Në qoftë se bëhet fjalë për konvertor D/A 4-bitësh, atëherë në hyrjen e tij do të mund të paraqiten  $2^4 = 16$  vektorë të ndryshëm 4-bitësh, sipas figurës fig. 8-5 b), në të cilën është paraqitur karakteristika e transmetimit e tij. Në qoftë se supozojmë se shumica e plotë e shkallës FS është e njëjtë për të dy rastet, është e qartë se për shembullin e dytë sinjali dalës do të jetë me precizitet më të madh dh cilësi më të mirë, sepse i gjithë brezi FS ndahet në dy herë më tepër nivele. Lidhur me këtë që e theksua, si masë për saktësi dhe cilësi të konvertorit D/A, vendoset nocioni rezolucion (ang. Resolution) i cili ka të bëjë me numrin e bajtëve  $n$  të fjalës, që ai mund ti konvertojë, e me këtë edhe të numrit të përgjithshëm të niveleve të ndryshme të tensionit  $N$  që mund të fitohen në dalje të konvertorit D/A. Duke pasur parasysh se në hyrje të konvertorit D/A paraqitet fjalë binare me gjatësi prej  $n$ -bajtëve, numri i përgjithshëm i niveleve të ndryshme  $N$  fitohet nga ekuacioni i njohur  $N = 2^n$ .

## 8.4. KONVERTORËT D/A

Konvertorët D/A në thelb paraqesin qarqe, të bazuara në stadi përforcuese invertuese, tensioni dalës i të cilëve paraqet shumë të më tepër tensioneve hyrëse. Gjatë kësaj tensioni dalës, i cili ka një vlerë maksimale, e kufizuar në nivelin referent të dhënë paraprakisht  $+V_{\text{REF}}$  fitohet si shumë e niveleve hyrëse diskrete të tensionit, vlerat e të cilëve janë numër i plotë herë më të vogla se niveli referent. Këto pjesë kanë një bazë binare. Më saktë, ato paraqesin pjesëtues të nivelit referent  $+V_{\text{REF}}$  me shkallë të plota të numrit 2, kështu që tensioni i daljes nga konvertori D/A fitohet si shumë e  $V_{\text{REF}}/2, V_{\text{REF}}/4, V_{\text{REF}}/8, V_{\text{REF}}/16, \dots$  etj. Këto nivele të tensionit në shumicën e konvertorëve D/A fitohen me ndihmën e rrjetit prej rezistorëve të saktë me vlera të ndryshme, të lidhur në hyrje të mbledhësit, në hyrje të të cilit paraqitet nivel zero i tensionit nëse biti përkatës hyrës është 0, ose  $+V_{\text{REF}}$  nëse biti i kësaj hyrje është 1.

**8.4.1. KONVERTORI D/A ME RRJETË REZISTENCASH TË PESHUARA R/2<sup>n</sup>R**

Konvertori D/A me rrjet të peshuar R/2<sup>n</sup>R ose me rrjet binar rezistencash të peshuara, siç quhet edhe ndryshe, paraqet një variant të skemës së njohur të mbledhësit të realizuar me përforcues operacional. Bëhet fjalë për konfiguracion invertues i përforcuesit operacional, i eksituar me më tepër tensione hyrëse, sipas skemës elektrike parimore të paraqitur në fig. 8-6 a). Te mbledhësi sinjalet hyrëse sillen nëpërmjet rezistorëve me vlera të barabarta mes vete R<sub>1</sub>=R<sub>2</sub>=... = R<sub>i</sub>=... = R<sub>n</sub> = R, me qëllim që çdo tension hyrës V<sub>i</sub> të ketë ndikim të barabartë mbi tensionin dalës V<sub>0</sub>. Duke pasur parasysh se lidhja e kundërt negative është e realizuar me rezistencën R<sub>F</sub> e cila ka të njëjtën vlerë me rezistencat hyrëse (R<sub>F</sub> = R), tensioni në dalje V<sub>0</sub> do të paraqes shumën e tyre në formë të invertuar sipas ekuacionit (8-5).

$$V_0 = - (V_1 + V_2 + \dots + V_n) = - \sum V_i \tag{8-5}$$

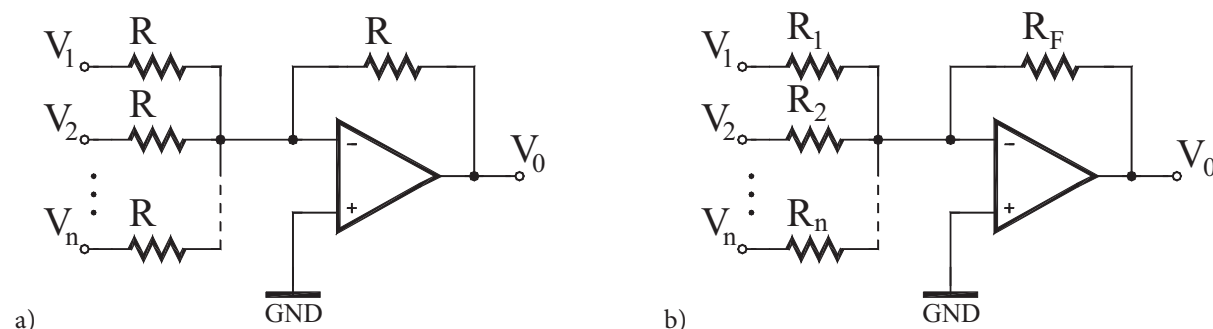


Fig. 8-6. Skemat elektrike të mbledhësit me përforcues operacional a) me rezistorë të barabartë, b) me vlera të ndryshme të rezistorëve

Nëse rezistorët hyrës dallohen njëri nga tjetri, sipas fig. 8-6 b), i ndryshëm do të jetë edhe ndikimi i tensioneve të veçanta mbi tensionin dalës. Domethënë, tensioni dalës përsëri do të jetë proporcional me shumën e tyre, por më nuk do të paraqes vlerën e saktë të shumës. Për më tepër, me ndryshimin e rezistencës R<sub>F</sub> në lidhjen e kundërt kontrollohet dhe përcaktohet përforcimi sipas ekuacionit të mëposhtëm:

$$V_0 = -R_F \left( \frac{1}{R_1} V_1 + \frac{1}{R_2} V_2 + \dots + \frac{1}{R_n} V_n \right) \tag{8-6}$$

Pikërisht kjo veti e mbledhësit është baza për funksionimin e drejtë të konvertorit D/A, në cilin do prej tensioneve hyrëse V<sub>1</sub>, V<sub>2</sub>,..., V<sub>n</sub> niveli mund të jetë i lartë (+V<sub>REF</sub>) ose i ulët (0V) që varret nga ajo nëse biti i pozicionit përkatës është 1, ose 0. Nga këtu rrjedh ekuacioni i mëposhtëm:

$$V_0 = -R_F \cdot V_{REF} \cdot \left( \frac{1}{R_1} D_1 + \frac{1}{R_2} D_2 + \dots + \frac{1}{R_n} D_n \right) \tag{8-7}$$

Në lidhje me vërejtjen e fundit të supozojmë se konfigurujmë qark mbledhës invertues vlerat e rezistencave hyrëse të të cilit mes veti duhet të dallohen për dy herë duke filluar nga më vogla kah më e madhja. Më konkretisht, nëse rezistenca R<sub>1</sub> nëpërmjet të cilës silllet tensioni V<sub>1</sub> ka vlerë R<sub>1</sub>=R, rezistencë e ardhshme duhet të ketë rezistencë 2R, dhe çdo rezistencë e ardhshme do të zmadhohet për dy herë në krahasim me paraardhësin e saj. Sipas kësaj, nëse bëhet fjalë për qark me tre hyrje (n=3), d.m.th. konvertor D/A tre-bitësh skema e të cilit është dhënë në fig. 8-7 a) ose b) rezistorët do të jenë: R<sub>1</sub> = 2<sup>0</sup>R = R, R<sub>2</sub> = 2<sup>1</sup>R<sub>1</sub> = 2R dhe R<sub>3</sub> = 2<sup>2</sup>R<sub>1</sub> = 4R.

Krahas kësaj, të zgjedhim rezistencë në lidhjen e kundërt  $R_F$  vlera e të cilës është dy herë më e vogël nga ajo e rezistencës  $R_1=R$ , kështu që do të vlejë  $R_F = R_1/2 = R/2$ , prandaj në përputhje me ekuacionet (8-6) dhe (8-7), tensioni i daljes do të jetë:

$$V_0 = -\left(\frac{1}{2}V_1 + \frac{1}{4}V_2 + \frac{1}{8}V_3\right) \quad (8-8)$$

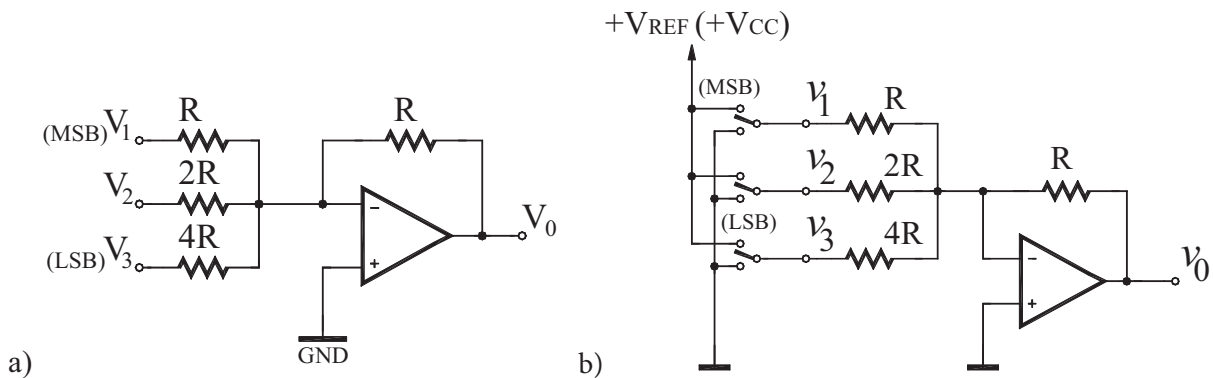


Fig. 8-7. Konvertori D/A tre-bitësh me rrjet rezistim të peshuar  $R/2^n R$

Duke pasur parasysh ekuacionet (8-6) dhe (8-7), bëhet e qartë se kjo zgjedhje e rezistorëve mundëson që çdo tension hyrës  $V_1$ ,  $V_2$  dhe  $V_3$ , të ketë saktë një gjysmë më pak ndikim mbi tensionin dalës, në krahasim me të mëparshmin, në përputhje me ekuacionin (8-8). Thënë me fjalë tjera, tensioni i hyrjes  $V_1$  do të ketë efekt më të madh dhe do të ndikojë në tensionin e daljes për gjysmë herë të tensionit referent maksimal, tensioni i ardhshëm  $V_2$  do të ndikojë mbi atë dalës për gjysmë herë më pak nga i pari, d.m.th. do të kontribuojë me një të katërtën e  $V_{REF}$  ndërsa  $V_3$  edhe me një tjetër gjysmë më pak nga ai, që do të thotë se do të veprojë me një të tetën. Këto vlera të rezistorëve, dhe kështu edhe i ndikimeve mbi tensionet dalëse nuk janë të zgjedhur rastësisht sepse i përfaqësojnë të njëjtat raporte të peshave që korrespondojnë në vendet përkatëse të bajtëve në sistemin numerik binar natyror sikur të realizohej ekuacioni (8-3). Sipas kësaj analize, në skemën e fig. 8-7 a) b), në hyrjen ku është lidhur rezistenca më e vogël duhet të sillet biti me peshë më të madhe  $2^{n-1}$  (MSB), ndërsa në hyrjen ku është rezistenca më e madhe duhet të lidhet biti me peshë më të vogël  $2^0$  (LSB). Përfundimisht mund të konkludojmë se nëse në hyrje të qarkut sjellim dalje digjitale me tre qarqe logjike, e me të cilin do kombinim prej tre-bajtëve, tensioni i daljes i shprehur në volt do të jetë reprezent analog në formë decimale të vlerës binare të këtyre tre bajtëve, sipas ekuacionit në vazhdim:

$$V_0 = -V_{REF} \cdot \left(\frac{1}{2}D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0\right) \quad (8-9)$$

Në ekuacionin e fundit (8-9)  $V_{REF}$  e përfaqëson nivelin e 1 logjik,  $V(1) = V_{REF}$  ndërsa  $D_2$ ,  $D_1$  dhe  $D_0$  janë bajtët hyrës vlera e të cilëve mund të jenë 0 ose 1, me çrast MSB është  $D_2$  i cili sillet në hyrjen e parë  $V_1$ , ndërsa LSB është  $D_0$  e cila e eksiton hyrjen e tretë  $V_3$ .

Në rastin e përgjithshëm, për  $n$ -hyrje (bajt), ekuacioni i këtij konvertori D/A mund të shkruhet edhe në formën e mëposhtme:

$$V_{ODAC} = -R_F/R_0 \times V_{REF} \times d = -R_F/R_0 \times V_{REF} \times (2^{n-1}D_{n-1} + \dots + 2^0D_0);$$

Për llogaritje të saktë të vlerës së tensioneve dalëse për të tetë kombinimet tre-bitëshe, prej 000 e deri në 111, të cilat mund të paraqiten në hyrje të qarkut, do ta aplikojmë ekuacionin (8-9) dhe do ta fitojmë tab. 8-1. Në shembullin si nivel referimi i konvertorit D/A është supozuar furnizimi prej 5V ( $V_{REF} = +5$  V), prandaj do të vlejë  $V(1) = +5$  V dhe  $V(0) = 0$ V.



Vlera decimale	Ekuivalenti binar	Tensioni dalës (V)
0	000	0.000
1	001	- 0.625
2	010	- 1.250
3	011	- 1.875
4	100	- 2.500
5	101	- 3.125
6	110	- 3.750
7	111	- 4.375

Tab. 8-1. Vlerat ekuivalente në KDA tre-bitësh

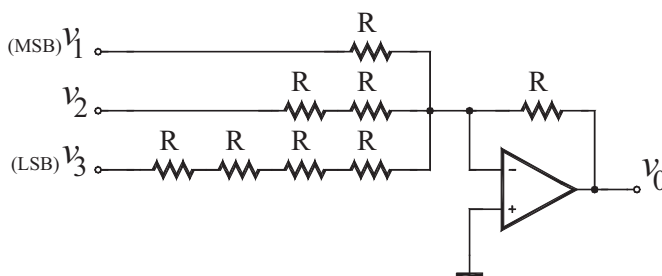


Fig. 8-8. KDA tre-bitësh me rrjet rezistencash të peshuara  $R/2^n R$  me rezistenca të barabarta

Analiza e dhënë mund të përgjithësohet dhe duke u bazuar në vlerën e njohur të njërit prej rezistencave të konvertorit D/A të kryhet zgjedhje e duhur e rezistencave tjera. Gjatë kësaj, nëse është e njohur:

- ± rezistenca më e madhe  $R_0$  në bitin me peshë më të ulët, atëherë rezistenca në lidhjen e kundërt  $R_F$  duhet të ketë vlerën  $R_F = R_0/2^n$ ;
- ± rezistenca më e vogël  $R_{n-1}$  në bitin me peshë më madhe MSB, atëherë rezistenca e lidhjes së kundërt  $R_F$  duhet të ketë vlerën  $R_F = R_{n-1}/2$ ;
- ± rezistenca e lidhjes së kundërt  $R_F$ , atëherë rezistenca më e madhe  $R_0$  në bitin me peshë më të vogël LSB, duhet të ketë vlerën  $R_0 = 2^n R_F$ .

Të mos harrojmë se në çdo rast vlerat e rezistencave hyrëse duhet që me çdo rezistencë pasues të njëpasnjëshëm të rriten për dy herë duke filluar nga më e vogla  $R_{n-1}$  kah më e madhja  $R_0$ .

Nëse shtrohet kërkesa që konvertori D/A të ketë saktësi më të lartë, do të duhet të rritet numri i bajtëve  $n$ , dhe me këtë edhe numri i hyrjeve. Gjatë kësaj, për çdo hyrje digjitale të re të shtuar do të lidhet nga një rezistencë shtesë e cila do të ketë vlerë dy herë më të madhe se e rezistencës nëpër të cilën sillet biti LSB, d.m.th. rezistencë e cila është dy herë më e madhe se rezistencë më e madhe që ekziston në rrjet. Kjo kërkesë e tregon anën e dobët të këtij konvertori sepse numri i rezistencave të sakta me vlera të ndryshme bëhet gjithnjë e më i madh.

Konvertori D/A me rrjetë rezistencash të peshuara  $R/2^n R$  mund të realizohet edhe duke përdorur më tepër rezistenca të lidhura në seri për çdo hyrje në veçanti, të cilat do të kenë vlerë të njëjtë. Gjatë kësaj në çdo hyrje të do të duhet të lidhen dy herë më shumë rezistenca në krahasim me të mëparshmin, sipas fig. 8-8. Kjo lidhje e zgjidh problemin e theksuar më parë, por për fat të keq, paraqitet i ri, e ky është konfiguracioni shumë më kompleks i rrjetit të rezistencave.

### 8.4.2. KONVERTORI D/A ME RRJETË REZISTENCASH TË SHKALLËZUARA $R/2R$

Si dobësi më e madhe e konvertorit të mëparshëm D/A me rrjetë të peshuar binare ishte nevoja për numër në rritje të rezistencave precize dhe unike me vlera të ndryshme dhe më të mëdha. Për kapërcimin e kësaj dobësie në praktikë shumë shpesh përdoret një zgjidhje shumë efektiv me rrjetë rezistencash topologjia e të cilës i ngjan një shkalle. Pikërisht për këtë arsye, konvertori i

realizuar në këtë mënyrë edhe e mori emrin konvertor me rrjetë të shkallëzuar, kurse për shkak të vlerave të rezistencave të përdorura quhet edhe konvertor D/A R/2R (ang. R/2R Ladder DAC).

Edhe te ky konfiguracion përsëri përdoret mbledhës, por tash në hyrjet e tij formohet rrjetë rezistencash e cila përdor rezistenca me vetëm dy vlera sipas fig. 8-9 a) ose b). Nëse bëhet krahasimi me konvertorin D/A me rrjetë të peshuar mund të vërehet se tani numri i rezistencave është rritur pak.

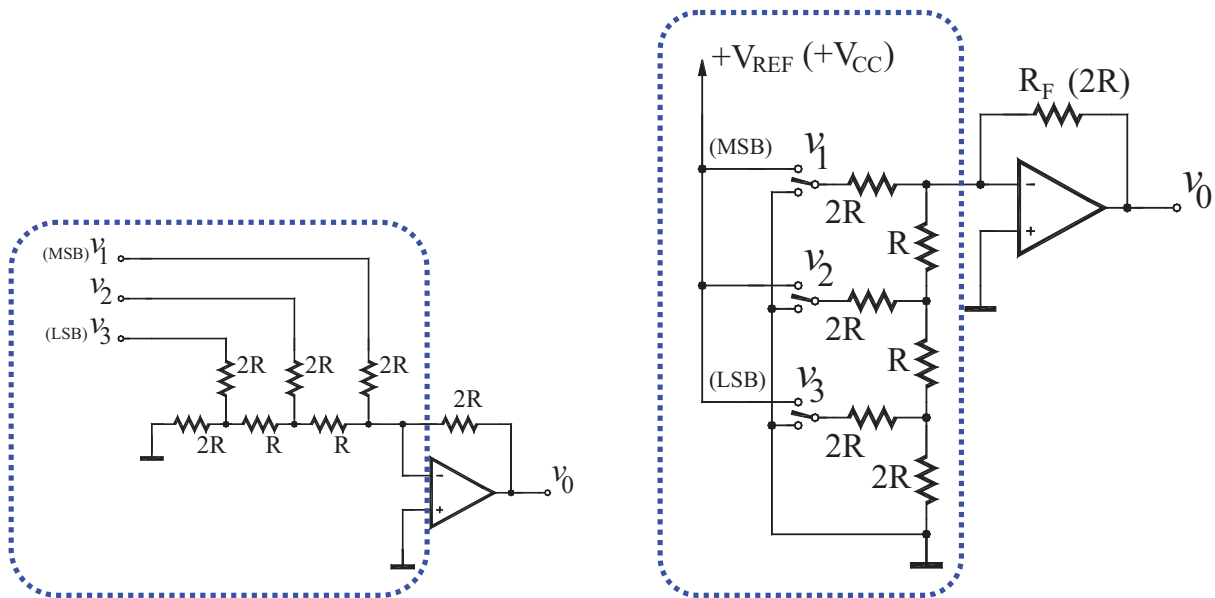


Fig. 8-9. a) b) Konvertori D/A tre-bitësh me rrjetë rezistencash R/2R të shkallëzuara

Analiza matematikore e rrjetit të shkallëzuar të aplikuar është pak më e komplikuar se në rastin e mëparshëm prandaj duhet të përdoret teorema e Tevenenit. Këtu vetëm do të marrim rezultatin përfundimtar pa e realizuar atë. Ai tregon se pjesa e majtë e skemës me rrjetë të peshuar  $R/2^n R$  mund të zëvendësohet me burimin e ekuivalent të Tevenenit  $V_T$  me rezistencë të brendshme  $R_T$ , vlerat e të cilit janë identike me ato të konvertorit D/A të mëparshëm me rrjetë të peshuar.

$$V_T = \frac{1}{2}V_1 + \frac{1}{4}V_2 + \frac{1}{8}V_3 \quad \text{dhe} \quad R_T = R \quad (8-10)$$

Me këtë fitohet edhe ekuacioni përfundimtar i cili ka të bëjë me nivelet e tensionit dalës sipas tab. 8-1.

$$V_0 = -\frac{R_F}{R_T}V_T = -\frac{R_F}{R_T}\left(\frac{1}{2}V_1 + \frac{1}{4}V_2 + \frac{1}{8}V_3\right) = -\frac{R_F}{R}\left(\frac{1}{2}V_1 + \frac{1}{4}V_2 + \frac{1}{8}V_3\right) \quad (8-11)$$

Nëse zgjidhet  $R_F = R$ , atëherë për tension dalës fitohet shprehja:

$$V_0 = -\left(\frac{1}{2}V_1 + \frac{1}{4}V_2 + \frac{1}{8}V_3\right) = -\left(\frac{1}{2} \cdot D_2 + \frac{1}{4}D_1 + \frac{1}{8}D_0\right) \cdot V_{REF} \quad (8-12)$$

Pasi që vlera e tensioneve dalëse  $V_1$ ,  $V_2$  dhe  $V_3$  mund të jetë vetëm nivel i ulët (0V) ose nivel i lartë ( $+V_{REF}$ ) që varet nga ajo nëse biti korrespondues është 0 ose 1, fitojmë shprehje identike me ekuacionin tashmë të njohur (8-9).

## 8.5. KONVERTIMI ANALOG-DIGJITAL

Sistemet digjitale punojnë me sinjale digjitale, të dhëna të cilat janë paraqitur në formë digjitale si fjalë binare. Çdo fjalë paraqet kombinim të një numri të fundmë të bajtëve të cilët sistemi i merr në hyrjen e tij, dhe ka të bëjë me informacion të caktuar nga bota e jashtme. Kur është fjala për komunikimin mes njerëzve, kjo realizohet në mënyra të ndryshme, por gjithmonë shtrohet kërkesa për shndërrim, më saktë për kodim të fjalive dhe numrave në formë digjitale, Fjala është për informacione të cilat fitohen si kombinime të simboleve të ndryshme grafike (numrave dhe shkronjave) dhe shenjave (ang. characters). Gjatë realizimit të llogaritjeve përdoren numrat decimal në kombinim me shenjat e operacioneve aritmetike dhe logjike, ndërsa për fjalët dhe fjalitë ato janë shkronjat në kombinim me shenjat e pikësimit. Konvertimi të dhënave të tilla në digjitale është mjaft e thjeshtë sepse edhe sistemi numerik decimal edhe alfabetet disponojnë me numër të fundmë të numrave, shkronjave dhe shenjave, prandaj ato janë madhësi diskrete të cilat konvertohen duke përdorur sistemin numerik binar natyror, ose ndonjë sistem binar tjetër ose kod.

Megjithatë, fenomenet dhe proceset natyrore në thelb janë madhësi të vazhduara, si për shembull zëri, drita, shtypja, temperatura, shpejtësia, dhe shumë të tjera. Domethënë, ata ndryshojnë në mënyrë të vazhduar me kalimin e kohës dhe për këtë shkak mund të marrin vlerë të çfarëdoshme. Krahas kësaj, çdo fenomen natyror ka karakteristikat e veta, dhe në përputhje me këtë edhe njësiti e veçanta sipas të cilave ato maten, kështu që çdo sinjal i vazhduar mund të përpunohet në mënyrë digjitale vetëm nëse konvertohet në një madhësi elektrike analoge, tension ose rrymë, dhe pastaj të digjitalizohet. Problemi i konvertimit të sinjaleve të vazhduara në digjital, të cilët janë të përshtatshëm për përpunim në kompjuter, ose sistem tjetër digjital, është punë mjaft komplekse të cilën duhet ta kryejë sistemi për përvetësimin e të dhënave (ang. data acquisition system) bllok skema e thjeshtuar e të cilit është treguar në fig. 8-10.

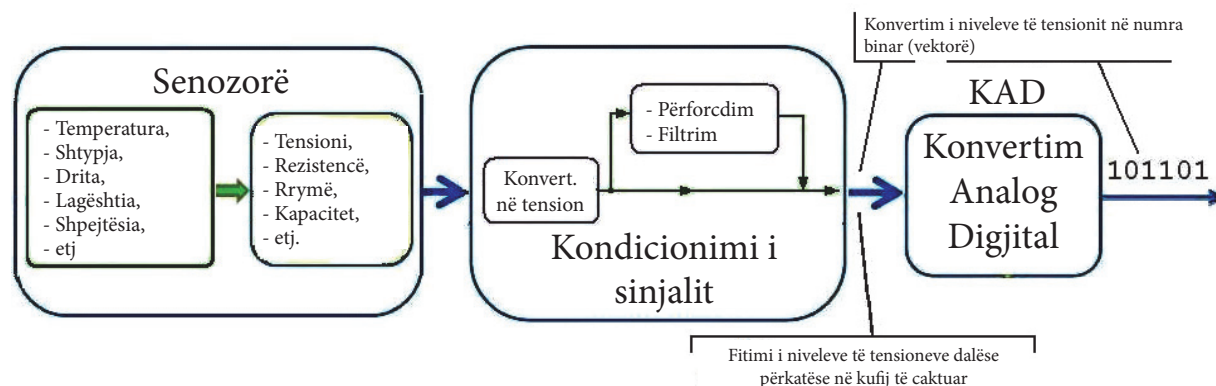


Fig. 8-10. Bllok-skema e sistemit për përvetësimin e të dhënave

Rregullimi bëhet në më tepër hapa duke filluar nga transformimi i dukurisë së vazhduar në madhësi elektrike analoge me atë, si p.sh. rrymë, rezistencë, etj., pastaj konvertim të saj në tension dhe sipas nevojës edhe kondicionimin e saj, dhe në fund konvertimin e këtij tensioni në formë digjitale (binare). Konvertimi i madhësive fizike siç janë për shembull ngrohtësia, drita, shtypja etj. në elektrike kryhet me ndihmën e elementeve të quajtura sensorë (ang. sensors). Kondicionimi paraqet përmirësim dhe përshtatje të sinjalit të tensionit në nivele të ndryshme në kufij të definuar saktësisht. Hapi i fundit është konvertimi i sinjalit analog të tensionit në digjital që e kryen blloku më i rëndësishëm, e ky është konvertori A/D bllok skema më e thjeshtë e të cilit është paraqitur në fig. 8-11 a), ndërsa paraqitja simbolik e tij është dhënë në 8-11 b).

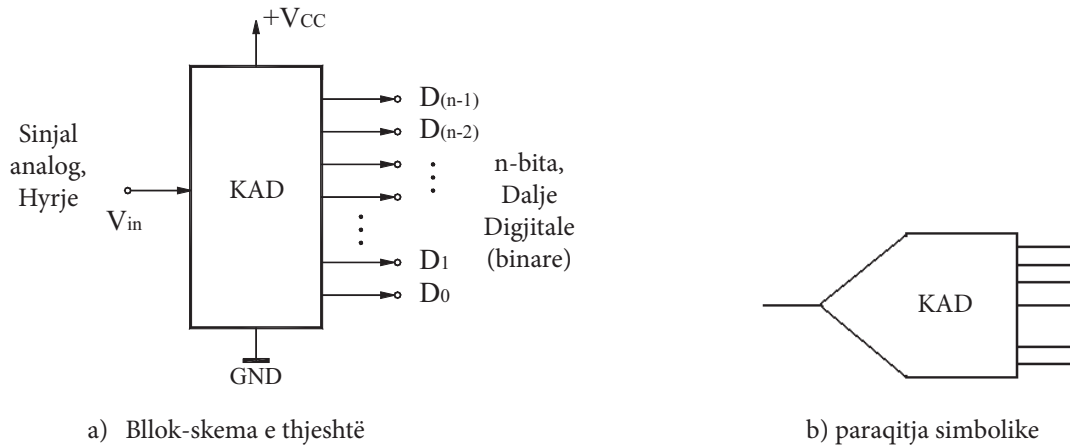


Fig. 8-11. Konvertori A/D

Konvertori A/D në hyrjen e tij merr tension analog  $V_{\text{INA}}$  me amplitudë e cila ndryshon vazhdimisht me kalimin e kohës, kurse në dalje gjeneron fjalët binare të koduara (vektorë), më saktë kombinime të caktuara (vargje) të bajtëve me gjatësi të fundme, të cilët korespondojnë me vlerat e zgjedhura konkrete (të selektuara) nga tensioni dalës (mostra, kampione). Amplituda e sinjalit analog duhet të jetë e kufizuar dhe të ndodhet brenda kufijve të përcaktuar me nivel hyrës minimal dhe maksimal të lejuar ( $V_{\text{AMAX}}$  dhe  $V_{\text{AMIN}}$ ). Për konvertorët A/D të cilët më shpesh hasen në praktikë brezi hyrës është ose pozitiv dhe atëherë vlen  $V_{\text{AMAX}}=V_{\text{REF}}$  ndërsa  $V_{\text{AMIN}}=0\text{V}$ , ose sinjali hyrës mund të jetë pozitiv dhe negativ në kufijtë e brezit të definuar simetrik ku vlen  $V_{\text{AMAX}}=+V_{\text{REF}}$  dhe  $V_{\text{AMIN}}=-V_{\text{REF}}$ . Zakonisht këto nivele në fakt janë furnizimet e konvertorit.

## 8.6. NOCIONET DHE KONCEPTET BAZË

Procesi i konvertimit A/D kryhet në dy faza. Së pari, në fazën e parë sinjali analog diskretizohet në kohë, dhe pasta, në fazën e dytë diskretizohet në nivel (në amplitudë), d.m.th. kuantizohet dhe kodohet.

**Diskretizimi në kohë** paraqet marrje të kampionëve (mostrave), gjegjësisht niveleve të caktuara të tensionit nga sinjali në intervale kohore të rregullta, me periudë  $T_s$ , gjegjësisht përcaktohet frekuenca e kampionimit  $T_s$ , prandaj përdoret edhe termi kampionim ose semplim (ang. sample).

**Diskretizimi sipas nivelit ose kuantizimi** (term i cili më shpesh përdoret në praktikë), kryen transformimin e amplitudës (nivelit) të çdo kampioni nga vlera e vazhduar (pafundësisht të saktë, vlerë e saktë) në një numër konkret i cili paraqet vlerë të nivel diskret të tensionit me një saktësi të përcaktuar përfundimtare.

Pas kuantizimit çdo nivel diskret i cili ka vlerë konkrete decimale ( $d$ ) shndërrohet në fjalë binare të veçantë (vektor) sipas një kodi të caktuar, d.m.th. kombinim i bajtëve me gjatësi të fundme ( $n$ ). Grupi i të gjitha fjalëve e përfaqëson formën përfundimtare të sinjalit digjital i cili mund të fitohet me teknika të ndryshme të kodimit. Kodimi unipolar ka të bëjë me sistemin numerik binar natyror dhe zbatohet kur bëhet fjalë për brez pozitiv të sinjalit hyrës analog të tensionit. Kur është fjala për brez simetrik të tensionit hyrës zbatohet kodimi bipolar. Kjo realizohet sipas ndonjë sistemi binar me shenjë siç është p.sh. komplementi i dytë (sistemi RC).

Në figurat në vazhdim, fig. 8-12 a), b), c) dhe d) në mënyrë të njëpasnjëshme është treguar një shembull i sinjalit hyrës analog, pamja e tij kur i diskretizuar në kohë, kur është i diskretizuar në nivel (kuantizuar) në tetë nivele, kur është i diskretizuar dhe në kohë edhe në nivel dhe pamja përfundimtare e sinjalit digjital si një varg i bajtëve i cili mund të përpunohet nga ana e sistemit digjital. Çdo kampion ka një nga tetë nivelet e mundshme që janë të koduar me tre bajt me çka është përcaktuar edhe gjatësia e fjalës koduese.

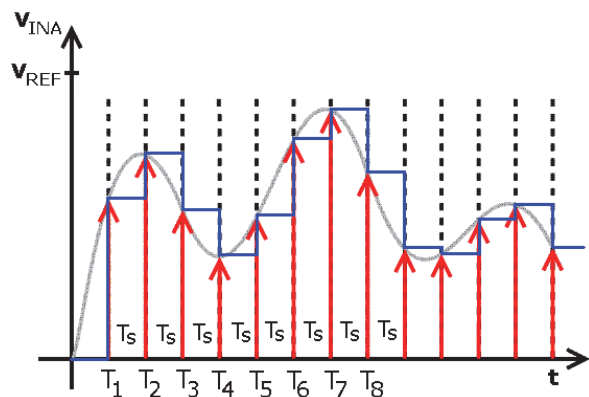


Fig. 8-12. a) *Diskretizimi kohor* - marrja e kampioneve nga tensioni hyrës analog (intervale kohore janë diskrete, ndërsa nivelet e tensionit janë të vazhduar)

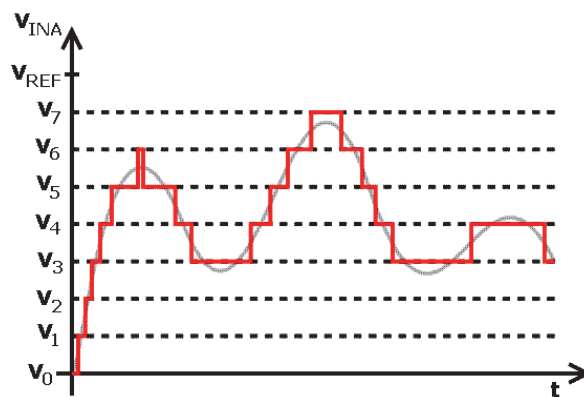


Fig. 8-12. b) *Diskretizimi i nivelit ose Kuantizimi* - ndarje e nivelit të tensionit në numër të fundëm të niveleve të tensionit (perioada kohore është e vazhduar, ndërsa nivelet e tensionit janë të diskretizuara).

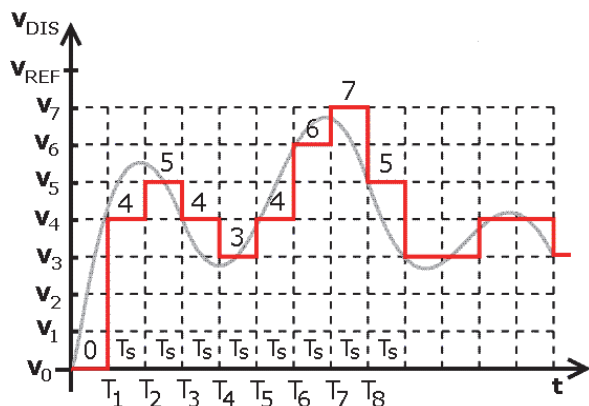


Fig. 8-12. c) *Sinjal i diskretizuar dhe kuantizuar* - intervale kohore diskrete dhe vlera diskrete të niveleve të tensioneve.

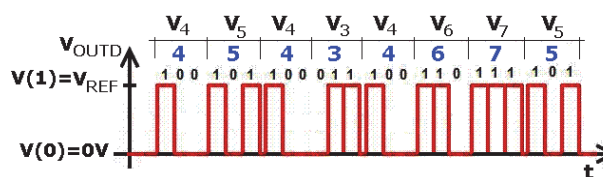


Fig. 8-12. d) *Sinjal digjital i tensionit* i fituar në procesin e konvertimit A/D ekuivalent me tensionin analog hyrës.

Në fig. 8-13 është treguar bllok skema e procesit të diskretizimit, d.m.th. e marrjes së kampioneve të një sinjali tensioni. Tensionin hyrës analog nëpërmjet përcjellësit të tensionit me përforsim të tensionit njësi sillet në qarkun për kampionim dhe mbajtje (ang. Sample-and-Hold, SH) në hyrje të konvertorit A/D. Ky qark, thënë thjesht, është kombinim i komutuesit analog dhe kondensatorit. Komutuesi hapet dhe mbyllet periodikisht në përputhje me frekuencën e kapionimit  $f_s$  e cila varet në kohëzgjatja e periodës së takt impulseve  $T_s$  të cilët e kontrollojnë kyçjen dhe shklyçjen e tij. Gjatë kohës së një gjysmë periode të taktit çelësi- komutatori është i mbyllur dhe atëherë zgjidhet një nivel i tensionit hyrës me çka bëhet diskretizimi në kohë. Në gjysmë perioidën tjetër komutatori hapet dhe vlera momentale e fundit momentale e tensionit hyrës, e cila ishte e pranishme vetëm pak para hapjes së komutatorit të kondensatorit dhe e kishte mbushur deri në atë nivel, mbahet.

Sipas kësaj që u tha, në kondensator, e me këtë edhe në dalje të ndjekësit të dytë të tensionit i cili ka përforcim tensioni njësi, ngjashëm si edhe i pari, fitohet sinjal i diskretitur në kohë me formë shkalle i formuar nga vargu i kampioneve të njëpasnjëshme, amplitudat e të cilit duhet të diskretizohen sipas niveleve, d.m.th. të kuantizohen.

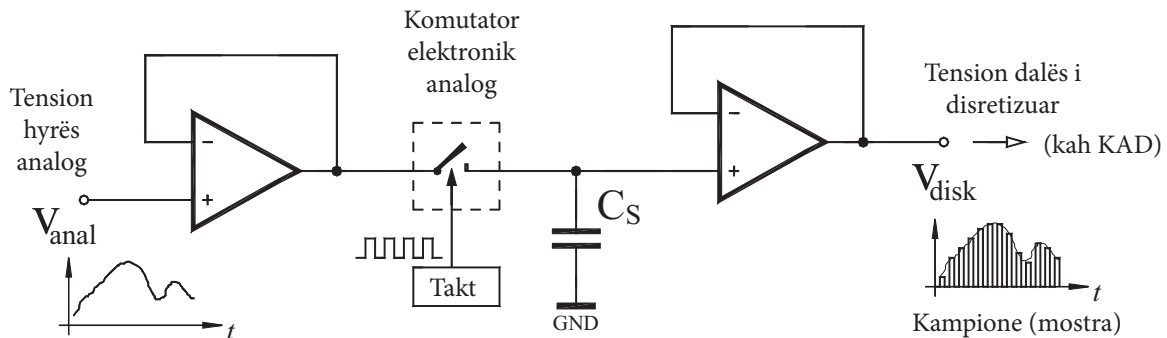


Fig. 8-13. Procesi i marrjes së kampioneve (mostrave) të sinjalit analog

Koha që do të kalojë derisa përsëri të mbyllet komutatori përdoret për nivelin e tensionit të kampionit aktual, (i cili është i pranishëm në kondensator dhe në dalje të ndjekësit të tensionit), të përcillet për përpunim të mëtejshëm, d.m.th. kauntizim. Në lidhje me këtë, cikli i konvertimit e paraqet kohën periodën kohore që i nevojitet konvertorit A/D për të përcaktuar vlerën diskrete të nivelit të kampionit të marrë të tensionit në dalje i cili paraqet fjalë (vektor binar, kombinim) gjatësia e të cilit n zakonisht është nga 4 deri në 16 bajt, varësisht nga nevojat.

Mes frekuencës së kampionimit  $f_s$  dhe shpejtësisë së ndryshimit të nivelit të sinjalit analog hyrës, e me këtë edhe të brezit të tij maksimal të frekuencave  $f_{MAX}$ , në procesin e konvertimit A/D, ekziston raport i thjeshtë që të mos vijë deri te shtrembërimi i sinjalit analog gjatë rindërtimit të tij në procesin invers në konvertimin D/A. Më konkretisht, sinjali analog mund të rindërtohet plotësisht nga kampionet e marra në qoftë se kënaqet e ashtuquajtura teoremë e kampionimit (ang. *Sampling Theorem*). Sipas saj, që të mos vijë deri te shtrembërimet dhe paraqitja e zhurmës, nga sinjali i vazhdueshëm frekuenca maksimale e të cilit në spektrin e frekuencave është  $f_{MAX}$ , duhet të merret kampione me frekuencë  $f_s$ , e cila është të paktën dy herë më e madhe nga ajo sipas ekuacionit (8-13), i njohur si kriteri i Najkuistit.

$$f_s \geq 2f_{MAX} \quad (8-13)$$

Nëse frekuenca e kampionimit  $f_s$  nuk e plotëson kushtin e mësipërm, gjejmësisht vlen e kundërta  $f_s < 2f_{MAX}$ , do të vijë deri në shfaqjen e frekuencave të rreme (ang. aliasing). Kjo është paraqitje e frekuencave joekzistente në spektrin e sinjalit të rindërtuar, të cilat nuk janë në sinjalin origjinal, por të cilat paraqiten si pasojë e pasqyrimin të ndonjë frekuence reale (ekzistuese) të sinjalit hyrës.

Nga kjo që u tha deri tani mund të nxjerrim përfundim se për funksionimin e drejtë të konvertorit D/A kohëzgjatja e ciklit të konvertimit duhet të jetë më e vogël se perioda e kampionimit  $T_s$ , që të mos vijë kampion i ri, kurse i mëparshmi të mbetet i konvertuar.

Sa i përket procesit të kuantizimit, ai do të trajtohet në më tepër detaje në tekstin e mëtejshëm.



### 8.7. PARAMETRAT KARAKTERISTIKË DHE KARAKTERISTIKA E TRANSMETIMIT

Nga e gjithë kjo që kemi përmendur më parë, mund të konkludojmë se konvertori A/D gjatë procesit të kuantizimit në periodën e një takt intervali  $T_s$  kryhet zbritja e intervalit të dhënë të tensionit  $Q$  nga sinjali hyrës analog (grup i vlerave të tensioneve) i cili ndodhet mes niveleve referente fqinje të tensionit ( $V_i; V_{i+1}$ ) ku  $i = 0, 1, 2, \dots, n$  në rrethin e nivelit të tensionit referent të dhënë  $V_i$  në të si vlerë e vetme diskrete. Çdo nivel tjetër referent  $V_{i+1}$  është më i madh se ai praktik  $V_i$  për të njëjtën vlerë e cila quhet hap i kuantizimit ose kuant dhe shënohet me  $Q$ , d.m.th. vlen  $V_{i+1} = V_i + Q$ .

Procesi i konvertimit A/D zakonisht kryhet nëpërmjet qarkut i cili realizon funksion kalimtar me formë shkallë si në fig. 8-14 në të cilën tregohet karakteristika kalimtare konkrete e cila mundëson ekzekutimin e procesit të konvertimit A/D me tre bajt. (Për të realizuar procesin e konvertimit A/D do të nevojitet funksion kalimtar me formë si në fig. 8-14). Për sqarim plotësues të procesit të kuantizimit në fig. 8-15 është treguar një shembull i një sinjali analog hyrës dhe sinjalit dalës korrespondues të diskretizuar për karakteristikën e dhënë të transmetimit (kalimtare).

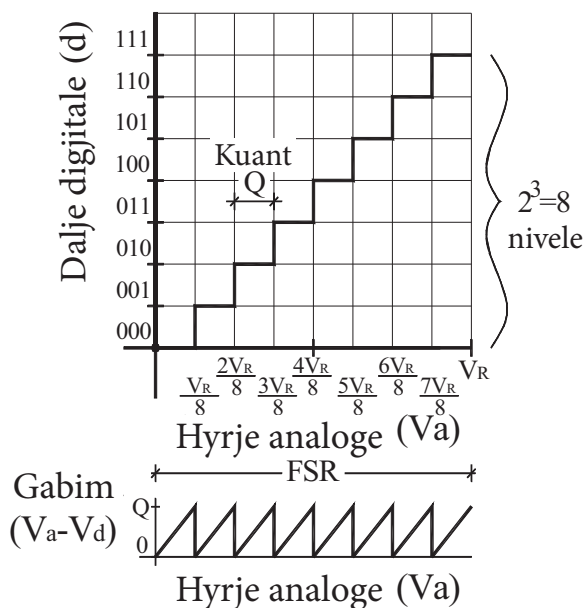


Fig. 8-14. Karakteristika kalimtare e idealizuar e konvertorit A/D tre-bitësh

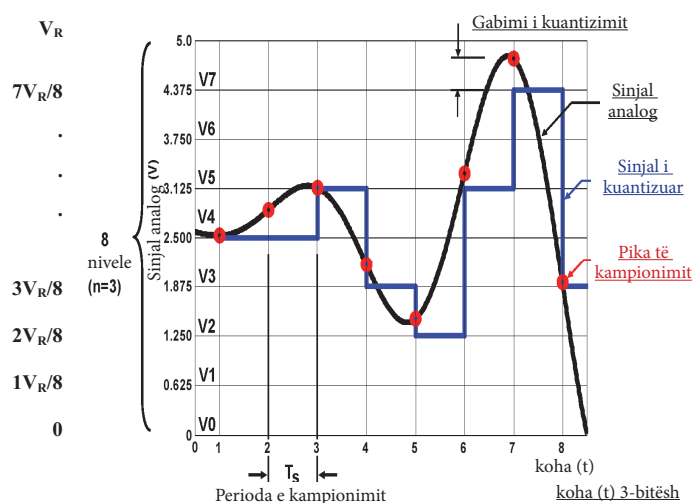


Fig. 8-15. Sinjali hyrës analog dhe sinjali dalës korrespondues i diskretizuar

Nga figurat mund të vërehet se amplituda e sinjalit analog është e kufizuar mes dy nivele: mes nivelit të tensionit zero më të ulët  $V_0 = 0 \text{ V}$  dhe nivelit referent më të lartë të tensionit  $+V_{REF}$  për ky brez edhe quhet shkallë e plotë ose e tërësishme dhe shënohet me FS ose FSR (ang. Full Scale Range). Në rastin e përgjithshëm, shkalla e plotë FSR e paraqet ndryshimin mes vlerës më të madhe ( $V_{INAm\max}$ ) dhe vlerës më të vogël ( $V_{INAm\min}$ ) që mund të marrë tension hyrës analog, d.m.th.  $FSR = V_{INAm\max} - V_{INAm\min}$ . Nëse tensioni i hyrjes është pozitiv dhe sillet në kufijtë mes 0V dhe nivelit të caktuar referent  $+V_{REF}$ , si në rastin tonë, atëherë ekuacioni i fundit thjeshtohet dhe e merr formën e mëposhtme:  $FSR = V_{REF} - 0V = V_{REF}$ . Pasi që në shembullin nga figurat fig. 8-14 dhe fig. 8-15 niveli referent i tensionit është  $V_{REF} = +5 \text{ V}$ , kurse më i ulëti 0V, edhe shkalla e plotë është  $FSR = 5V$ .



Përveç kësaj, nga figurat shihet se brezi i plotë është i ndarë në tetë breza të tensionit që rrjedh nga fakti se bëhet fjalë për konvertim A/D me tre bajt. Pra, numri i brezave të tensionit  $N_U$  varet nga numri i bajtëve  $n$  me të cilët kryhet konvertimi dhe llogaritet sipas ekuacionit të njohur:

$$N_U = 2^n \quad (8-14)$$

Për shembullin konkret  $n = 3$ , kështu që  $N_U = 2^3 = 8$ . Nga këtu mund të fitohet gjerësia e intervalit të tensionit të çdo brezi të tensionit  $Q$  nëse shuma e shkallës FS pjesëtohet me numrin e plotë të brezave të tensionit  $N_U$ .

$$Q = FSR/N_U = FSR/2^n \quad (8-15)$$

Për shembullin konkret  $Q = 5V/2^3 = 5V/8 = 0,625 V$ .

Të gjitha tensionet që ndodhen në këtë interval të tensionit zëvendësohen me vlerën e vetme në varësi të asaj se ku ndodhet intervali konkret. Gjegjësisht, për shembullin konkret, të gjitha tensionet hyrëse mes 0 dhe nivelit të tensionit hyrës më të vogël se 0,625 V do të konvertohen në nivelin referent zero  $V_0 = 0 V$  i cili kodohet si 000, tensionet hyrëse mes 0,625 V dhe 1,250 V do të konvertohen në nivelin e parë referent  $V_1 = 0,625 V$  i cili kodohet si 001, etj. E deri në brezin e fundit mes 4,325V dhe 5 V i cili konvertohet në nivelin e fundit të shtatë referent  $V_7 = 4,325 V$  i cili kodohet si 111. Mund të vërehet se numri i niveleve referente të tensionit  $N_Q$  është i barabartë me numrin e brezave  $N_U$  ( $N_Q = N_U = 2^n$ ) duke filluar nga zero  $V_0$  e deri te i fundit  $V_{n-1}$  (në këtë rast  $V_{n-1} = V_7$ ), me ndryshim reciprok të tensionit të barabartë me brezin  $Q$ . Lidhja mes vlerës decimale të çdo niveli të tensionit  $V_i$  dhe vlerës së tij të shprehur në volt llogaritet sipas ekuacionit të mëposhtëm:

$$V_i = i \cdot \frac{V_{REF}}{N_Q} = i \cdot \frac{V_{REF}}{2^n}, \text{ ku } i = 0, 1, 2, (n-2), (n-1) \quad (8-16)$$

Madhësia e intervalit të tensionit i cili i largon nivelet referente të tensionit diskret njëri nga tjetri quhet kuant dhe siç pamë shënohet me  $Q$ . Në rastin tonë gjatë tensionit referent  $V_{REF} = +5V$  dhe konvertimit A/D me tre bajt, madhësia e kuantit ishte  $1/8V_{REF} = 0,625 V$ , siç mund të shihet nga tab. 8-2.

Intervali i tensionit analog	Dallimi i tensionit	Niveli i tensionit referent [V]	Vlera decimale	Ekuivalenti binar
$V_0 - V_1$ 0.000 – 0.625	Q	$V_0=0V_R/8$ 0.000	0	000
$V_1 - V_2$ 0.625 – 1.250	Q	$V_1=1V_R/8$ 0.625	1	001
$V_2 - V_3$ 1.250 – 1.875	Q	$V_2=2V_R/8$ 1.250	2	010
$V_3 - V_4$ 1.875 – 2.500	Q	$V_3=3V_R/8$ 1.875	3	011
$V_4 - V_5$ 2.500 – 3.125	Q	$V_4=4V_R/8$ 2.500	4	100
$V_5 - V_6$ 3.125 – 3.750	Q	$V_5=5V_R/8$ 3.125	5	101
$V_6 - V_7$ 3.750 – 4.375	Q	$V_6=6V_R/8$ 3.750	6	110
$V_7 - V_R$ 4.375 – 5.000	Q	$V_7=7V_R/8$ 4.375	7	111

Tab. 8-2. Nivelet e tenseoneve në konvertorin A/D sipas karakteristikës së transmetimit të fig. 8-14

Nga e gjithë kjo që e ekspozuar është e qartë se nëse rritet numri i bajtëve  $n$  do të zvogëlohet madhësia e kuantit, e me këtë do të rritet numri i niveleve referente dhe do të rritet saktësia e kuantizuesit sepse brez më i vogël i tensionit do të konvertohet në një nivel tensioni të vetëm.

Kështu për shembull, nëse aplikojmë një konvertim A/D me  $n=4$  bajt, numri i niveleve referente do të jetë dy herë më i madh  $N_U = 2^4 = 16$ , nga  $V_0 = 0V$  e deri në  $V_{15} = 4,6875 V$  në krahasim me konvertimin me tre bajt, ndërsa kuanti do të jetë dy herë më i vogël,  $Q = 5V/2^4 = 5V/16 = 0,3125 V$ , sipas karakteristikës së transmetimit të dhënë në fig. 8-16 me çka dy herë do të zmadhohet saktësia e kuantizuesit.

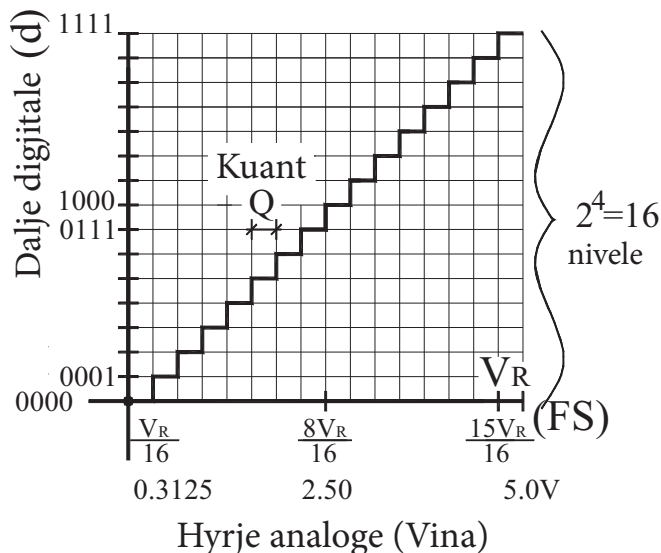


Fig. 8-16 Karakteristika e transmetimit e idealizuar e konvertorit A/D katërbitësh

Kështu për shembull, nëse marrim një periodë të një sinjali me periodë të thjeshtë dhe të njëjtën e diskretizojmë njëherë me konvertor A/D tre bitësh, dhe njëherë me konvertor A/D katër bitësh do ti fitojmë dy figurat e shënuara me fig. 8-17 a) dhe fig. 8-17 b).

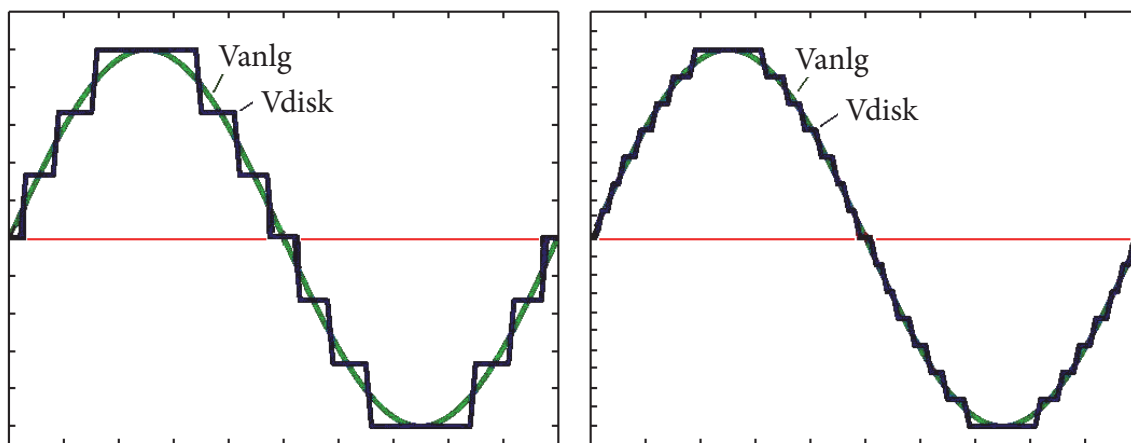


Fig. 8-17. Kuantizimi i sinjalit me periodë të thjeshtë a) me tre bajt b) me katër bajt

Nga figurat 8-17 a) dhe b) lehtë vërehet se cilësia në rastin e dytë është shumë më e mirë, që çon në konkluzionin se preciziteti është më i madh në qoftë se shfrytëzohen numër më i madh i bajtëve për kuantizim. Në lidhje me këtë definohet nocioni rezolucion (ang. resolution) i konvertorit i cili shprehet si numër i bajtëve ( $n$ ) të vektorit binar, (gjatësinë e fjalës) me të cilën kodohet cili do nivel diskret hyrës i tensionit.

Nga këtu rrjedh se rezolucioni e tregon numrin e përgjithshëm të vlerave diskrete që mund të gjenerohen nga konvertori A/D, për brez të plotë të dhënë të tensionit të vlerave hyrëse FSR. Sipas kësaj, rezolucioni mund të shprehet edhe në volt.

Vlera e rezolucionit fitohet kur shkalla e plotë e brezit hyrës analog FSR pjesëtohet me numrin e përgjithshëm të niveleve të nivele diskrete të tensioneve ( $N_Q$ ) sipas ekuacionit:

$$Q = \frac{FSR}{N_Q} = \frac{FSR}{2^n} \quad (8-17)$$

Marrë praktikisht rezolucioni e paraqet tensionin më të vogël paraqitja e të cilit në hyrje të konvertorit A/D me siguri që do të shkaktojë ndryshim të nivelit hyrës të koduar në bajt në sinjalin dalës digjital, e kjo do të thotë ndryshim i bitit me peshë më të ulët LSB. Nga rezolucioni quhet kuant, tension LSB, tension rezolucioni ose hap i kuantizimit dhe krahas  $Q$  shënohet edhe me  $\Delta$ .

Si mbështetje matematikore të kësaj që u ekspozua do të prezantojmë të ashtuquajturin ekuacion të konvertorit A/D prej ku më saktë matematikisht shihet ndikimi i numrit për konvertimin mbi saktësinë e konvertorit A/D.

Të supozojmë se shqyrtojmë një konvertor A/D me rezolucion prej  $n$  bajtëve, ku  $V_{REF}$  është tensioni referent, dhe se  $V_{INA}$  është tension hyrës analog i cili do të konvertohet. Tensioni i daljes nga konvertori A/D duhet të fitohet në formë të fjalës binare (vektorit) prej  $n$  bajtëve ( $D_{n-1} D_{n-2} \dots D_1 D_0$ ), me vlerën e saj decimale ekuivalente  $d$  (në simbolikën decimale). Vlera decimale  $d$  ekuivalente me sinjalin hyrës analog të konvertuar në formën digjitale, d.m.th. në vektorin binar llogaritet si pjesë e plotë e herësit mes vlerës konkrete të tensionit hyrës analog  $V_{INA}$  dhe kuantit  $Q(\Delta)$  të krahasuesit sipas ekuacionit:

$$d = \left[ \frac{V_{in}}{Q} \right] \quad (8-18)$$

Në këtë ekuacion kuantit (rezolucioni)  $Q(\Delta)$  e paraqet ndryshimin më të vogël të tensionit të hyrjes i cili mund të zbulohet (determinohet) nga ana e konvertorit A/D, me çka praktikisht definohet edhe saktësia e tij.

$$Q = \frac{V_{an\ max} - V_{an\ min}}{N_Q} = \frac{V_{REF} - 0}{N_Q} = \frac{V_{REF}}{2^n} \quad (8-19)$$

ku  $n$  është numri i bajtëve të sinjalit dalës digjital.

Si masë për saktësinë e kuantizuesit definohet edhe gabimi i kuantizimit (ang. Quantization Error), i cili paraqet dallim mes nivelit të saktë të kampionit të sinjalit hyrës analog dhe vlerës diskrete në dalje të kuantizuesit, d.m.th. devijimi në raport me nivelin referent të caktuar  $V_i$ . Ky është vlera mesatare e dallimit mes hyrjes analoge dhe vlerës së saj të kuantizuar. Në rastin ideal të konvertimit A/D, e cila i referohet kuantizuesit, karakteristika kalimtare e të cilit është dhënë në fig. 8-14, gabimi lëviz në kufijtë nga 0 deri në  $Q$ : nga  $V_i$  deri në  $(V_i + Q)$ .

Në praktikë zakonisht kryhet zhvendosje e karakteristikës së transmetimit të konvertorit A/D nga fig. 8-14 ose 8-16 për  $Q/2$  kështu që karakteristika e transmetimit e konvertorit A/D më shpesh e ka formën e treguar në fig. 8-18 për të cilën korrespondon tab. 8-3 me nivele të tensioneve që ka të bëjë me konvertor A/D tre bitësh, dhe për shkak të krahasimit dhe ballafaqimit më të lehtë të dallimeve në krahasim me shembullin nga fig. 8-14.

Intervali i tensionit analog	Dallimi i tensionit	Niveli i tensionit referent [V]	Vlera decimale	Ekuivalenti binar
$V_0 - V_1$ 0.0000–0.3125	0,5·Q	$V_0=0V_R/8$ 0.000	0	000
$V_1 - V_2$ 0.3125–0.9375	Q	$V_1=1V_R/8$ 0.625	1	001
$V_2 - V_3$ 0.9375–1,5625	Q	$V_2=2V_R/8$ 1.250	2	010
$V_3 - V_4$ 1,5625–2,1875	Q	$V_3=3V_R/8$ 1.875	3	011
$V_4 - V_5$ 2,1875–2,8125	Q	$V_4=4V_R/8$ 2.500	4	100
$V_5 - V_6$ 2,8125–3,4375	Q	$V_5=5V_R/8$ 3.125	5	101
$V_6 - V_7$ 3,4375–4,0625	Q	$V_6=6V_R/8$ 3.750	6	110
$V_7 - V_R$ 4,0625–5.000	1,5·Q	$V_7=7V_R/8$ 4.375	7	111

Tab. 8-3. Nivelet e tensionit në konvertimin A/D sipas karakteristikës kalimtare nga fig. 8-18

Ky ndryshim mundëson rrumbullakim të vlerës në rrethin e nivelit të tensionit referent konkret që matematikisht është më e arsyeshme. Përndryshe edhe në këtë rast të dhënë në fig. 8-18 vërehet se gabimi më i madh i kuantizimit sipas vlerës absolute është aq sa është edhe vlera e një kuanti Q, si në fig. 8-14, por ajo tani ndodhet në rrethin e nivelit referent plus/minus gjysmë kuanti: nga  $(V_i - Q/2)$  deri në  $(V_i + Q/2)$ .

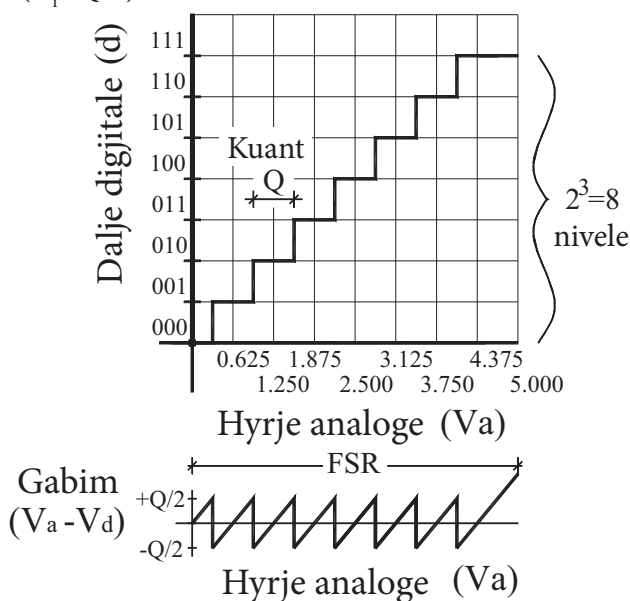


Fig. 8-18. Karakteristika e transmetimit e idealizuar dhe gabimi në konvertorin A/D tre bitësh

## 8.8. NDARJA DHE LLOJE TË KONVERTORËVE A/D

Ekzistojnë më tepër procedura themelore mbi bazën e të cilave ndërtohen konvertorët A/D. Numri më i madh i tyre mund të ndahen në këto grupe kryesore:

1. Konvertor A/D paralel (flash) (ang. Flash or Parallele ADC),
2. Konvertor A/D të bazuar në konvertimin D/A (ang. DAC based ADC),
3. Konvertor A/D me integrim (ang. Integrating ADC), dhe
4. Konvertorët A/D Delta-sigma (ang. delta-sigma or sigma-delta ADC).

Konvertorët A/D të secilit grup mes veti dallohen në aspektin e performancave siç janë p.sh. shpejtësia e punës, saktësia dhe kostoja e tyre, nga të cilat varet edhe zbatimi praktik i tyre. Në vazhdim sidomos do të përqendrohemi në konfigurimin dhe analizën e punës së përfaqësuesve tipik të secilit prej këtyre grupeve. Duke pasur parasysh se çdo grup i konvertorëve A/D ka zbatim praktik të ndryshëm, në vazhdim do të përqendrohemi veçantë në secilin prej tyre.

### 8.8.1. KAD PARALEL

Konvertori A/D paralel ose konvertori A/D me konvertim të drejtpërdrejtë për shkak të shpejtësisë së saj të punës pothuajse rrufe quhet edhe konvertor A/D flash ose blic. (ang. flash). Konvertori A/D funksionon në një mënyrë mjaft të thjeshtë, kështu që është mjaft e lehtë për t'u kuptuar. Në fakt, konvertimi përmes krahasuesve kryen krahasimin e tensionit hyrës analog me nivele fikse tensioni të vendosura dhe definuara paraprakisht të cilët fitohen me ndarjen e tensionit referent të specifikuar  $V_{REF}$ . Vlera e tij është e barabartë me nivelin maksimal të tensionit që mund të arrijë tensioni hyrës analog. Kështu për shembull nëse tensioni referent është 5V, atëherë edhe niveli më i lartë i tensionit hyrës analog duhet të jetë 5V. Tensionin referent shpërndahet përmes rrjetit përkatës me rezistenca e cila luan rolin e pjesëtuesit të tensionit të përbërë nga rezistenca të barabarta. Ngjatë kësaj tensioni nga secila rezistencë merret si tension referent i veçantë për çdo krahasues në të cilin është i lidhur, kështu që vlera momentale e tensionit hyrës analog krahasohet me numër të fundëm të tensioneve referente të veçanta.

Në figurën në vijim fig. 8-19 është treguar një shembull shumë i thjeshtë i një konvertori A/D flash me tension referent  $V_{REF}=5V$  dhe me katër nivele krahasuese individuale, i eksituar me tensionin që e gjeneron sensori i temperaturës. Pasi që të gjithë rezistencat kanë rezistencë të barabartë ( $R$ ) vlerat e niveleve të veçanta të tensioneve do të jepet nga ekuacionet e mëposhtme:

$$V_3 = \frac{V_{CC}}{4R} \cdot R = 3.75V, V_2 = \frac{V_{CC}}{4R} \cdot 2R = 2.5V, V_1 = \frac{V_{CC}}{4R} \cdot 3R = 1.25V, V_0 = 0V \quad (8-20)$$

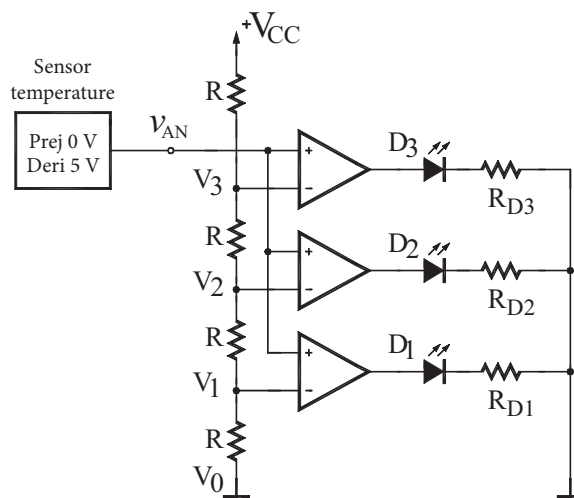


Fig. 8-19. Konvertori A/D flash me katër nivele

Në dalje të secilit komparator ndodhen dioda ndriçuese LED me çrast dioda e caktuar do të ndriçojë në momentin kur niveli i tensionit dalës nga sensori i temperaturës do të arrij nivelin krahasues të duhur të komparatorit në dalje të të cilit është e lidhur ajo. Ndriçim i saj do të tregojë se në atë dalje është i pranishëm nivel i lartë 1.

Kështu për shembull nëse tensioni hyrës analog është nën  $V_i=1.25$  V asnjë komparator nuk reagon dhe normalisht asnjë diodë LED nuk do të ndriçojë. Nëse tensioni i hyrjes e tejkalon pragun e parë referent  $V_1=1.25$  V do të ndriçojë dioda e parë LED  $D_1$ , nëse e tejkalon nivelin e dytë  $V_2 = 2,5$  V krahas të parës, do të ndriçojë edhe dioda e dytë LED  $D_2$ , dhe kur do të tejkalohet niveli i tretë  $V_3 = 3.75$  V, krahas dy diodave të para LED do të ndriçojë edhe LED-i i tretë  $D_3$ . Sinjalizimi është mjaft i dobishëm dhe paralajmërues sepse me rritjen e temperaturës rritet edhe tensioni, e me këtë edhe numri i diodave që ndriçojnë. Por një parim i tillë i funksionimit nuk është i përshtatshëm për përpunim nga ana e kompjuterit ose ndonjë sistem tjetër digjital sepse në dalje fitohet sinjal i cili nuk është i koduar në formën binare të duhur.

Për shembullin konkret, që të fitohet sinjal dalës binar i koduar, daljet e komparatorëve do të duhet të lidhen në kodues 4-në-2. Me lidhjen e hyrjeve të koduesit në daljet e përforcuesit operacional, gjatë çdo arritje të njërit nga tre nivelet referente në dalje të koduesit do të gjenerohet kombinim binar unik me nga dy bajt. Pasi që temperatura rritet ose zvogëlohet në mënyrë të vazhduar, një sjellje e tillë mund të sigurohet vetëm nëse zbatohet kodues me prioritet.

Për të kuptuar më lehtë parimi e punës të këtij konvertori A/D, do të analizojmë skemën elektrike parimore të dhënë në fig. 8-20 në të cilën është treguar një konvertor A/D tresh tre bitësh, për afërsisht i thjeshtë me kodues prioritar 8-në-3 me çrast si komparator përdoren përforcues operacional ideal. Pasi që supozuam se në dalje do të duhet gjenerohet vektor dalës tre bitësh, kjo do të thotë vlera më e vogël e tij do të jetë  $0_{(10)}$  ose  $000_{(2)}$ , gjegjësisht si vlerë më madhe do të paraqitet  $111_{(2)}$  ose  $7_{(10)}$ .

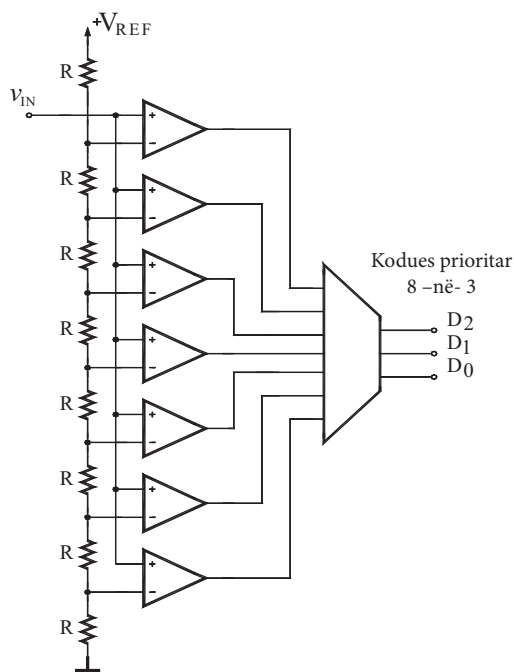


Fig. 8-20. Skema elektrike parimore e KAD flesh tre bitësh

Pikërisht për shkak se bëhet fjalë për konvertor A/D tre bitësh pjesëtuesi i frekuencave është formuar me  $2^3=8$  rezistenca me vlera të barabarta dhe shtatë komparator. Daljet nga komparatorët vendosen si hyrje të koduesit. Pasi që bëhet fjalë për kodues i cili reagon me prioritet në nivelin e tensionit hyrës, në daljen e tij do të paraqitet ajo fjalë koduese e cila korrespondon me nivelin e tensionit hyrës i cili është më afër vlerës më të madhe prej shtatë niveleve referente të ndryshme prej zeros. Realizmi më i thjeshtë i koduesit prioritar 8-në-3 është zbatimi i QI me shenjë 74x148.

Duke pasur parasysh se konvertori A/D i shqyrtuar është tre bitësh, dallimi më i vogël, d.m.th. intervali i kuantit  $Q$  mes niveleve dalëse të tensionit, do të paraqes rritje ose zvogëlim prej 625 mV. Gjegjësisht, pasi që rezistorët janë të lidhura mes nivelit referent zero (tokëzimit, “masës”) dhe furnizimit prej 5 V ( $V_{REF} = +5$  V) ky nivel është praktikisht edhe niveli maksimal që mund të paraqitet në hyrje të koduesit. Kështu brezi i plotë FSR, do të jetë i barabartë me furnizimin e rezistencave prej 5 V. Pasi që me tre bajt kodohen  $N=2^3=8$  nivele të ndryshme me zbatimin e ekuacionit (8-17) fitohet ndryshimi i kuantit  $Q$  prej 625 mV ( $Q = 5 \text{ V}/8 = 0,625 \text{ V}$ ). Kështu niveli i parë referent do të jetë  $V_1 = 625 \text{ mV}$ , niveli i dytë do të jetë  $V_2=1.25 \text{ V}$ , etj. në çdo nivel referent të ardhshëm dhe më të madh do të korrespondojë vlera referente paraprake e tensionit e rritur për 625 mV, e deri në nivelin e fundit, nivelin e tetë  $V_7 = 4.375 \text{ V}$ . Kuptohet se niveli referent më i vogël është ai zero, potenciali i masës,  $V_0 = 0 \text{ V}$ .

Nga fig. 8-20 vërehet se skema elektrike e konvertorit flesh A/D është mjaft e thjeshtë. Megjithatë, për zbatim më serioz, kur kërkohet saktësi më e madhe prej tetë ose më shumë bajt, ky konvertor do të jetë mjaft i shtrenjtë, sepse në përbërjen e tij do të hyjnë një numër i madh i komparatorëve, ose më saktë  $(2^n-1)$ , ku  $n$  është numri i bajtëve në fjalën koduese dalëse. Kështu për shembull për konvertor A/D flesh 8-bitësh do të nevojiten  $2^8 - 1 = 255$  komparator, kurse për konvertor A/D profesional deri në  $2^{16}-1 = 65.535!$  Krahas kësaj, kur ka nevojë për zmadhimin e rezolucionit, e me këtë edhe të saktësisë, konsumi i fuqisë së konvertorit A/D flesh rritet ndjeshëm për çdo bit të ri të shtuar sepse dyfishohet numri i komparatorëve.

Nga ana tjetër, ky konvertor A/D karakterizohet me punë shumë të shpejtë sepse ekuivalenti binar në dalje të konvertorit A/D, i cili korrespondon me tension analog të sjellë në hyrjen e tij, fitohet drejtpërdrejtë dhe pothuajse menjëherë në dalje. Pra, vonesa ka të bëjë vetëm me kohën që është e nevojshme që sinjali të kalojë nëpërmjet përforsuesit operacional dhe qarqet logjike të koduesit, kohë e cila është mjaft e shkurtër. Pikërisht për shkak të kësaj shpejtësie të punojë ky konvertor A/D e ka marrë edhe emrin e tij konvertor A/D flesh, blic ose rufe.

### 8.8.2. KONVERTORËT A/D TË BAZUAR NË KONVERTIMIN D/A

Tipar kryesor i këtyre konvertorëve A/D është fakti se sinjali hyrës analog krahasohet me vlerë digjitale që atij i më tepër i përgjigjet, dhe me vendos, ose nuk vendos (fshin), bit të caktuar në sinjalin dalës digjital. Pra, parimi i punës të këtyre konvertorëve A/D bazohet në realizimin e lidhjeve të kundërta nëpërmjet konvertorit D/A interno, sipas bllok skemës së dhënë në fig. 8-21. Ideja bazë është logjika e kontrollit të gjenerojë fjalë binare me gjatësi prej  $n$ -bajtëve:  $D_{n-1}, D_{n-2}, \dots, D_1, D_0$  e cila nëpërmjet konvertorit D/A konvertohet në tension intern analog  $V_{ADAC}$  me vlerë decimale  $d$  e cila pastaj krahasohet me tensionin hyrës analog  $V_{AIN}$ .

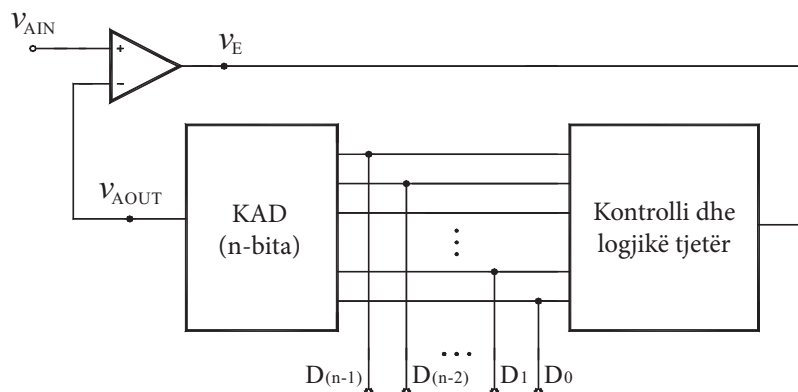


Fig. 8-21. Bllok-skema e konvertorit A/D të bazuar në konvertorin D/A



Në një rënë hyrje të krahasuesit vendoset pikërisht tensioni  $V_{ADAC}$  nga konvertori i përfshirë D/A i cili është pjesë përbërëse e këtij lloji të konvertorit A/D, ndërsa në hyrjen tjetër bartet tensioni hyrë analog  $V_{AIN}$ . Ndryshimi i cili paraqitet si sinjal i gabimit e determinon sjellja e logjikës së kontrollit e cila kryen korrigjimin e sinjalit digjital me qëllim minimizimin e ndryshimit (gabimit) mes dy sinjaleve. Në këtë moment kur tensioni dalës nga konvertori D/A do të tejkalojë vlerën e tensionit hyrës analog për vlerën e gabimit e cila do të jetë më e vogël e vogël se vlera e kuantit (rezolucioni), komparatori e ndryshon vlerën e tij dalëse dhe e riseton qarkun e kontrollit që të nis nga fillimi. Në të njëjtin moment rruhet vlera digjitale e në formë të fjalës binare me gjatësi prej n-bajtëve të tensionit dalës nga konvertori D/A. Me këtë procesi i konvertimit të kampionit është përfunduar dhe sërish fillohet me konvertimin e kampionit tjetër nga sinjali hyrës analog.

kzistojnë disa mënyra të ndryshme për realizimin e konvertorit A/D të cilët në bllokun e tyre të konvertimit për krahasim si pjesë përbërëse themelore zbatojnë konvertor D/A. Në vijim do të analizohen dy prej tyre të cilët i përkasin këtij grupi të konvertorëve:

- Konvertori A/D me numërim (me konvertim numëruës) ose me devijim digjital (ang. ADC with ramp counter osr digjital ramp ADC) dhe
- Konvertori A/D me përafrimin të njëpasnjëshëm (ang. successive-approximation ADC).

### 8.8.2.1. KAD ME DEVIJIM NUMRËUES

Element themelor me të cilin realizohet konvertimi në këtë konvertor A/D është numëruesi binar i brendshëm. Ai fillon të numërojë nga zeroja kah vlera e tij më e madhe edhe atë deri sa në atë moment kur gjendja e tij nëpërmjet konvertorit të brendshëm A/D nuk barazohet me vlerën e saktë e cila korrespondon me kampionin e tensionit  $V_{in}$ , ose vlera më e përafërt digjitale më e madhe nga ai nivel. Vlera më e madhe e numëruësit është  $(2^n-1)$  nga ku shihet se ajo varet nga rezolucioni i konvertorit, d.m.th. nga numri i bajtëve n.

Për shkak të këtij parimi të punës ky konvertor A/D quhet konvertor me numërim, shkallëzim ose devijim digjital (ang. ramp counter ADC ose digjital ramp ADC). Bllok-skema parimore e këtij konvertori është treguar në figurën në vazhdim shënuar si fig. 8-22, ndërsa diagramet kohore të tensioneve në pikat karakteristike të qarkut janë paraqitur në fig. 8-23 në mënyrë plotësuese e shpjegojnë sjelljen e tij.

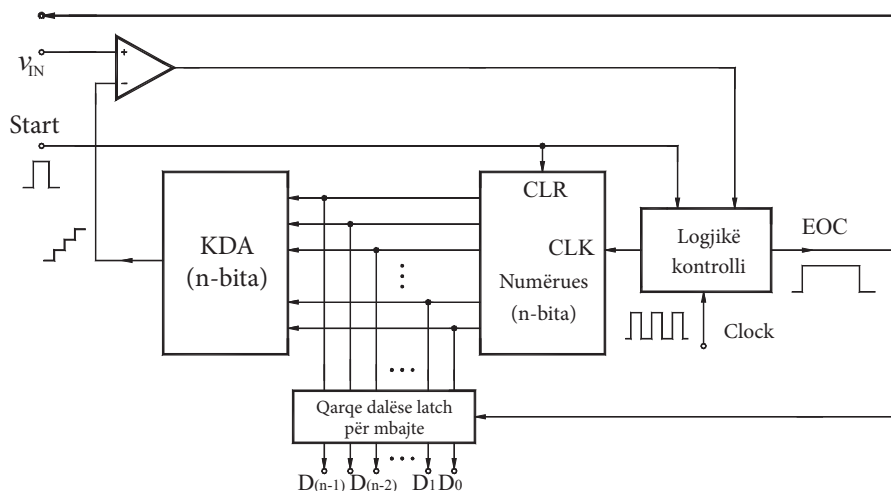


Fig. 8-22. Bllok skema e konvertorit A/D me devijim numëruës

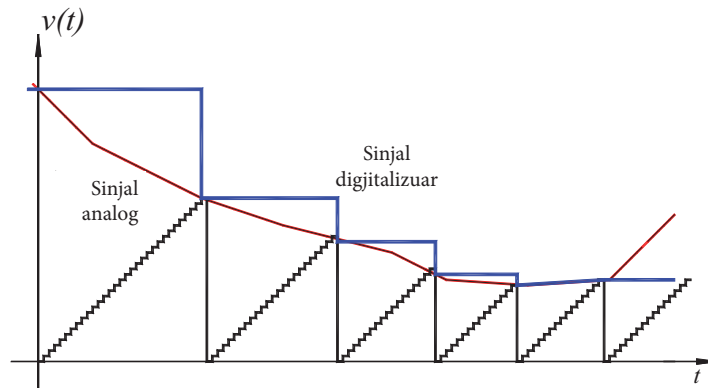


Fig. 8-23. Diagramet kohore të tensionit hyrës analog dh tensioni dalës krahasues i gjeneruar nga konvertori intern D/A në konvertorin A/D me devijim numëruar

Nga figura me  $V_{in}$  është treguar tensioni hyrës analog, ndërsa  $n$ -hyrjet digjitale (bajtët) janë shënuar nga  $D_{n-1}$  deri në  $D_0$ . Puna e numëruesit kontrollon nëpërmjet linjës hyrëse START. Në momentin kur në të do të sillen nivel i lartë, ajo e riset numëruesin dhe nëpërmjet logjikës kontrolluese mundëson që impulsin e taktit (Clock) të vijë në hyrjen e tij me çka ai fillon të numërojë. Me çdo impuls të taktit sinjalit numëruesi e rrit vlerën për 1. Daljet nga numëruesi e eksitojnë konvertorin D/A dhe pasi që këto dhe pasi që këto kombinime hyrëse në mënyrë të vazhdueshme rriten për 1, në dalje të konvertorit D/A fitohet sinjal tensioni në formë shkallë i cili vazhdimisht rritet, ose i ashtuquajtur devijim digjital.

Ideja kryesore e këtij konvertori A/D është zmadhimi i vlerës së numëruesit deri sa vlera që ai e jep nëpërmjet konvertorit intern D/A nuk e arrin nivelin e kampionit nga sinjali hyrës analog. Në fillim të çdo cikli të konvertimit, dalja e krahasuesit, i cili e krahason sinjalin hyrës analog dhe sinjalin intern analog të gjeneruar, amplituda e të cilit rritet vazhdimisht, ndodhet në nivel të ulët. Në momentin kur dalja nga konvertori D/A do të arrijë nivelin e tensionit hyrës, kombinacioni binar, i cili ndodhet në hyrjen e tij dhe i cili është i njëjtë me vlerën e daljes nga numëruesi, merret si ekuivalent digjital i sinjalit analog. Në këtë moment dalja nga krahasuesi ndryshon nga niveli i ulët në të lartë, duke shkaktuar reagimin e logjikës kontrolluese, e cila dërgon sinjal për përfundim (ang. End), d.m.th. procesi i konvertimit të kampionit është përfunduar EOS (ang. End of Conversion) dhe se mund të konvertohet kampion i ardhshëm i tensionit hyrës analog. Njëkohësisht sinjali EOS i aktivizon qarqet dalëse latch të cilët e mbyllin (mbajnë) vlerën aktuale digjitale të numëruesit që ajo të mund të lexohet dhe përpunohet.

Buferi dalës, në përbërje të të cilit janë qarqet-latch, nuk është e thënë të jetë pjesë përbërëse e këtij konvertori, por prania e tij nënkupton përparësi të madhe sepse mbajtja e vlerës digjitale të kampionit i mundëson qarkut, i cili i merr vlerat e konvertuara nga konvertori A/D, të njëjtat ti lexoj ose procesojë derisa vetë konvertori punon në kampionin e ardhshëm nga tensioni hyrës analog.

Pas marrjes së sinjalit EOS, qarqet hyrëse të konvertorit D/A në hyrje të komparatorit e përcjellin kampionin e ardhshëm të sinjalit analog dhe në të njëjtën kohë me të dërgojnë sinjal START për fillimin e konvertimit të tij në vlerë digjitale. Kjo do të thotë se për çdo kampion të tensionit hyrës analog, që duhet të konvertohet, dërgohet nga një impuls START me frekuencë, e cila është e barabartë me frekuencën e kampionimit  $f_s$ .

Thënë shkurtimisht numëruesi numëron duke filluar nga 0 deri në vlerën e saj maksimale ( $2^n - 1$ ) deri sa nuk e arrin vlerën digjitale të saktë ose më të përshtatshme të nivelit të kampionimit nga tensioni analog, i cili është i pranishëm në hyrje të konvertorit A/D. Kur kjo do të ndodh, gjenerohet sinjali EOS dhe forma digjitale e nivelit hyrës të tensionit analog (kampionit)  $V_{in}$  merret nëpërmjet vektorit binar të pranishëm në daljet e numëruesit nga  $D_{n-1}$  në  $D_0$ . Në lidhje me këtë, problem kryesor në këtë KAD është shpejtësia e tij. Pra, për kampione të cilët kanë vlerë të vogël të nivelit të tensionit koha për konvertim është e vogël, por për kampione të cilët kanë nivele hyrëse më të mëdha, koha e konvertimit rritet dukshëm. Kështu ky konvertor është mjaft i ngadaltë sepse për çdo kampion që duhet të konvertohet dhe ka vlerë të përafërt me më madhen, mund të kalojnë edhe deri në  $(2^n - 1)$  takt intervale (cikle). Kështu për shembull për KAD 8-bitësh për kampion i cili ka nivel maksimal do të jenë të nevojshme  $2^8 - 1 = 256 - 1 = 255$  takte, por nëse bëhet fjalë për KAD me 12 bajt, atëherë për konvertimin e këtij kampioni do të duhen  $2^{12} - 1 = (4 \times 1024) - 1 = 4096 - 1 = 4.095$  takt intervale. Përveç kësaj, ky parim i punës implikon përfshirjen e takt-sinjalit me frekuencë  $f_{CLK}$  e cila duhet të jetë  $2^n$  herë më e lartë se frekuenca e kampionimit  $f_s$ .

### 8.8.2.2. ADK ME PËRAFRIM TË NJËPASNJËSHËM

Konvertimi A/D me përafrim të njëpasnjëshëm (ang. successive approximation ADC) është njëri nga parimet më shpesh të përdorura për konvertimin e sinjaleve analoge në digjitale. Në figurën në vazhdim fig. 8-24 është treguar një bllok skemë parimore nga e cila shihet se realizimi i këtij lloji të konvertorit A/D, ngjashëm si edhe konvertori A/D me numërim, bazohet në konvertor D/A intern i cili gjeneron sinjal për krahasim me nivelin e kampionit nga sinjali hyrës analog.

Tensioni hyrës analog është shënuar me  $V_{in}$ , ndërsa daljet digjitale në të cilat fitohet ekuivalenti digjital në nivelin e tensionit hyrës momental të kampionit, janë n-bajtët, të shënuar me  $D_{n-1}, D_{n-2}, \dots, D_1, D_0$ . Blloku i shënuar me SAR i referohet të ashtuquajturit regjistër për përafrim të njëpasnjëshëm (ang. Successive Approximation Register). Logjika e kontrollit, ngjashëm si edhe në konvertorin A/D me devijim numërues, i dërgon të njëjtat sinjale kontrolli: START për lëshim në punë të regjistrit, me çka fillon konvertimi i cilit do kampion, sinjali EOS (END) i cili sinjalizon se konvertimi i kampionit konkret ka mbaruar, si dhe takt sinjali CLOCK. Nga figura shihet se edhe në këtë rast përdoret bufer dalës, kështu që e dhëna digjitale (fjala binare) qëndron në dispozicion të rrjetit logjik që duhet ta përpunojë derisa konvertori e proceson kampionin në vazhdim nga tensioni hyrës analog. Megjithatë, këtu ekziston dallim i madh në parimin e punës në krahasim me konvertorin A/D me devijim shkallë.

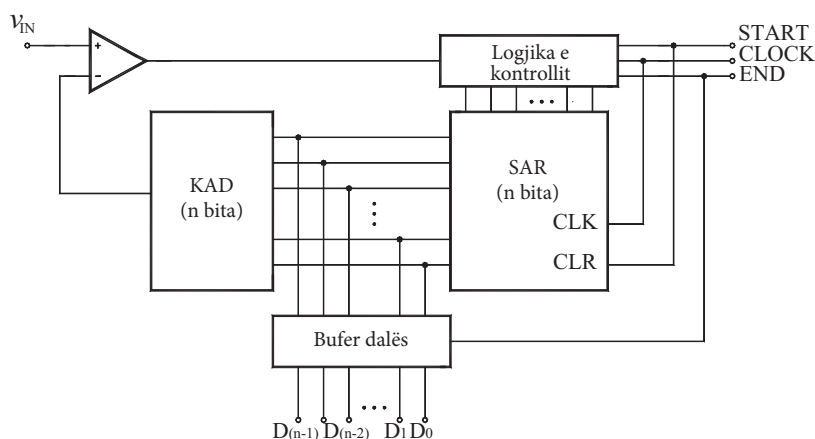


Fig. 8-24. Bllok skema e konvertorit A/D me përafrim të njëpasnjëshëm

Konkretisht, ky konvertor hap pas hapi afrohet kah vlera momentale e kampionit hyrës analog, duke filluar me caktimin e bitit MSB  $D_{n-1}$  i cili ka peshë më të madhe ( $2^{n-1}$ ) në nivelin e logjikës 1. Me këtë praktikisht në dalje të konvertorit të brendshëm D/A paraqitet sinjal i cili ka nivel tensioni të barabartë me njëren gjysma të brezit maksimal i cili është i barabartë me tensionin referent  $+V_{REF}$ . Këtë tension krahasuesi e krahason me tensionin hyrës analog. Mbi bazën e krahasimit komparatori gjeneron sinjal përkatës deri në bllokun kontrollues me të cilin i sugjeron:

- nëse biti duhet të mbetet i vendosur në 1 (që ndodh kur tensioni dalës nga konvertori i brendshëm D/A është më i vogël nga niveli i kampionit, d.m.th. niveli i kampionit hyrës është më i madh sesa tensioni analog i gjeneruar nga ana e konvertorit të brendshëm D/A) ose
- bitin e vendosur duhet ta fshijë, d.m.th. të vendoset në 0 (që do të ndodh nëse tensioni dalës nga konvertori i brendshëm D/A është me nivel më të madh nga ai i tensionit hyrës, d.m.th. nga kampioni).

Ky parim i punës përsëritet edhe për bitin e ardhshëm  $D_{n-2}$  i cili ka peshë dy herë më të vogël nga i mëparshmi ( $2^{n-2}$ ) me çka vlera analoge në dalje të konvertorit D/A tash do të jetë një e katërta e nivelit maksimal të konvertorit A/D. Në komparator përsëri kryhet krahasimi mes këtij niveli të ri të gjeneruar me nivelin e kampionit. Pas krahasimit të kryer niveli dalës nga komparatori përsëri përmes logjikës së kontrollit determinon nëse ky bit duhet të mbetet 1, ose duhet të risetohet, etj. krahasimi vazhdon deri në bitin e fundit LSB  $D_0$  i cili ka peshë më të ulët ( $2^0$ ). E gjithë kjo procedurë është e paraqitur grafikisht në fig. 8-25 dhe fig. 8-26.

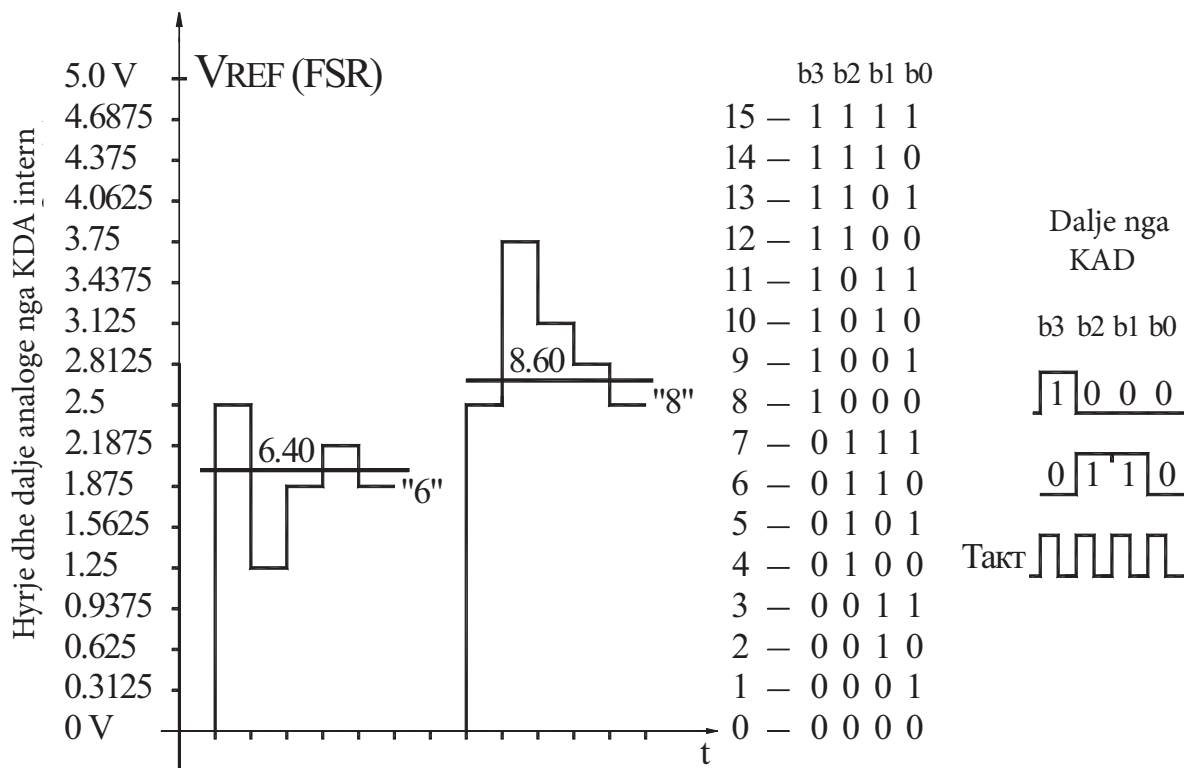


Fig. 8-25. Diagrami kohor i procesit të përafrimit të njëpasnjëshëm për dy kampione

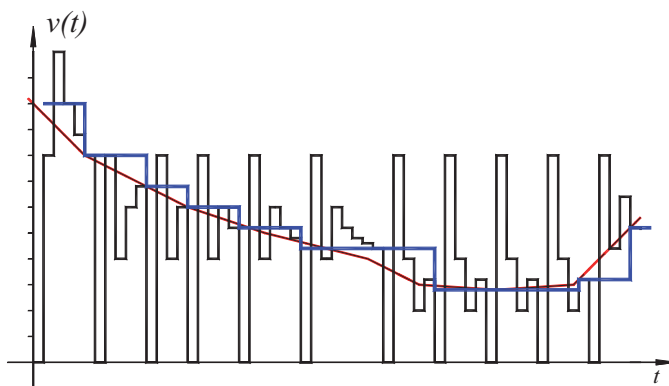


Fig. 8-26. Diagramet kohore të tensionit hyrës analog dhe tensionit krahasues dalës të gjeneruar nga konvertori i brendshëm D/A në konvertorin A/D me përafrim të njëpasnjëshëm

Avantazhi kryesor i këtij lloji të konvertorit A/D është shpejtësia e tij e punës. Pra, për përcaktimin e vlerës së duhur numerike për nivelin e kampionit analog, në rastin më të keq, do të jenë të nevojshëm  $n$  cikle të taktit, ku  $n$  është numri i bajtëve që përdoret për prezantimin digjital të hyrjes analoge, e jo  $2^n$  si në konvertorin A/D me devijim numërues. Kështu për shembull nëse bëhet fjalë për konvertor A/D të tillë 8 bitësh me përafrim të njëpasnjëshëm, vlera digjitale e një kampioni do të jetë e përcaktuar për maksimum 8 takte, e cila e krahasuar me  $2^8 - 1 = 255$  takte të cilët do të harxhoheshin në rastin e konvertorit A/D me devijim numërues është me të vërtetë një përmirësim i madh. Në rastin e konvertimit A/D 12 bitësh, vlera digjitale e kampionit mund të merret për 12 takt impulse, kurse në konvertorin e mëparshëm me devijim të shkallëzuar për këtë mund të harxhoheshin edhe deri në  $2^{12} - 1 = 4095$  intervale kohore. Nga kjo që u tha është e qartë se mund të zbatohet takt-sinjali me frekuencë  $f_{CLK}$  e cila duhet të jetë vetëm  $n$  herë më e lartë se frekuenca e kampionimit  $f_s$ , e jo  $2^n$  herë si në konvertorin me devijim digjital.

### 8.8.3. KDK I BAZUAR NË QARK TË INTEGRUAR

Ekzistojnë mënyra të ndryshme për dizajnimin e KAD me ndihmën e integritit (ang. Integrating ADC). Në vijim do të shqyrtojmë konvertorin A/D me pjerrësi njësi (ang. Single-slope ADC) dhe konvertorin A/D me pjerrësi të dyfishtë (ang. Dual-slope ADC).

Siç do të shohim më tej, karakteristikë e përbashkët e të dy konvertorëve të përmendur A/D është ngjashmëria në parimin e punës me konvertorin A/D me devijim numërues. Gjegjësisht, edhe në këtë lloj të konvertimit zbatohet numërues, me atë ndryshim që për gjenerimin e tensionit intern analog i cili krahasohet me vlerën e kampionit të sinjalit hyrës analog, përdoret qark i integruar, e jo konvertor D/A. Vetëm në këtë rast në dalje të integritit fitohet tension për krahasim i cili ka formë rritëse lineare, e jo të shkallëzuar.

#### 8.8.3.1. KONVERTORI A/D ME PJERRËSI NJËSI

Bloku skema parimore e konvertorit A/D me integrim është paraqitur në fig. 8-27. Për shkak se parimit të punës të cilin në vazhdim do ta sqarojmë në detaje të madh, ky konvertor A/D quhet edhe konvertor me pjerrësi njësi (ang. Single-slope ADC). Domethënë, nëse i kushtojmë vëmendje më të madhe figurës, do të shohim se kjo skemë është shumë e ngjashme me atë të konvertorit A/D me devijim numërues sepse edhe në këtë rast përdoret numërues. Megjithatë, tani për gjenerimin e tensionit të brendshëm analog i cili krahasohet me hyrjen analoge, përdoret qark i integruar, d.m.th. gjenerator i tensionit sharë-dhëmbëzor (ang. integrator, saw-tooth

generator) në vend të konvertorit D/A i cili në daljen e tij prodhonte gjithashtu sinjal rritës, por me formë të shkallëzuar, e jo lineare. Qarku i integruar në thelb përbëhet nga përforcues operacional me lidhje të kundërt negative kapacitive, me çrast tensioni i eksitimit bartet në hyrjen invertuese nëpërmjet rezistencës. Kur në hyrje të integratorit sillet tension negativ i vazhduar konstant  $-V_{REF}$  në dalje të integratorit do të fitohet sinjal rritës linear (formë tensioni) sepse qark kryen invertim të shenjës. MOSFET-i ka rolin e elementit komutues me të cilin kontrollon fillimi i çdo cikli të konvertimit.

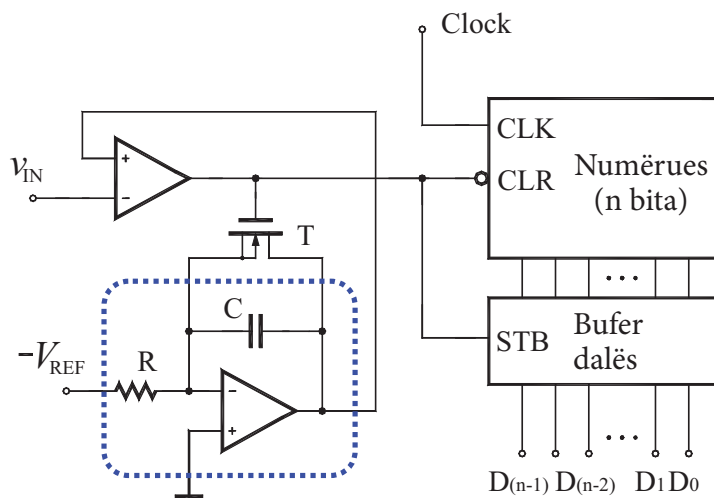


Fig. 8-27. Bllok-skema e konvertorit A/D me qark të integruar dhe pjerrësi njësi

Tensioni dhëmbëzor, i cili merret në dalje të integratorit rritet linearisht, duke u nisur nga niveli zero, kah vlera e tij më madhe e cila për nga vlera absolute është e barabartë me nivelin maksimal të mundshëm të sinjalit të hyrjes  $|-V_{REF}| = +V_{REF}$ . Në këtë periudë kohore tensioni hyrës analog është më i madh se ai dhëmbëzor dhe në dalje të komparatorit fitohet nivel i ulët. Dalja nga komparatori sillet në gejtin e MOSFET-it ashtu që vlera e ulët e tij e polarizon MOSFET-in në zonën e bllokimit dhe me këtë e mban të shkrytur prandaj ai nuk përçon. Pasi që kondensatori është i lidhur në paralel në kalimin drejn-burim, kurse nëpër të nuk kalon rrymë, ( $I_D=0$ ), e gjithë rryma rrjedh nëpër kondensatorin C i cili mbushet. Kjo rrymë e mbushjes ka intensitet konstant ( $I_C = V_{REF}/R$ ), prandaj në dalje të përforcuesit operacional paraqitet sinjal rritës dhëmbëzor.

Njëkohësisht me momentin kur fillon të gjenerohet impulsi dhëmbëzor, numëruesi fillon të numërojë nga 0 drejt  $(2^n-1)$ , ku n është numri i bajtëve të cilët i përdor konvertori A/D. Kur tensioni dhëmbëzor i gjeneruar nga integratori arrin nivelin e kampionit të sinjalit hyrës analog  $V_{IN}$ , komparatori e ndryshon nivelin e tij dalës me të cilin e detekton vlerën të cilën në këtë moment e ka numëruesi, d.m.th. vlerën e tij përfundimtare. Në këtë moment aktivizohet hyrja kontrolluese e buferit dalës dhe në të vendoset kjo vlerë digjitale e cila korrespondon me nivelin analog të kampionit të tensionit hyrës i cili konvertohet. Njëkohësisht ndryshimi i nivelit dalës të komparatorit e riset numëruesin dhe nëpërmjet MOSFET-it e zbras kondensatorin nga integratori. Domethënë, në momentin e barazimit të tensionit linear, i cili ka tendencë të rritet, edhe tensioni hyrës analog, komparatori e ndryshon nivelin e tij dalës nga niveli i ulët në të lartë i cili e eksiton gejtin e MOSFET-it prandaj ai kyçet. Pasi që tensioni drejn-burim sillet si lidhje e shkurtër ( $U_{DS}=0V$ ) potenciali në dalje të integratorit bie në zero dhe pothuajse menjëherë vjen deri në shkarkimin e kondensatorit C me çka menjëherë mundësohet fillimi i ciklit të ri (të ardhshëm) për konvertim.



Diagramet kohore të tensioneve në pikat karakteristike të konvertorit A/D me qark të integruar dhe pjerrësi njësi të cilët janë të paraqitur në fig. 8-28 e ilustrjnë dhe në mënyrë vizuale e qartësojnë parimin e funksionimit të tij.

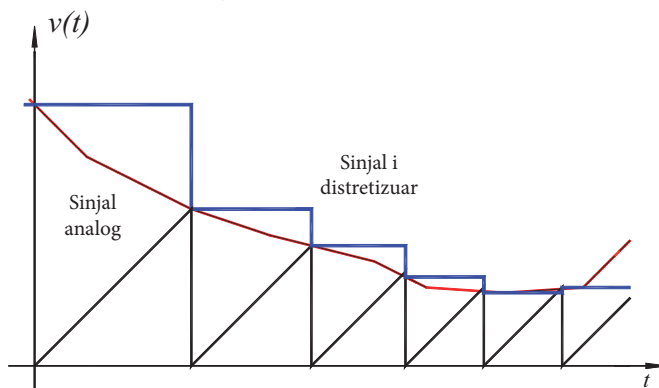


Fig. 8-28. Diagramet kohore të tensionit hyrës analog dhe tensionit dalës krahasues i gjeneruar nga integrotori në konvertorin A/D me devijim numëruës

Duke pasur parasysh analizën e prezantuar, si dhe bllok skemën e këtij konvertori A/D, mund të konkludohet se edhe tani përdoret qark dalës bufer, që do të thotë se deri sa lexohet vlera e fundit e konvertuar, konvertori tashmë e përpunon kampionin e ardhshëm nga sinjali hyrës i tensionit analog.

Edhe pse ky realizim i konvertimit është më i thjeshtë nga ai i bazuar në devijimin numëruës, megjithatë edhe këtu bëhet fjalë për numërim të njëpasnjëshëm i cili rritet për 1, kështu që edhe ky konvertor A/D e ka të njëjtin problem, e kjo është shpejtësia e vogël e punës sepse që të konvertohet kampion me nivel të madh tensioni mund të jenë të nevojshme edhe deri në  $(2^n - 1)$  intervale takti. Krahas kësaj, në këtë lloj të konvertorit A/D me pjerrësi njësi paraqitet edhe një problem tjetër, e ai është e ashtuquajtura zhvendosje e kalibruar. Pra, fakti që integrotori nuk është i lidhur në sinjalin e taktit të numëruesit shpesh me kalimin e kohës vjen deri në devijime të caktuara.

### 8.8.3.2. KONVERTORI AD ME PJERRËSI TË DYFISHTË

Dizajni i dytë i popullarizuar, i bazuar në qark të integruar është i njohur si konvertor A/D me pjerrësi të dyfishtë (ang. Dual-slope ADC). Bllok skema e tij standarde, por e thjeshtuar është e paraqitur në fig. 8-29. Ky konvertor A/D e zgjidh problemin sistematik të zhvendosjes së kalibruar në konvertorin A/D me pjerrësi njësi i cili shkaktonte paraqitje të gabimit sepse gjenerimi i sinjalit dhëmbëzor nuk ishte i sinkronizuar me taktin e numëruesit.

Në konvertorin A/D me pjerrësi të dyfishtë, cikli i konvertimit ekzekutohet në dy hapa. Në fazën e parë logjika kontrolluese e vendos çelësin S në pozitën 1 ( $S=1$ ) me çka e kyç në tensionin hyrës analog  $V_{INA}$ , ndërsa në fazën e dytë e kyç në pozitën 2 ( $S=2$ ) në tensionin referent konstante referimi i cili ka një vlerë negative  $-V_{REF}$ .

Në fillim të procesit të konvertimit kur çelësi S ndodhet në pozitën (1) niveli pozitiv i kampionit nga sinjali analog bartet në hyrjen e integrotorit (gjenerator i tensionit sharrë), prandaj në daljen e tij fillon të gjenerohet tension sharrë-dhëmbëzor i cili ka pjerrësi të kundërt, negative. Ky sinjal rënës linear gjenerohet për një periudë kohore fikse (konstante)  $T_1$ . Gjatë kësaj kohe krahasuesi është pasiv, ndërsa logjika e kontrollit komandon me punën e numëruesit i cili fillon të numërojë nga zeroja numër të caktuar saktë të takt-impulseve me çka praktikisht definohet



gjatësia konstante e intervalit kohor  $T_1$ . Kur ky interval kohor fiks do të kalojë, logjika e kontrollit reagon dhe e ndryshon pozitën e çelësit nga gjendja (1) në (2), me çka mundësohet që në hyrje të integratorit të lidhet tensioni referent  $-V_{REF}$ . Në të njëjtën kohë ajo dërgon dy impulse kontrolli deri te numëruesi: me njërin e riseton numëruesin (e kthen numërimin në fillim), kurse me tjetrin i lëshon impulset e taktit me çrast i njëjti e eksiton menjëherë pas risetimit të rifillojë të numëroj. Komparatori edhe më tutje vazhdon të mbetet pasiv.

Pasi tani në hyrje të integratorit është lidhur tension negativ referent  $-V_{REF}$ , në dalje të integratorit do të fitohet tension sharrë i cili do të fillojë të rritet në mënyrë lineare kah niveli zero duke filluar nga niveli negativ në të cilin kishte arritur pak më parë kur në hyrjen e tij ishte lidhur sinjal analog. Pas një periode kohore të caktuar  $T_2$  kur sinjali dalës nga integratori do të arrijë nivelin zero, komparatori do të reagojë, kurse gjendja e numëruesit do të përfaqësojë vlerën digjitale të sinjalit hyrës analog e cila do të rruhet në buferin dalës.

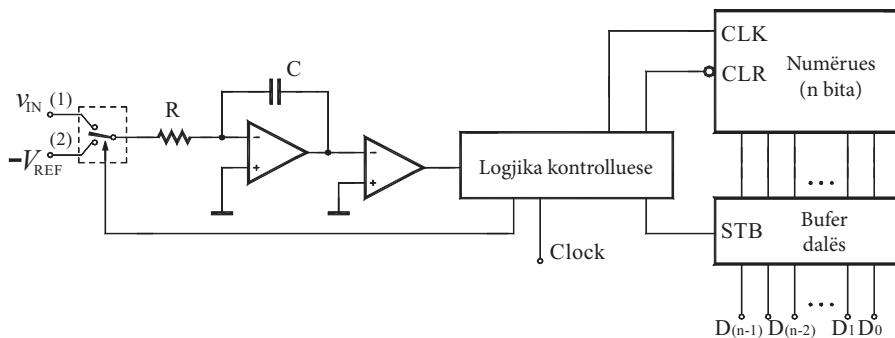


Fig. 8-29. Bllok-skema e konvertorit A/D me integrim dhe pjerrësi të dyfishtë

Këtë që u tha më mirë do ta kuptojmë nëse edhe një herë kthehemi në ciklin e konvertimit. Në pozitën e parë të çelësit ( $S = 1$ ) gjatë kohës së intervalit  $T_1$  i cili ishte fiks gjenerohej tension i dhëmbëzuar pjerrësia e të cilit varej nga niveli i hyrjes analoge  $V_{in}$ : nëse niveli do ishte me vlerë më të madhe edhe pjerrësia do të ishte më e madhe, dhe anasjelltas. Për dallim nga kjo, në pozitën e dytë ( $S=2$ ) eksitimi i integratorit ishte konstante ( $-V_{REF}$ ), kështu që intervali kohor  $T_2$  për të cilin tensioni i daljes nga integratori do të arrijë zeron varet nga ajo se deri në cilin nivel paraprak ka arritur.

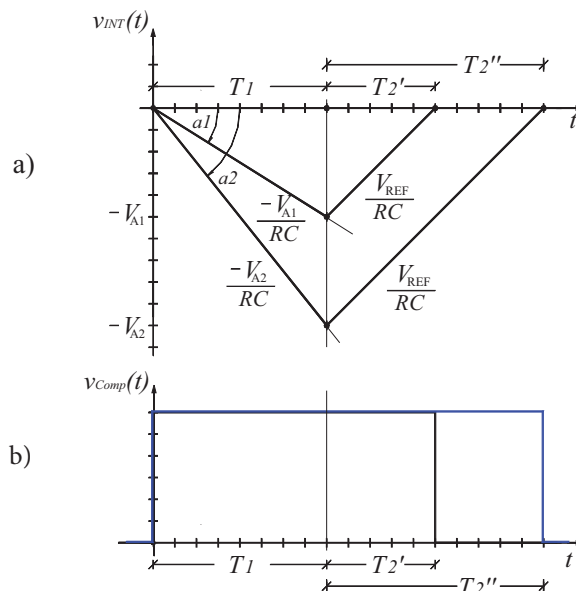


Fig. 8-30. Format valore në dalje të a) integratorit dhe b) komparorit

Kjo procedurë mund të kuptohet më mirë nëse shikohet fig. 8-30, në të cilën janë treguar diagramet kohore (format valore) të sinjaleve në pikat karakteristike nga skema edhe atë në dalje të integratorit dhe komparatorit.

Kohëzgjatja  $T_1$  është konstante dhe e pandryshueshme, ndërsa perioda  $T_2$  është proporcionale me vlerën e kampionit të tensionit të hyrjes  $V_{INA}$ . Praktikisht niveli momental i sinjalit analog  $V_{INA}$  e paraqet vlerën e pjerrësisë (lakimit) së tensionit linear: sa është ajo më e madhe, aq më e madhe do të jetë edhe pjerrësia, që do të thotë se më i madh do të jetë edhe këndi, e me të edhe koha  $T_2$  e nevojshme që të arrihet niveli zero, sepse pjerrësia me të cilën sinjale tenton kah zeroja është konstante. Ekuacioni (8-21) e prezanton varësinë ndërmjet niveleve të tensionit të përmendura paraprakisht dhe intervaleve kohore.

$$\frac{V_{INA}}{T_2} = \frac{V_{REF}}{T_1} \Rightarrow V_{INA} = V_{REF} \cdot \frac{T_2}{T_1} \quad (8-21)$$

Pikërisht për shkak të kësaj, perioda  $T_2$  sillet në hapin e dytë të ciklit të konvertimit kur numëruesi numëron deri në momentin kur dalja nga integratori nuk e arrin nivelin zero, kur komparatori reagon (e ndryshon nivelin në hyrjen e tij), me çka përsëri aktivizohet qarku kontrollues i cili tani i dërgon sinjalet komanduese në vijim:

- për risetimin e numëruesit,
- për lëshimin e impulseve nga takt-sinjali deri te numëruesi dhe rifillim me numërimin,
- për mbajtjen e falës binare – kampionit analog të konvertuar në digjital në bufer, dhe
- për kthimin e çelësit analog S në pozitën (1).

Me këtë mund të merret kampioni i ri dhe të rifillohet me ciklin e ardhshëm të konvertimit.

#### 8.5.4. KONVERTORËT A/D DELTA-SIGMA

Nga këndvështrimi parimor, sjellja e konvertorëve A/D delta-sigma ( $\Delta\Sigma$ ) ose sigma-delta ( $\Sigma\Delta$ ) (ang. delta-sigma ose sigma-delta ADC) ndryshojnë tërësisht nga konvertorët tjerë A/D, edhe pse pak ngjan me konvertorin A/D me pjerrësi të dyfishtë. Bllok skema më e thjeshtë e konvertorit delta-sigma e cila është e paraqitur në fig. 8-31 në thelb përmban dy blloqe. Blloku i parë është një modulator analog i cili e pranon sinjalin hyrës analog dhe e konverton në varg serik shumë të gjatë me numër shumë të madh të bajtëve, d.m.th. gjeneron një rrjedhë një-bitëshe (ang. stream), për çka konvertorët delta-sigma ( $\Delta\Sigma$ ) janë të njohur edhe si konvertor një bitësh. Blloku i dytë është një filtër digjital i FU i cili përmban edhe të ashtuquajturin decimator. Ky bllok kryen konvertimin e vargjeve të gjata të bajtëve që vijnë nga modulatori në daljen digjitale, d.m.th. në formën e fjalëve binare me gjatësi prej n-bajtëve.

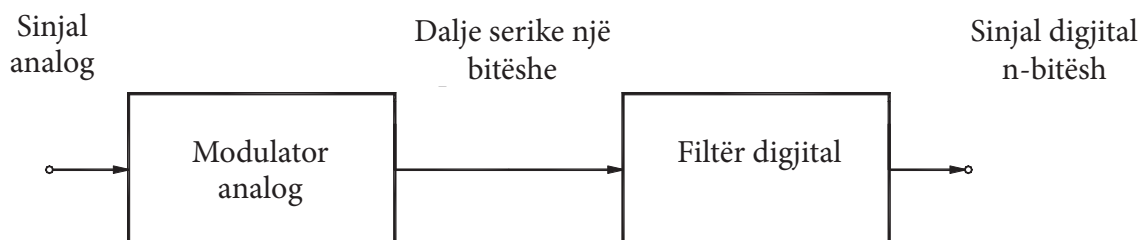


Fig. 8-31. Bllok diagrami i konvertorit A/D sigma-delta

Parimin e funksionimit të modulatorit analog sigma - delta do ta shpjegojmë me ndihmën e bllok skemës së tij që është paraqitur në fig. 8-32. Komparatori e njuh dallimin ( $\Delta$ ) mes daljes nga integratori dhe nivelit zero, ndërsa integratori i integron (i mbledh,  $\Sigma$ ) dallimet mes tensioneve dalëse nga komparatori (konvertori D/A një bitësh) dhe sinjalit hyrës analog. Kjo është bërë e mundur me lidhjen e kundërt negative e cila realizohet nëpërmjet konvertorit D/A një bitësh. Niveli i saj dalës mund të ketë vetëm dy vlera të ndryshme të cilat shënohen me  $V_{Rmax}$  dhe  $V_{Rmin}$  me të cilat kufizohet niveli maksimal i sinjalit hyrës. Kështu për shembull, nëse  $V_{Rmin}=0V$  dhe  $V_{Rmax}=5V$  brezi i nivele hyrëse të tensioneve do të jetë mes  $0V$  dhe  $5V$ , megjithatë nëse  $V_{Rmin}=-10V$  dhe  $V_{Rmax}=10V$ , atëherë brezi hyrës i tensioneve do të jetë mes  $-10V$  dhe  $+10V$ .

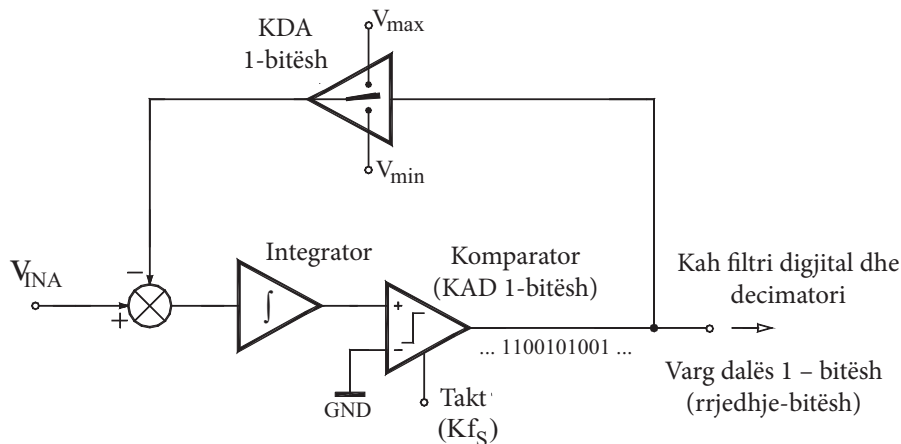


Fig. 8-32. Bllok diagrami i modulatorit në konvertorin A/D sigma-delta

Për konvertorin delta-sigma karakteristike është frekuenca e madhe e taktit me të cilin punon komparatori, d.m.th. konvertori D/A një bitësh kështu që nga sinjali hyrës analog merren një numër tepër i madh i kampioneve prandaj këto konvertor janë të njohur edhe si konvertor me numër shumë të madh të kampionimit (ang. over-sampling ADC). Për këtë shkak, rrjedha e bajtëve që fitohet në dalje të modulatorit analog është sinjal serik njëbitësh frekuenca e të cilit  $f_{CLK}$  është e zmadhuar disa herë në raport me frekuencën e kampionimit  $f_s=2f_{MAX}$ . Kjo është numër i plotë herë (K) më i madh se frekuenca e Najkuistit  $f_s: f_{CLK} = Kf_s = K2f_{MAX}$ . Karakteristikë kryesore e këtij vargu të gjatë dhe të shpeshtë të bajtëve për një periudë kohore të shkurtër është fakti se niveli i tyre mesatar e përfaqëson nivelin mesatar të sinjalit hyrës analog për këtë periudë. Numri më i madh i 1-ve në kohën njësi indukon nivel më të madhe të sinjalit hyrës analog dhe anasjelltas. Pasi që dalja nga konvertori A/D është niveli digjital më i madh do të prezantohet me të gjitha 1-at në fjalën dalëse digjitale, ndërsa niveli më i ulët me të gjitha 0-ot. Sa i madh është numri i 1-ve, d.m.th. pra sa janë ata më të dendur, aq do të jetë më i madh edhe niveli i sinjalit hyrës analog. Në anën tjetër, nëse niveli hyrës zvogëlohet, edhe numri i 1-ve do të zvogëlohet, siç është treguar në shembullin e fig. 8-33. Nga këtu bëhet e qartë se sa më e madhe të jetë frekuenca e taktit, aq do të jetë më e madhe edhe saktësia e modulatorit delta-sigma.

Një mënyrë mjaft e thjeshtë për të përcaktuar nivelin e sinjalit hyrës është që të përdoret numërues i cili do të numërojë 1-at në një interval kohor të caktuar fiks. Kur do të mbarojë numërimi, daljet nga numëruesi do të paraqesin ekuivalentin digjital të sinjalit analog për atë interval kohor. Megjithatë, në konvertorët delta-sigma të cilët praktikisht realizohen që të konvertojnë rrjedhën një bitëshe të bajtëve në dalje digjitale, d.m.th. fjalë të koduara binare, zbatohet e ashtuquajtura teknikë e decimalizimit (ang. Decimacion) me të cilën reduktohet numri i kampioneve në sinjalin hyrës të diskretizuar në kohë.

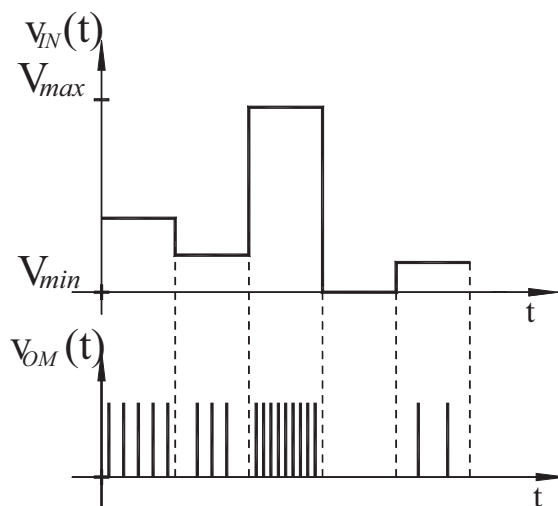


Fig. 8-33. Forma valore të disa kampioneve dhe sinjali dalës nga modulatori

Pasi që me decimalizimin praktikisht ulet frekuenca e marrjes së kampioneve duhet të kemi kujdes të mos prishet kriteri i Najkuistit. Për këtë shkak në dalje të modulatorit A/D fillimisht lidhet filtër digjital FU, dhe pastaj decimator. Filtri FU përdoret si filtër për të eliminuar frekuencat e rrejshme (ang. anti-aliasing filter) me çka reduktohet brezi i frekuencave i sinjalit, dhe pastaj me decimatorin kryhet zvogëlimi i frekuencës së kampionimit (ang. downsampling) të sinjalit, me çka përfundimisht fitohet nivel mesatar i sinjalit hyrës në intervalin e dhënë kohor.

Konvertorët A/D sigma - delta përdoren për matje të sakta dhe për këtë shkak përdoren në instrumente, në industri etj.

## PYETJE DHE DETYRA PËR PËRSËRITJE

- 8-1. Sinjalet analoge paraqesin...
- 8-2. Sinjalet digjitale paraqesin...
- 8-3. Vizato bllok skemë më të thjeshtë të konvertorit A/D dh komento rolin e tij.
- 8-4. Me nocionin konvertim A/D nënkuptohet...
- 8-5. Me nocionin konvertim D/A nënkuptohet...
- 8-6. Vizato bllok skemën më të thjeshtë të konvertorit D/A dhe komento rolin e tij.
- 8-7. Vizato bllok skemën më të thjeshtë të lidhjes së kompjuterit me konvertor A/D dhe D/A.
- 8-8. Shkruaj ekuacionin për tensionin dalës në konvertorin e idealizuar D/A a) në rastin e përgjithshëm me rezolucion prej n-bajtëve, b) me rezolucion n=3 bajt, c) me rezolucion n=4 bajt.
- 8-9. Vizato karakteristikën kalimtare të konvertorit ideal D/A me rezolucion a) n=3 bajt, b) n=4 bajt.
- 8-10. (\*) Projekto konvertor D/A a) 3-bitësh, b) 4-bitësh me hap prej 1 V duke supozuar se niveli i lartë logjik (niveli i 1) është (1) 5V, (2) 10V. Cili do të jetë brezi i tensionit dalës për konvertorin D/A të cilin do ta realizosh?

- 8-11. (\*) Projekto konvertor D/A a) 3-bitësh, b) 4-bitësh me hap prej 0,2 V duke supozuar se niveli i lartë logjik (niveli i 1) është një) 5V, b) 10 V. Cili do të jetë brezi i tensionit dalës për konvertorin D/A të cilin do ta realizosh?
- 8-12. Vizato skemën elektrike të konvertorit D/A me rrjet rezistencash të peshuara  $R/2^n R$  dhe rezolucion a)  $n=3$  bajt, b)  $n=4$  bajt, c) (\*)  $n=5$  bajt.
- 8-13. Vizato skemën elektrike të konvertorit D/A rrjet rezistencash të shkallëzuara  $R/2R$  dhe rezolucion a)  $n=3$  bajt, b)  $n=4$  bajt, c) (\*)  $n=5$  bajt.
- 8-14. Krahaso anët e mira dhe të dobëta (avantazhet dhe disavantazhet) e konvertorit D/A me rrjet rezistencash të peshuara  $R/2^n R$  dhe të shkallëzuara  $R/2R$ .
- 8-15. Çfarë paraqet diskretizimi në kohë i sinjalit analog?
- 8-16. Çfarë paraqet kuantizimi (diskretizimi në nivel) i sinjalit analog?
- 8-17. Vizato një pjesë të diagramit kohor të sinjalit analog të tensionit në brezin prej 0 deri në 5V. Kryej diskretizimin e tij në kohë ashtu që nga ai do të marrësh 5 kampione të cilët janë të diskretizuar sipas nivelit (të kuantizuar) me a)  $n=3$  bajt, b)  $n=4$  bajt. Vizato edhe sinjalin e konvertuar digjital të tij.
- 8-18. Cikli i konvertimit është...
- 8-19. Frekuenca e kampionimit është...
- 8-20. Pse është i rëndësishëm kriteri i Najkuistit?
- 8-21. Të supozojmë se janë dhënë dy sinjale analoge: njëri është sinjal audio i cili zë brez të frekuencave nga 0 në 20 KHz, ndërsa tjetri është një sinjal video në brezin nga 0 deri në 5 MHz. Cila është frekuenca më e ulët e kampionimit për secilin nga sinjalet?
- 8-22. Vizato karakteristikën e transmetimit të një konvertori ideal A/D me rezolucion a)  $n=3$  bajt, b)  $n=4$  bajt.
- 8-23. Çfarë paraqet brezi i shkallës së plotë FS (R) (e tërësishme)?
- 8-24. Çfarë është rezolucion i kuantizuesit? Nga çfarë varet? Në cilat njësi shprehet? Sipas cilit ekuacion llogaritet?
- 8-25. Çfarë është kuanti (hapi i kuantizimit) (Q)? Nga çfarë varet? Sipas cilit ekuacion llogaritet?
- 8-26. Pse është e rëndësishme që hapi i kuantizimit (kuanti) të jetë i vogël? Komento!
- 8-27. Çfarë paraqet gabimi i kuantizimit? Në cilët kufij sillet?
- 8-28. Të supozojmë se në hyrje të konvertorit ideal A/D vjen sinjali analog tensioni në brezin prej 0 deri 10 V. Llogarit numrin e niveleve të kuantizimit tensionin e rezolucionit (madhësinë e kuantit) dhe gabimin e kuantizimit nëse konvertori A/D kryen konvertim me a)  $n=3$  bajt, b)  $n=4$  bajt, c)  $n=12$  bajt, d)  $n=16$  bajt.
- 8-29. Numëro grupet kryesore të procedurave sipas të cilave ndërtohen konvertorët A/D.
- 8-30. Duke pasur parasysh skemën parimore të konvertorit A/D paralel (flesh) shpjego parimin e punës së tij.
- 8-31. Sa rezistenca janë të nevojshme për të realizuar një konvertor A/D flesh, a) 8-bitësh, b) 12-bitësh, c) 16-bitësh? Sa komparator do të jenë të nevojshëm?
- 8-32. Çfarë është e përbashkët për konvertorët A/D me devijim numërues, me përafrim të njëpasnjëshëm dhe me ndjekja?

8-33. Duke pasur parasysh skemën parimore të konvertorit A/D me devijim numëruar sqaro parimin e punës së tij.

8-34. Duke pasur parasysh skemën parimore të konvertorit A/D me përafrim të njëpasnjëshëm sqaro parimin e punës së tij.

8-35. Cilat procedura A/D bazohen në qarkun e integruar?

8-36. Duke pasur parasysh skemën parimore të konvertorit A/D me pjerrësi njësi sqaro parimin e punës së tij.

8-37. Duke pasur parasysh skemën parimore të konvertorit A/D me pjerrësi të dyfishtë sqaro parimin e punës së tij.

8-38. Krahaso dhe komento avantazhet dhe disavantazhet e procedurave të ndryshme për konvertimin A/D dhe të konvertorëve A/D që i realizojnë ato.

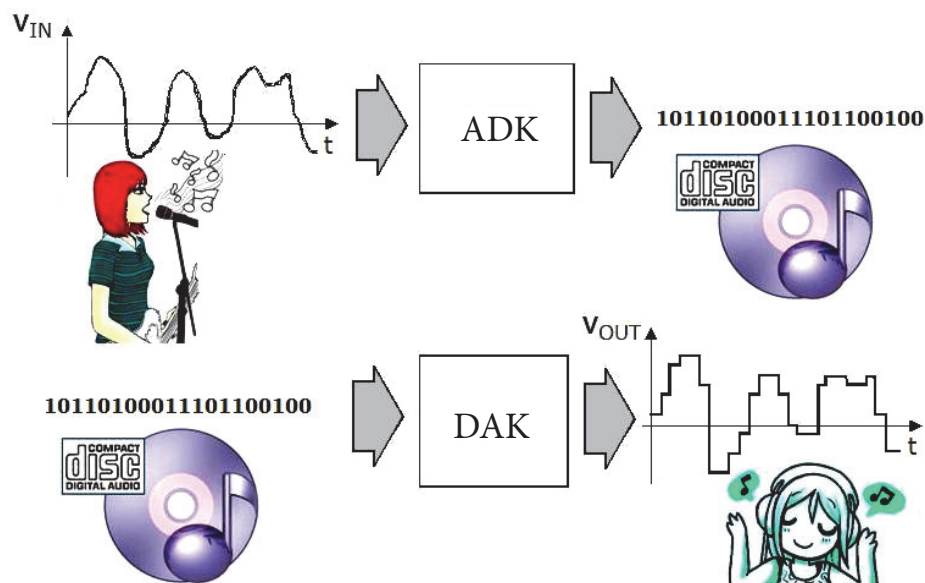


Figura për pyetjen 8-39

8-39. (\*) Në një studio digjitale muzikore incizohet muzikë për CD me frekuencë të kampionimit prej 44.1 kHz. a) Sa hapësirë memoruese e shprehur në bajt (b) dhe bajta (B) është e nevojshme për të regjistruar një këngë e cila zgjat 1) 3 minuta, 2) 4 minuta? b) Në qoftë se kapaciteti i një CD është 700 MB sa minuta muzikë mund të incizohet në të? c) Në qoftë se amplituda e sinjalit analog audio ndryshon në kufijtë prej 0 deri 5V, sa është numri i niveleve kuantizuese, hapi i kuantizimit (tensioni i rezolucionit, kuanti) dhe gabimi i kuantizimit?





---

## LITERATURA

1. Balch, M. (2003). Complete Digital Design, *McGraw-Hill Companies, Inc.*
2. Floyd, T. (2006). Digital Fundamentals, Ninth Edition, *Pearson Prentice Hall.*
3. Holdsworth, B., Woods, C. (2003). Digital Logic Design, Fourth Edition, *Elsevier Private Ltd.*
4. Maini, A. (2007). Digital Electronics, *John Wiley & Sons Ltd.*
5. M. Morris, Mano, Charles Kime (2008). Logic and Computer Design Fundamentals, Fourth Edition, *Prentice Hall.*
6. Saha, A., Manna, N. (2007). Digital Principles and Logic Design, *Laxmi Publications Ltd.*
7. Сервини, Ј. (2008). Импулсна и дигитална електроника I (прв дел), трето издание, *Просветно дело, Скопје.*
8. Сервини, Ј., Дужевиќ, М. (2008). Импулсна и дигитална електроника II (втор дел), четврто издание, *Просветно дело, Скопје.*

